

CENTRO UNIVERSITÁRIO DA FEI

THIAGO TURCATO DO REGO

**OTIMIZAÇÃO E MAPEAMENTO MULTIVARIADOS DO AMPLIFICADOR
OPERACIONAL DE TRANSCONDUTÂNCIA POR ALGORITMOS GENÉTICOS**

São Bernardo do Campo

2009

THIAGO TURCATO DO REGO

**OTIMIZAÇÃO E MAPEAMENTO MULTIVARIADOS DO AMPLIFICADOR
OPERACIONAL DE TRANSCONDUTÂNCIA POR ALGORITMOS GENÉTICOS**

Dissertação de Mestrado apresentada ao Centro
Universitário da FEI para obtenção do título de
Mestre em Engenharia Elétrica, orientado pelo
Prof. Dr. Carlos Eduardo Thomaz.

São Bernardo do Campo

2009

FOLHA DE APROVAÇÃO

Thiago Turcato do Rego

OTIMIZAÇÃO E MAPEAMENTO MULTIVARIADOS DO AMPLIFICADOR
OPERACIONAL DE TRANSCONDUTÂNCIA POR ALGORITMOS GENÉTICOS

Dissertação de Mestrado apresentada ao Centro Universitário da FEI para obtenção do título
de Mestre em Engenharia Elétrica

Banca Avaliadora

Prof. Dr. Carlos Eduardo Thomaz

Prof. Dr. Flávio Tonidandel

Prof. Dr. Jader Alves Lima Filho

São Bernardo do Campo

Data de aprovação

**Dedico este trabalho a Deus, a meus pais,
Francisco e Rosana e, à minha esposa
Tomoko.**

AGRADECIMENTOS

Agradeço primeiramente a Deus que me deu a oportunidade e força para realizar esse trabalho tão importante.

Agradeço aos meus pais, Francisco e Rosana, que sempre me incentivaram e apoiaram em todas as iniciativas, em todas as fases da minha vida, incluindo a realização deste trabalho.

À minha esposa, que sempre me apoiou em todos os momentos, sobretudo nos mais difíceis durante a realização deste trabalho, me incentivando sempre.

Ao meu chefe e amigo Eng. Luiz Akuta, que me ajudou nos momentos difíceis de conciliação entre as atividades na empresa e as atividades do curso de Mestrado.

Aos meus orientadores Prof. Dr. Carlos Eduardo Thomaz e Prof. Dr. Salvador Pinillos Gimenez pelo incansável suporte e compreensão, em todas as fases deste trabalho.

Agradeço aos meus amigos e padrinhos Dalton e Leandro que me incentivaram a iniciar esse trabalho e sempre me apoiaram.

A todas as pessoas que acreditaram e torceram por mim para que esse trabalho fosse concluído com sucesso.

“Tenho amigos no macacão cuja amizade eu não trocaria por favores aos reis do mundo.”

“Quase todo homem que desenvolve uma idéia, trabalha até o ponto em que essa parece impossível, então ele fica desanimado. Esse não é o momento para se tornar desencorajado.”

“Não conhecemos um milionésimo de um por cento de nada.”

Thomas Alva Edison

RESUMO

Esta dissertação propõe a utilização de uma técnica de Inteligência Artificial denominada Algoritmos Genéticos (AG) para o mapeamento, compreensão e otimização multivariada e com múltiplos objetivos do projeto do amplificador operacional de transcondutância (OTA) de único estágio e única saída. Investiga-se aqui a modelagem e implementação de um AG para a otimização das variáveis de largura (W) e comprimento de canal (L) de todos os MOSFETs que compõem o circuito do OTA, com o intuito de atingir valores de ganho de tensão de malha aberta (A_{VO}), frequência de ganho unitário de tensão (f_T) e fator de ganho do espelho de corrente (B) do OTA, pré-determinados pelo projetista. São dados pelo projetista, para a otimização do projeto do OTA por AG, a potência total dissipada (P_{tot}), a tensão de alimentação (V_{DD}) e a curva normalizada $g_m/I_{DS} \times I_{DS}/(W/L)$ da tecnologia SOI MOSFET, utilizada neste trabalho, além dos valores máximo e mínimo para W e L dos MOSFETs, com o intuito de reduzir o espaço de busca, evitar soluções inválidas e reduzir o tempo de processamento do AG. Os valores de W e L , durante o processo de otimização, são registrados, permitindo uma análise multivariada desses parâmetros e o estabelecimento de regras preliminares de projeto, em função dos objetivos requeridos para o OTA, pelo projetista. Os indivíduos ou soluções potenciais do AG compõem-se de alelos de 11 *bits*, em que cada um contém o valor das dimensões W ou L de um dos MOSFETs do OTA, codificado em um número binário. A avaliação dos indivíduos é realizada por meio de equações de primeira ordem de A_{VO} , f_T e B , reduzindo o esforço computacional no processo de otimização dos parâmetros. Ao final do processo de otimização, são obtidas 20 soluções, resultantes da execução de 20 rodadas do AG e, ao final de cada rodada, a melhor solução obtida é armazenada como uma das soluções para o projeto do OTA, dados os objetivos pré-determinados pelo projetista. Neste trabalho, as soluções otimizadas pelo AG utilizando-se equações de primeira ordem do OTA, são posteriormente analisadas com o uso do *software* de simulação de circuitos AIM-Spice, para a verificação da ordem de grandeza dos parâmetros de A_{VO} e f_T obtidos pelo OTA. As soluções encontradas pelo algoritmo aqui proposto tiveram erro máximo de 16% em relação aos objetivos pré-estabelecidos e foram obtidas com um tempo de processamento computacional relativamente baixo, ou seja, em aproximadamente 2 minutos.

Palavras-chave: Algoritmos Genéticos. Amplificador Operacional de Transcondutância.

ABSTRACT

This dissertation proposes the use of a Artificial Intelligence technique called Genetic Algorithms (GA) for mapping, understanding and optimizing the multivariate and with multi-objective behavior of the single-stage, single-ended operational transconductance amplifier (OTA). More specifically, this work investigates the model construction and implementation of a GA for optimization of the width (W) and length (L) parameters of all MOSFETs that compose the OTA circuit, with the aim of achieving predefined values of open-loop voltage gain (A_{V0}), unity voltage gain frequency (f_T) and current mirror gain factor (B) of OTA, determined by the designer. The inputs for the OTA design optimization, given by the designer, are the total dissipated power (P_{tot}), the OTA supply voltage (V_{DD}), and the normalized curve $g_m/I_{DS} \times I_{DS}/(W/L)$ associated to SOI MOSFET technology, applied in this dissertation, as well as the maximum and minimum values for W and L for MOSFETs, with benefit to reduce the searching space, avoiding invalid solutions and reducing GA computation time. The W and L changes are tracked during the GA optimization process, allowing a multivariate analysis of these parameters and the establishment of preliminary design rules, regarding the objectives required for the OTA by the designer. The GA individuals or potential solutions are composed of 11 bits alleles, which contain the value for W or L dimensions, of one OTA's MOSFET, codified in a binary number. The individuals evaluation has been performed by means of first order equations for A_{V0} , f_T and B . In the end of the optimization process, 20 solutions are obtained, as a result of 20 GA's runs. After each run, the best solution obtained has been stored as one of the solutions for the OTA, given the objectives pre-determined by the designer. In this dissertation the solutions optimized by GA are further analyzed using the AIM-Spice software, in order to evaluate the magnitude of the A_{V0} and f_T parameters, obtained by OTA. The solutions found by the GA have achieved a maximum error rate of 16%, when compared to the predefined objectives and have been determined with low computational cost, that is, in less than 2 minutes of processing time.

Key words: Genetic Algorithms. Operational Transconductance Amplifier.

LISTA DE FIGURAS

Figura 1 – Diagrama simplificado dos dados de entrada e saída do AG proposto.....	27
Figura 2 – Circuito e sua representação num cromossoma. Fonte: Adaptado de Ando e Iba, 2000, p. 995.....	29
Figura 3 – Gráfico da avaliação durante o projeto automatizado de um filtro passa-alta por AG. Fonte: Adaptado de Ando e Iba, 2000, p. 999.....	31
Figura 4 – Hiper-superfície de Pareto criada pela ferramenta WATSON. Fonte: Adaptado de Smedt e Gielen, 2004, p. 220.	35
Figura 5 – Exemplo de circuito embrionário com uma entrada e uma saída. Fonte: Adaptado de Koza et al. 2000, p. 464.....	37
Figura 6 – Exemplo de programa em árvore de construção de circuitos. Fonte: Adaptado de Koza et al. 2000, p. 467.....	38
Figura 7 – Respostas obtidas para o filtro passa-faixa assimétrico. Fonte: Adaptado de Ando e Iba, 2000, p. 997.	41
Figura 8 – Arquitetura do OTA de um único estágio e única saída. Fonte: Adaptado de Gimenez, 2004, p. 13.	43
Figura 9 – Desenho esquemático de um transistor nMOSFET. Fonte: adaptado de Sedra e Smith, 2000, p. 330.....	45
Figura 10 – Vista em corte de um transistor SOI nMOSFET. Fonte: Adaptado de Chang e Sze, 2000, p. 233.....	45
Figura 11 – Esboço da curva $V_{DS} \times I_{DS}$ para um determinado valor de V_{GS} , destacando o efeito de modulação do comprimento efetivo de canal para a extração da tensão Early.	47
Figura 12 – Espelho de corrente de polarização do par diferencial.....	48
Figura 13 – Esboço da curva do ganho de tensão de malha aberta em função da frequência para um OTA.....	51
Figura 14 – Curva de normalização $g_m/I_{DS} \times I_{DS}/(W/L)$. Fonte: Adaptado de Silveira et al., 1996.....	53

Figura 15 – Esquemático do procedimento de determinação de g_m/I_{DS} , destacando os dados de entrada e saída.....	54
Figura 16 – Exemplo de fluxograma de um AG básico.....	56
Figura 17 – Estrutura do cromossoma para o AG proposto no estudo do OTA.	58
Figura 18 – Fluxograma do AG proposto.	61
Figura 19 – Diagrama em blocos do processo de obtenção do valor de A_{V0} para um indivíduo i [$A_{V0}(i)$].....	63
Figura 20 – Diagrama em blocos do processo de obtenção do valor de f_T para um indivíduo [$f_T(i)$].....	64
Figura 21 – Diagrama de blocos do processo de obtenção do valor de B para um indivíduo [$B(i)$].....	64
Figura 22 – Gráfico das equações de avaliação (24), (25) e (26).....	68
Figura 23 – Processo de Elitismo no AG.	70
Figura 24 – Exemplo de distribuição de setores na roleta de seleção.....	71
Figura 25 – Processo de decisão da reprodução entre indivíduos selecionados.....	72
Figura 26 – Processo de reprodução por <i>crossover</i> para os alelos.	73
Figura 27 – Processo de mutação no AG proposto.....	74
Figura 28 – Gráfico de evolução da avaliação do AG em função do número de indivíduos...	80
Figura 29 – Fluxograma da busca aleatória.....	83
Figura 30 – Gráfico comparativo entre o desempenho da otimização por AG e busca aleatória.	84
Figura 31 – Mapeamento dos comprimentos de canal para o modo OTA A.....	85
Figura 32 – Mapeamento dos comprimentos de canal para o modo OTA B.....	86
Figura 33 – Mapeamento dos comprimentos de canal para o modo OTA C.....	86
Figura 34 – Mapeamento das larguras de canal para o modo OTA A.....	89
Figura 35 – Mapeamento das larguras de canal para o modo OTA B.....	90
Figura 36 – Mapeamento das larguras de canal para o modo OTA C.....	90

Figura 37 – Mapeamento da relação W/L para o modo OTA A.....	93
Figura 38 – Mapeamento da relação W/L para o modo OTA B.....	94
Figura 39 – Mapeamento da relação W/L para o modo OTA C.....	94
Figura 40 – Mapeamento de $I_{DS}/(W/L)$, com as regiões de operação, para OTA A, B e C.....	95
Figura 41 – Circuito para simulação do comportamento da tensão Early em função de $LINT$	99
Figura 42 – Curva de A_{V0} (dB) x f (Hz) obtida pelo AIM-Spice para análise dos resultados obtidos pelo AG.....	100
Figura 43 – Ilustração da janela principal do <i>software</i> , onde são exibidas as variáveis em otimização (dimensões W e L dos transistores do OTA), a rodada atual e a melhor avaliação obtida até o momento, durante o processo de otimização.....	110
Figura 44 – Janela dos parâmetros do AG e OTA para o <i>software</i> , acessada através do menu suspenso “Editar” da janela principal.	111
Figura 45 – Janela onde são determinados pelo projetista, V_{DD} , C_L e P_{tot} , além dos valores dos objetivos A_{V0_obj} , f_{T_obj} e B_{obj}	111
Figura 46 – Janela onde o projetista acessa a janela dos parâmetros das faixas W_{min} , W_{max} , L_{min} e L_{max} para cada transistor.	112
Figura 47 – Janela onde o projetista determina as faixas W_{min} , W_{max} , L_{min} e L_{max} para o transistor selecionado na janela de parâmetros “Parâmetros do OTA (II)”.	112
Figura 48 – Arquivo texto formatado com as soluções Q_{SOL} para as dimensões W e L dos transistores do OTA, gerados pelo <i>software</i> do AG.	113

LISTA DE TABELAS

Tabela 1 – Dados de projeto necessários para a otimização do OTA por AG.	78
Tabela 2 – Parâmetros do AG empregado nos experimentos.	79
Tabela 3 - Modos de operação do OTA investigados neste trabalho.	80
Tabela 4 – Valores de A_{V0} obtidos pelo AG e os objetivos.	81
Tabela 5 – Valores de f_T obtidos pelo AG e os objetivos.	81
Tabela 6 – Valores de B obtidos pelo AG e os objetivos.	81
Tabela 7 – Faixas de determinação dos comprimentos de canal dos transistores do par diferencial (L_1 e L_2), em função do modo de operação.	87
Tabela 8 – Faixas de determinação dos comprimentos de canal dos pMOSFETs de carga do par diferencial (L_3 e L_4), em função do modo de operação.	88
Tabela 9 – Faixas de determinação dos comprimentos de canal pMOSFETs do estágio de saída (L_5 e L_6), em função do modo de operação.	88
Tabela 10 – Faixas de determinação dos comprimentos de canal dos nMOSFETs do estágio de saída (L_7 e L_8), em função do modo de operação.	88
Tabela 11 – Faixas de determinação das larguras de canal dos transistores do par diferencial (W_1 e W_2), em função do modo de operação.	91
Tabela 12 – Faixas de determinação das larguras de canal dos pMOSFETs de carga do par diferencial (W_3 e W_4), em função do modo de operação.	92
Tabela 13 – Faixas de determinação das larguras de canal dos pMOSFETs do estágio de saída (W_5 e W_6), em função do modo de operação.	92
Tabela 14 – Regiões de operação para os transistores encontrados pelo AG, para todos os modos de operação.	96
Tabela 15 – Soluções otimizadas pelo AG e verificadas utilizando-se AIM-Spice.	98
Tabela 16 – Valores de f_T , obtidos pelo AIM-Spice e os objetivos.	101
Tabela 17 – Valores de A_{V0} obtidos pelo AIM-Spice e os objetivos.	101

LISTA DE ABREVIATURAS

AC	Corrente Alternada (<i>Alternating Current</i>).
ADF	Funções Definidas Automaticamente (<i>Automatically Defined Functions</i>).
AG	Algoritmos Genéticos.
APS	Sub-árvore de Execução Aritmética (<i>Arithmetic Performing Subtree</i>).
CCF	Função de Construção de Circuito (<i>Circuit Construction Function</i>).
CMF	Função de Modificação de Conexões (<i>Connection Modifying Function</i>).
CMOS	Metal-Óxido-Semicondutor Complementar (<i>Complementary Metal-Oxide-Semiconductor</i>).
CMRR	Razão de Rejeição em Modo Comum (<i>Common Mode Rejection Ratio</i>) para o OTA.
CPU	Unidade Central de Processamento (<i>Central Processing Unit</i>).
DC	Corrente Contínua (<i>Direct Current</i>).
DEMUX	Demultiplexador.
EH	<i>Hardware Evolucionário (Evolutionary Hardware)</i> .
MOSFET	Transistor de Efeito de Campo Metal-Óxido-Semicondutor (<i>Metal-Oxide-Semiconductor Field Effect Transistor</i>).
MUX	Multiplexador.
nMOSFET	Transistor de Efeito de Campo Metal-Óxido-Semicondutor, canal tipo n.
OTA	Amplificador Operacional de Transcondutância (<i>Operational Transconductance Amplifier</i>).
PAMA	Matriz Multiplexada Analógica Programável (<i>Programmable Analog Multiplexer Array</i>).
pMOSFET	Transistor de Efeito de Campo Metal-Óxido-Semicondutor, canal tipo p.
PG	Programação Genética.

RF	Rádio-Frequência.
SOI	Silício-Sobre-Isolante (<i>Silicon-On-Insulator</i>).
SPICE	Programa de Simulação com Ênfase em Circuitos Integrados (<i>Simulation Program with Integrated Circuit Emphasis</i>).
VCO	Osciladores Controlados por Tensão (<i>Voltage Controlled Oscillators</i>).

LISTA DE SÍMBOLOS

a	Número da avaliação em PG.
A	Quantidade de componentes no circuito eletrônico para filtros.
A_V	Ganho de tensão do OTA [dB].
A_{V0}	Ganho de tensão de malha aberta para o OTA.
$A_{V0(i)}$	Valor do ganho de tensão de malha aberta para o OTA, associado a um indivíduo i do AG.
A_{V0_obj}	Valor do ganho de tensão de malha aberta do OTA, pré-determinado pelo projetista como objetivo para o AG.
b_n	Valor do <i>bit</i> da posição n ($n \in [0,10]$) de um alelo binário do cromossoma do AG.
B	Fator de ganho do espelho de corrente do OTA, formado pelos transistores M4 e M6.
B'	Fator de ganho do espelho de corrente de polarização do par diferencial do OTA formado pelos transistores M9 e M10.
$B(i)$	Valor do fator de ganho do espelho de corrente do OTA, formado pelos transistores M4 e M6, associado a um indivíduo i do AG.
B_{obj}	Valor do fator de ganho do espelho de corrente do OTA, formado pelos transistores M4 e M6, pré-determinado pelo projetista como objetivo para o AG.
C	Capacitor como tipo de componente em um cromossoma do AG.
C_{pg}	CCF de inserção de um capacitor em um programa em árvore de construção de circuitos eletrônicos por PG.
C_L	Capacitância da carga conectada ao nó de saída do OTA [F].
$d(f_a)$	Valor absoluto da diferença entre o valor desejado e o valor observado para cada frequência na avaliação do circuito eletrônico criado por PG.
D	Terminal de dreno de um MOSFET.
E	Valor de avaliação do circuito eletrônico para filtros.
END	CMF que finaliza um ramo do programa em árvore de construção de circuitos eletrônicos por PG.
$Eval_{AG}$	Média aritmética da avaliação dos melhores indivíduos do AG para o número de rodadas definido (R_{OBJ}), após um determinado número de indivíduos gerados (N_{AG}).

$Eval_{AG}(i)$	Avaliação de um indivíduo i da população do AG, levando em consideração os múltiplos objetivos [$A_{vo}(i)$, $B(i)$ e $f_T(i)$].
$Eval_{ALEAT}$	Média aritmética da avaliação dos melhores soluções na busca aleatória para o número de rodadas definido (R_{OBJ}), após um determinado número de indivíduos gerados (N_{AG}).
$Eval_{ALEAT}(j)$	Avaliação de um indivíduo i da população do AG, levando-se em consideração os múltiplos objetivos [$A_{vo}(i)$, $B(i)$ e $f_T(i)$].
$Eval(A_{vo}(i))$	Avaliação do ganho de tensão de malha aberta obtido por um indivíduo i da população do AG.
$Eval(f_T(i))$	Avaliação da frequência de ganho unitário obtido por um indivíduo i da população do AG.
$Eval(B(i))$	Avaliação do fator de ganho do espelho de corrente, formado pelos transistores M4 e M6, obtido por um indivíduo i da população do AG.
f	Frequência de um sinal elétrico [Hz].
f_0	Frequência de corte a -3 dB do ganho de tensão de malha aberta do OTA [Hz].
f_a	Frequência do sinal de entrada num circuito eletrônico criado por PG [Hz].
f_T	Frequência de ganho unitário do OTA [Hz].
$f_T(i)$	Valor da frequência de ganho unitário para OTA associado a um indivíduo i do AG [Hz].
f_{T_obj}	Valor da frequência de ganho unitário do OTA, pré-determinado pelo projetista como objetivo para o AG [Hz].
$F(t)$	Valor da avaliação total do circuito eletrônico criado por PG.
F_f	Ganho de tensão ideal para uma dada frequência f para filtros [dB].
$Fitness$	Valor da avaliação do AG do ganho para filtros.
$Fitness_1$	Valor da avaliação do AG para filtros.
$FLIP$	CMF que inverte a polaridade de um componente em um programa em árvore de construção de circuitos eletrônicos por PG.
$g(i)$	Valor da avaliação para um indivíduo da população do AG.
g_m	Transcondutância de um MOSFET [S].
$g_m (V_{id} = 0)$	Transcondutância do par diferencial do OTA Miller [S].
g_m/I_{DS}	Razão da transcondutância pela corrente entre dreno e fonte de um MOSFET [V^{-1}].

G	Terminal de porta de um MOSFET.
G_{AG}	Número de gerações do AG decorridas até um determinado instante de tempo do processo de otimização.
G_{ALEAT}	Número de gerações da busca aleatória decorridas até um determinado instante de tempo do processo de busca.
i	Índice da população do AG que determina um indivíduo.
I_{DS}	Corrente entre dreno e fonte de um MOSFET, levando em consideração apenas a componente contínua [A].
I_{DS1}	Corrente entre dreno e fonte do MOSFET M1 do OTA, levando em consideração apenas a componente contínua [A].
I_{DS2}	Corrente entre dreno e fonte do MOSFET M2 do OTA, levando em consideração apenas a componente contínua [A].
I_{DS3}	Corrente entre dreno e fonte do MOSFET M3 do OTA, levando em consideração apenas a componente contínua [A].
I_{DS4}	Corrente entre dreno e fonte do MOSFET M4 do OTA, levando em consideração apenas a componente contínua [A].
I_{DS5}	Corrente entre dreno e fonte do MOSFET M5 do OTA, levando em consideração apenas a componente contínua [A].
I_{DS6}	Corrente entre dreno e fonte do MOSFET M6 do OTA, levando em consideração apenas a componente contínua [A].
I_{DS7}	Corrente entre dreno e fonte do MOSFET M7 do OTA, levando em consideração apenas a componente contínua [A].
I_{DS8}	Corrente entre dreno e fonte do MOSFET M8 do OTA, levando em consideração apenas a componente contínua [A].
I_O	Corrente de saída do espelho de corrente formado pelos transistores M9 e M10 do OTA [A].
I_{out}	Corrente no nó de saída do OTA, levando em consideração apenas a componente contínua [A].
$I_{out}^{(i)}(V_{id})$	Corrente no nó de saída do OTA [A] para um indivíduo da população do AG, dada a tensão aplicada à entrada diferencial do OTA [A].
I_{pol}	Corrente de polarização do par diferencial do OTA [A].
I_{tot}	Corrente total consumida pelo OTA [A].
j	Índice na busca aleatória que determina uma solução aleatória no conjunto de soluções geradas.
J	Indicação de conexão elétrica entre nós em um cromossoma do AG.
K_L	Constante de proporcionalidade, em volts por unidade de micrometro, do comprimento de canal de um MOSFET para a determinação da tensão Early [V/ μ m].

L	Comprimento de canal de um MOSFET [μm].
L_1	Comprimento de canal do MOSFET M1 do OTA [μm].
L_2	Comprimento de canal do MOSFET M2 do OTA [μm].
L_3	Comprimento de canal do MOSFET M3 do OTA [μm].
L_4	Comprimento de canal do MOSFET M4 do OTA [μm].
L_5	Comprimento de canal do MOSFET M5 do OTA [μm].
L_6	Comprimento de canal do MOSFET M6 do OTA [μm].
L_7	Comprimento de canal do MOSFET M7 do OTA [μm].
L_8	Comprimento de canal do MOSFET M8 do OTA [μm].
L_9	Comprimento de canal do MOSFET M9 do OTA [μm].
L_{10}	Comprimento de canal do MOSFET M10 do OTA [μm].
L_{2b}	Alelo do cromossoma do AG que armazena o valor de comprimento de canal do MOSFET M2 do OTA codificado em número binário.
L_{4b}	Alelo do cromossoma do AG que armazena o valor de comprimento de canal do MOSFET M4 do OTA codificado em número binário.
L_{6b}	Alelo do cromossoma do AG que armazena o valor de comprimento de canal do MOSFET M6 do OTA codificado em número binário.
L_{8b}	Alelo do cromossoma do AG que armazena o valor de comprimento de canal do MOSFET M8 do OTA codificado em número binário.
$L_{x \text{ int}}$	Valor do alelo L_{xb} ($x \in \{2,4,6,8\}$) do cromossoma do AG, decodificado em número inteiro.
$LIST$	CMF que inicia de um programa em árvore de construção de circuitos eletrônicos por PG.
L_{pg}	CCF de inserção de um indutor em um programa em árvore de construção de circuitos eletrônicos por PG.
L_x	Largura de canal de um MOSFET M_x ($x \in \{2,4,6\}$) do OTA [μm].
L_{xb}	Alelo do cromossoma do AG que armazena o valor de comprimento de canal do MOSFET M_x ($x \in \{2,4,6,8\}$) do OTA codificado em número binário de 11 bits.
$L_{xb}(b_n)$	Valor binário associado ao bit da posição n ($n \in [0,10]$) do alelo L_{xb} ($x \in \{2,4,6,8\}$).

M1	nMOSFET conectado à entrada negativa do estágio amplificador diferencial OTA.
M2	nMOSFET conectado à entrada positiva do estágio amplificador diferencial OTA.
M3	pMOSFET de carga do par diferencial de entrada e que compõe espelho de corrente formado pelos transistores M3 e M5 do OTA.
M4	pMOSFET de carga do par diferencial de entrada e que compõe espelho de corrente formado pelos transistores M4 e M6 do OTA.
M5	pMOSFET do estágio de saída, que compõe espelho de corrente formado pelos transistores M3 e M5 do OTA.
M6	pMOSFET de carga do par diferencial de entrada e que compõe espelho de corrente formado pelos transistores M4 e M6 do OTA.
M7	nMOSFET do estágio de saída que compõe espelho de corrente formado pelos transistores M7 e M8 do OTA.
M8	nMOSFET do estágio de saída e que compõe espelho de corrente formado pelos transistores M7 e M8 do OTA.
M9	nMOSFET do espelho de corrente de polarização do par diferencial de entrada do OTA.
M10	nMOSFET do espelho de corrente de polarização do par diferencial de entrada do OTA.
n_i	Número de indivíduos que compõem uma população do AG, determinado pelo projetista.
n_j	Número de soluções que compõem um conjunto em uma determinada geração da busca aleatória.
N_{AG}	Número total de indivíduos gerados pelo AG, após um determinado número de gerações (G_{AG}).
N_{ALEAT}	Número total de indivíduos gerados na busca aleatória, após um determinado número de gerações aleatórias (G_{ALEAT}).
N_{OBJ}	Número total de indivíduos a ser alcançado com o objetivo de finalizar uma rodada (R) do AG, determinado pelo projetista.
P	Penalidade aplicada em função do tamanho do circuito eletrônico para filtros.
P_{tot}	Potência total dissipada pelo OTA [W].
Q_{SOL}	Lista das melhores soluções resultantes da otimização por AG.
R	Número de rodadas do AG decorridas até um determinado instante de tempo do processo de otimização.
R_f	Ganho de tensão obtido como resposta para uma dada frequência f [dB].
$RLOAD$	Resistência da carga conectada à saída em um circuito eletrônico construído por PG [Ω].

R_{OBJ}	Número total de rodadas a serem realizadas pelo AG, determinado pelo projetista.
R_{pg}	Indicação de resistor em um programa de árvore de construção de circuitos eletrônicos por PG.
$RSOURCE$	Resistência interna da fonte de alimentação em um circuito eletrônico construído por PG [Ω].
S	Terminal de fonte de um MOSFET.
$SERIES$	CMF que modifica a topologia colocando um componente em série em um programa em árvore de construção de circuitos eletrônicos por PG.
T	Módulo de controle do grau de influência da penalidade sobre a avaliação total do circuito eletrônico para filtros.
v_i	Tensão diferencial de entrada do estágio amplificador de diferencial do OTA que leva em consideração as componentes contínua e alternada [V].
v_{I+}	Tensão da entrada positiva do estágio amplificador diferencial do OTA que leva em consideração as componentes alternada e contínua [V].
v_{I-}	Tensão da entrada negativa do estágio amplificador diferencial do OTA que leva em consideração as componentes alternada e contínua [V].
v_o	Tensão no nó de saída do OTA que leva em consideração as componentes contínua e alternada [V].
V_{DD}	Tensão de alimentação positiva do OTA [V].
V_{DS}	Tensão entre dreno e fonte de um MOSFET [V].
V_{EA}	Tensão Early para um MOSFET [V].
V_{EA6}	Tensão Early para o MOSFET M6 do OTA [V].
V_{EA8}	Tensão Early para o MOSFET M8 do OTA [V].
V_{GS}	Tensão entre porta e fonte de um MOSFET [V].
V_{id}	Tensão aplicada à entrada diferencial do OTA [V].
V_o	Tensão no nó de saída do OTA que leva em consideração apenas a componente contínua [V].
$VSOURCE$	Tensão da fonte de alimentação para um circuito eletrônico construído por PG [V].
W	Largura de canal de um MOSFET [μm].
$W(d(f_a), f_a)$	Valor do peso da diferença de valores $d(f_i)$ numa frequência f_i para a avaliação do circuito eletrônico criado por PG.

W_1	Largura de canal do MOSFET M1 do OTA [μm].
W_2	Largura de canal do MOSFET M2 do OTA [μm].
W_3	Largura de canal do MOSFET M3 do OTA [μm].
W_4	Largura de canal do MOSFET M4 do OTA [μm].
W_5	Largura de canal do MOSFET M5 do OTA [μm].
W_6	Largura de canal do MOSFET M6 do OTA [μm].
W_7	Largura de canal do MOSFET M7 do OTA [μm].
W_8	Largura de canal do MOSFET M8 do OTA [μm].
W_9	Largura de canal do MOSFET M9 do OTA [μm].
W_{10}	Largura de canal do MOSFET M10 do OTA [μm].
W_{2b}	Alelo do cromossoma do AG que armazena o valor da largura de canal do MOSFET M2 do OTA codificado em número binário.
W_{4b}	Alelo do cromossoma do AG que armazena o valor da largura de canal do MOSFET M4 do OTA codificado em número binário.
W_{6b}	Alelo do cromossoma do AG que armazena o valor da largura de canal do MOSFET M6 do OTA codificado em número binário.
W_x	Largura de canal de um MOSFET M_x ($x \in \{2,4,6\}$) do OTA [μm].
W_{xb}	Alelo do cromossoma do AG que armazena o valor da largura de canal do MOSFET M_x ($x \in \{2,4,6\}$) do OTA codificado em número binário de 11 <i>bits</i> .
$W_{xb}(b_n)$	Valor binário associado ao <i>bit</i> da posição n ($n \in [0,10]$) do alelo W_{xb} ($x \in \{2,4,6\}$).
W_{xint}	Valor do alelo W_{xb} do cromossoma do AG, decodificado em número inteiro.
X	Indutor como tipo de componente em um cromossoma do AG.
Y	Resistor como tipo de componente em um cromossoma do AG.
Z_0	Ligação elétrica num circuito eletrônico construído por PG, susceptível a alterações.
Z_{GND}	Ligação elétrica à referência de 0 V num circuito eletrônico construído por PG.

Z_{OUT}	Ligação elétrica à carga de saída num circuito eletrônico construído por PG.
α	Ângulo de inclinação com a horizontal, da reta na curva $V_{DS} \times I_{DS}$ que define a região de saturação de um MOSFET [rad].
σ^2	Variância da curva Gaussiana, empregada na avaliação do AG.
$\%_{CROSSOVER}$	Taxa de incidência de reprodução por <i>crossover</i> no AG (%)
$\%_{MUTAÇÃO}$	Taxa de incidência de mutação por <i>bit flip</i> no AG (%)

SUMÁRIO

1. INTRODUÇÃO	25
2. REVISÃO BIBLIOGRÁFICA	29
2.1. Algoritmos genéticos (AG) e sua utilização em Eletrônica Evolucionária	29
2.2. Variantes de AG: Programação genética (PG)	36
2.3. Comparação entre AG e PG	40
3. AMPLIFICADOR OPERACIONAL DE TRANSCONDUTÂNCIA (OTA)	43
3.1. Introdução do OTA	43
3.2. Tecnologia de transistores SOI MOSFET	44
3.3. Transcondutância	46
3.4. Razão da transcondutância pela corrente entre dreno e fonte	46
3.5. Tensão Early	47
3.6. Funcionamento do OTA de um único estágio e única saída	48
3.7. Ganho de tensão de malha aberta	50
3.8. Frequência de ganho unitário	51
3.9. Metodologia $g_m/I_{DS} \times I_{DS}/(W/L)$	52
3.10. Considerações finais	55
4. ALGORITMOS GENÉTICOS (AG) E METODOLOGIA UTILIZADA	56
4.1. Algoritmos Genéticos (AG)	56
4.2. Representação dos cromossomas do AG proposto para o estudo do OTA	58
4.3. Decodificação do cromossoma	59
4.4. Seqüência de execução do AG proposto	61
4.4.1. Geração randômica da população	62
4.4.2. Avaliação dos indivíduos	62
4.4.3. Registro dos valores de W e L dos transistores do OTA para mapeamento das soluções do AG	69
4.4.4. Elitismo	69
4.4.5. Seleção para reprodução	71

4.4.6. Reprodução	72
4.4.7. Mutaç�o	74
4.4.8. Nova geraç�o	75
4.4.9. Registro do melhor indiv�duo da rodada (solu�o para a rodada).....	75
4.4.10. Nova rodada.....	76
4.4.11. Apresenta�o das solu�es encontradas pelo AG	76
4.5. Considera�es finais	76
5. EXPERIMENTOS E RESULTADOS DO AG	77
5.1. Ambiente e atribui�es iniciais para os experimentos.....	78
5.2. Modos de opera�o para o OTA (investigados neste trabalho).....	79
5.3. Compara�o entre a otimiza�o por AG e a busca aleat�ria no projeto do OTA	81
5.4. Mapeamento das vari�veis e an�lise das solu�es encontradas pelo AG	84
5.4.1. Mapeamento da dimens�o de comprimento de canal (L) dos transistores do OTA	85
5.4.2. Mapeamento da dimens�o de largura de canal (W) dos transistores do OTA.....	89
5.4.3. Mapeamento da rela�o W/L dos transistores do OTA.....	93
5.4.4. Mapeamento da regi�o de opera�o dos transistores do OTA	95
5.5. An�lise das solu�es para o OTA obtidas pelo AG, utilizando-se AIM-Spice	97
6. CONCLUS�O	102
REFER�NCIAS.....	106
ANEXO A – ILUSTRA�ES DAS JANELAS DO SOFTWARE DESENVOLVIDO NESTE TRABALHO PARA O ESTUDO DO OTA	109
ANEXO B – ARTIGOS DO AUTOR, PUBLICADOS EM CONGRESSOS.....	114

1. INTRODUÇÃO

O desenvolvimento de circuitos integrados analógicos é uma atividade complexa, pois envolve múltiplas variáveis e múltiplos objetivos a serem atingidos. Um dos grandes desafios durante a fase de desenvolvimento é a determinação das dimensões de todos os transistores a serem integrados na pastilha. As diversas possibilidades de arranjo dos transistores e suas dimensões são variáveis a serem determinadas, visando alcançar objetivos desejados como resultado do circuito, tais como valores de ganho de tensão de malha aberta e resposta em frequência. Uma variedade de soluções é possível, dadas as características elétricas objetivadas para o circuito em projeto, porém encontrar a solução ótima exige tempo e experiência do projetista (ZEBULUM; PACHECO; VELLASCO, 2002).

Essa dificuldade se mostra ainda maior quando o circuito em questão contém muitos transistores, tais como filtros e amplificadores. Devido ao desafio no projeto de circuitos integrados eletrônicos, que envolve múltiplas variáveis, tais como as dimensões dos diversos transistores do circuito, e múltiplos objetivos como ganho de tensão de malha aberta e resposta em frequência, técnicas computacionais de Inteligência Artificial (IA) como Algoritmos Genéticos (AG) são aplicadas na busca de soluções de projeto desses circuitos eletrônicos, procurando diminuir o tempo de desenvolvimento e contribuindo como uma ferramenta computacional adicional de suporte ao projeto de circuitos integrados eletrônicos (ZEBULUM; PACHECO; VELLASCO, 2002) (SANTINI, 2001).

IA é definida, de maneira geral, como o comportamento inteligente artificialmente desenvolvido. O comportamento inteligente envolve percepção, razão, aprendizado, comunicação e atuação em ambientes complexos. IA tem como objetivo de longo termo desenvolver máquinas capazes de desenvolver atividades atribuídas a humanos da mesma maneira que esses ou possivelmente até melhor.

Os primórdios do estudo de IA datam da década de 50, com o artigo de Alan Turing intitulado “Máquinas podem pensar?”, de 1950. Durante as décadas de 50 e 60, foi possível desenvolver algoritmos capazes de resolver apenas problemas simples de lógica, devido ao poder computacional das máquinas existentes nesse período. Apenas no final da década de 70 e início da década de 80, foi possível a execução de códigos de programa mais complexos que imitavam o comportamento humano (NILSSON, 1998).

Há diversas técnicas de IA no desenvolvimento de programas, aplicado à resolução de problemas. Uma dessas técnicas denomina-se Algoritmos Genéticos (AG) e foi desenvolvida pelo Dr. John Holland e sua equipe em 1975, na Universidade de Michigan. Os objetivos da pesquisa do Dr. Holland eram basicamente dois: abstrair e explicar, a rigor, o processo de adaptação de sistemas naturais e desenvolver um sistema artificial por *software* que contivesse os mecanismos importantes dos sistemas naturais de adaptação (GOLDBERG, 1989).

O AG é basicamente composto de um conjunto de soluções iniciais (ou indivíduos) – também denominado população inicial – geradas randomicamente e combinadas pelo processo denominado *crossover* – análogo ao da reprodução natural. Após o *crossover*, os indivíduos da população do AG sofrem modificações aleatórias (pelo processo denominado *mutação*) de maneira iterativa e em frequências pré-fixadas por parâmetros, até tornarem-se soluções satisfatórias para o problema em questão, ou até atingirem um determinado número de ciclos, denominados gerações. Através de uma função denominada função de avaliação, o grau de proximidade de cada solução (ou indivíduo), em relação aos objetivos requeridos na otimização por AG, é quantificado. Devido às suas características, o AG é amplamente aplicado em problemas de otimização complexos, com grande número de variáveis e um ou mais objetivos a serem atingidos (GOLDBERG, 1989).

Um dos problemas complexos que requer otimização e envolve grande número de variáveis é o projeto de circuitos integrados eletrônicos. Dessa maneira, em Setembro de 1997, profissionais de diferentes universidades da Europa reuniram-se na Universidade de Napier (Escócia) com o objetivo de formar uma nova área de pesquisa ligada a Computação Evolutiva e Eletrônica. Essa nova área foi denominada Eletrônica Evolucionária, envolvendo o uso da Computação Evolutiva no desenvolvimento de circuitos eletrônicos. Dentre as técnicas de Computação Evolutiva está o AG. Outra denominação comum para a área é *Hardware Evolucionário* (ou EH, *Evolutionary Hardware*). Embora a área de EH tenha sido organizada em 1997, os primeiros trabalhos na área datam da década de 80, com o projeto de circuitos eletrônicos digitais (ZEBULUM; PACHECO; VELLASCO, 2002).

O objetivo desta dissertação é estudar e investigar um caso de EH, aplicando-se AG na busca, mapeamento e otimização das dimensões de largura (W) e comprimento (L) de canal dos MOSFETs de um circuito integrado analógico denominado Amplificador Operacional de

Transcondutância (OTA) de único estágio e única saída, visando atender múltiplos objetivos. São dados de entrada para o AG, o valor da tensão de alimentação, o valor da potência total dissipada e dados da tecnologia dos transistores do OTA, além dos objetivos de ganho de tensão de malha aberta (A_{v0}), frequência de ganho de tensão unitário (f_T) e do fator de ganho do espelho de corrente (B) pré-estabelecidos pelo projetista, conforme ilustrado na Figura 1. Estuda-se aqui a aplicação do AG, no projeto de um amplificador operacional, devido à importância desse tipo de circuito na eletrônica. Amplificadores operacionais são os mais versáteis circuitos da eletrônica analógica. Esses circuitos são empregados em diversos blocos básicos da eletrônica tais como conversores digitais-analógicos, comparadores, entre outros (ZEBULUM; PACHECO; VELLASCO, 2002).

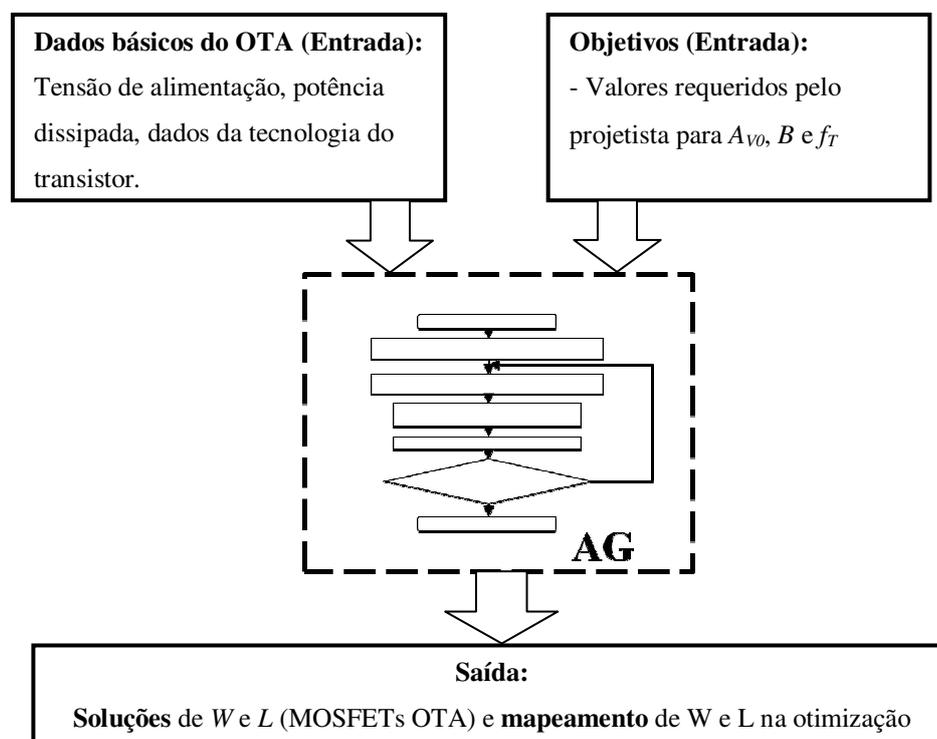


Figura 1 – Diagrama simplificado dos dados de entrada e saída do AG proposto.

O AG modifica simultaneamente todas as dimensões W e L das soluções potenciais, pelos processos de reprodução e mutação, mencionados de forma sucinta anteriormente neste capítulo e que serão melhor explicadas no capítulo 4. Com o intuito de observar essas modificações e a tendência de determinação das dimensões W e L , durante o processo de otimização, realiza-se nessa dissertação um mapeamento dessas dimensões. O mapeamento consiste no registro sequencial dos valores de W e L das melhores soluções de uma população,

a cada nova geração do AG e é um dos dados de saída, como ilustrado na Figura 1. A análise desse mapeamento, em modos de operação com diferentes valores de A_{V0} , f_T e B requeridos pelo projetista, proporciona uma melhor compreensão do comportamento do OTA. Com o mapeamento dos valores das dimensões W e L , são definidas regras preliminares de projeto associadas aos modos de operação do OTA, permitindo redução significativa no tempo de desenvolvimento desse tipo de circuito integrado analógico (REGO et al., 2008) (REGO et al., 2009).

O restante deste trabalho está organizado do seguinte modo. No próximo capítulo, capítulo 2, serão revisados os principais trabalhos que propõem a aplicação de AG e suas variantes no desenvolvimento automático de circuitos analógicos. No capítulo 3, será estudado o Amplificador Operacional de Transcondutância (OTA). O capítulo 4 detalha o AG e a metodologia proposta neste estudo. Em seguida, no capítulo 5, serão apresentados e discutidos os resultados obtidos nos experimentos realizados neste trabalho. Por fim, no capítulo 6, apresenta-se uma conclusão dos resultados e discute-se as possibilidades de desenvolvimento futuros dessa pesquisa.

2. REVISÃO BIBLIOGRÁFICA

No capítulo anterior foi apresentada uma introdução com uma visão geral desta dissertação. Neste capítulo, será realizada uma revisão dos principais trabalhos que propõem a aplicação de AG e suas variantes no desenvolvimento de circuitos analógicos.

2.1. Algoritmos genéticos (AG) e sua utilização em Eletrônica Evolucionária

Um ponto importante que deve-se considerar na sintetização de circuitos elétricos é a tolerância da variação dos valores de componentes envolvidos e o tamanho do circuito resultante. Ando e Iba (2000) propõem o uso de AG com cromossomas de comprimento variável para o desenvolvimento de circuitos analógicos para solucionar essas questões. Esses cromossomas contêm em seus alelos o tipo de componente (*J* para conexões elétricas, *C* para capacitores, *Y* para resistores e *X* para indutores), a localização (nós onde se conectam os componentes) e o valor do componente no circuito, conforme apresentado na Figura 2.

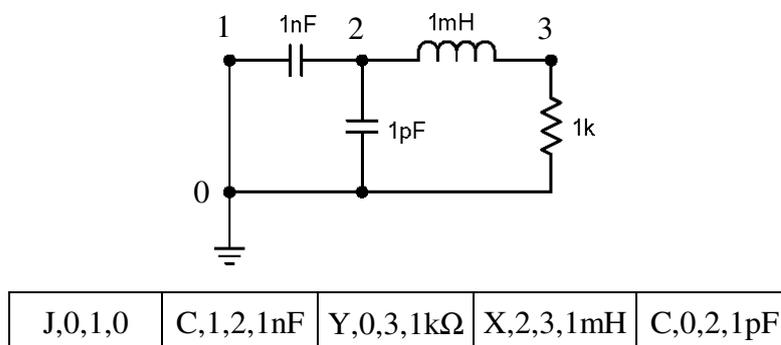


Figura 2 – Circuito e sua representação num cromossoma.

Fonte: Adaptado de Ando e Iba, 2000, p. 995.

Em (ANDO; IBA, 2000), os circuitos utilizados no estudo foram filtros e, assim sendo, a medida de avaliação escolhida para esses circuitos foi a resposta em frequência. A expressão utilizada para o cálculo da avaliação das soluções em cada geração é a média quadrática do desvio entre o ganho de tensão ideal (F_f) e o ganho de tensão obtido como resposta (R_f) para uma dada frequência (f). Quanto menor o valor da variável *Fitness* [equação (1)], melhor é a avaliação do circuito encontrado:

$$Fitness = \frac{1}{K} \sum_f^K |F_f - R_f|^2. \quad (1)$$

onde K é o número de pontos avaliados, f uma frequência em um ponto em Hz, F_f é o ganho de tensão ideal em dB, e R_f é o ganho de tensão em dB, obtido como resposta e $Fitness$ é o valor de avaliação obtido pelo indivíduo, em função do ganho.

Outra característica da proposta de Ando e Iba (2000) é a forma de evolução do circuito. De acordo com os autores, uma evolução simultânea da topologia e dos valores dos componentes do circuito pode levar o algoritmo a uma solução não-ótima. Mudanças na topologia em estágios mais avançados da evolução do circuito levam a alterações bruscas na resposta, o que pode comprometer a busca nesta fase de projeto automático. Os autores propõem o uso de uma evolução em dois estágios, sendo que no primeiro ocorre a busca por uma topologia adequada, mantendo-se os valores dos componentes (parâmetros) fixos. Num segundo estágio, a topologia encontrada é mantida, iniciando-se uma busca pelos parâmetros mais adequados para que o circuito atinja os objetivos desejados. Os autores denominaram essa técnica de *multi-stage evolution*. A Figura 3 ilustra os resultados obtidos pelo uso de *multi-stage evolution*, na evolução de um filtro passa-alta. O gráfico em linha contínua significa a evolução do circuito utilizando-se um único estágio, em que os parâmetros e topologia são evoluídos simultaneamente, e a linha pontilhada mostra a utilização do *multi-stage evolution*. A seta indica o instante em que se iniciou a evolução do segundo estágio para o *multi-stage evolution*. Ainda, na Figura 3, *Geração* é o número de gerações decorridas na otimização por AG.

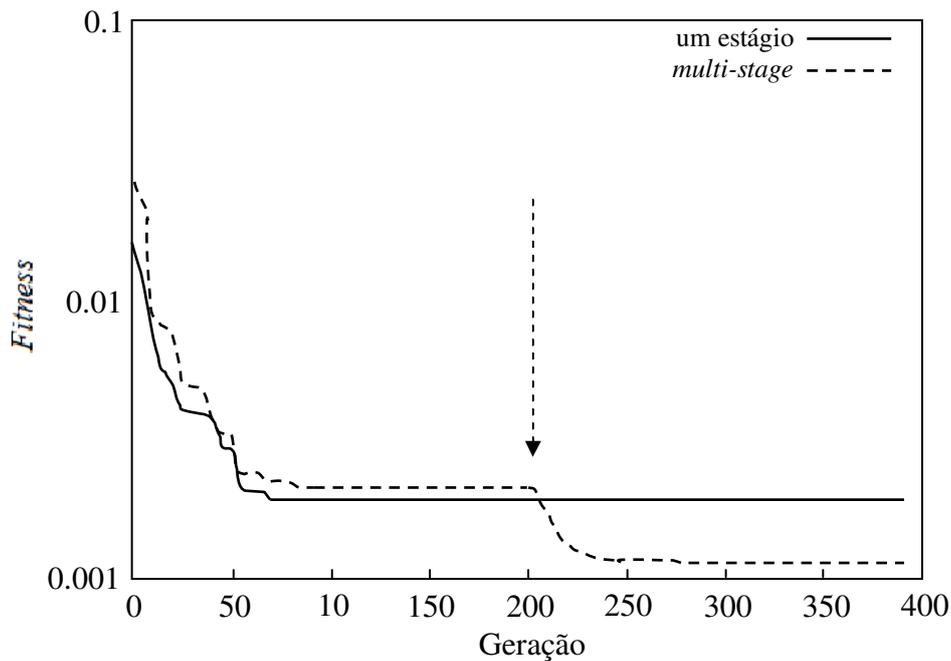


Figura 3 – Gráfico da avaliação durante o projeto automatizado de um filtro passa-alta por AG.
Fonte: Adaptado de Ando e Iba, 2000, p. 999.

Na otimização por AG aplicada a circuitos elétricos, utilizando cromossomas de comprimento variável, os circuitos obtidos podem tornar-se densos com muitos componentes desnecessários ao resultado final. Dessa maneira, Ando e Iba (2000) apresentam a adição de um parâmetro, na equação de avaliação, para controlar o tamanho do circuito na solução obtida. A pressão seletiva pelo tamanho do circuito é introduzida pelas equações (2) e (3).

$$Fitness_1 = E + P, \quad (2)$$

$$P = A \cdot T, \quad (3)$$

onde E é o valor de avaliação do circuito, P é uma penalidade aplicada em função do seu tamanho, A é a quantidade de componentes e T é um módulo que controla o grau de influência de P sobre a avaliação total. O valor de T necessita ser ajustado de maneira que P não influencie o valor total de avaliação mais do que E , especialmente no início do processo de evolução, pois pode destruir boas soluções que poderiam ser mantidas para as próximas gerações, $Fitness_1$ é a avaliação do indivíduo (ANDO; IBA, 2000).

Ainda em (ANDO; IBA, 2000), há uma abordagem com relação à variação dos valores dos componentes dentro de um valor de tolerância. Essas variações podem levar o circuito a

não atingir os objetivos desejados. Os autores propõem a adoção de três faixas de tolerância máxima nos valores dos componentes (5%, 10% e 20%) na condução do AG, garantindo assim que os circuitos atinjam os objetivos, mesmo com a introdução de erros.

Conforme descrito nos parágrafos anteriores, a proposta de Ando e Iba (2000) se baseia na aplicação de AG para circuitos eletrônicos de filtros. Circuitos de filtros como o filtro assimétrico, estudados por Ando e Iba (2000), são de difícil projeto, mostrando que circuitos complexos podem ser desenvolvidos utilizando-se AG como técnica computacional. No caso do artigo de Ando e Iba (2000), fatores como tolerância dos componentes foram considerados. No caso do estudo apresentado aqui, na otimização do OTA, é possível utilizar tal conceito, porém não será feita aqui tal abordagem, pois a avaliação aqui realizada é de primeira ordem. Outro detalhe na proposta de Ando e Iba (2000) é quanto ao desenvolvimento em multi-estágios, evidenciando o desenvolvimento de um circuito por AG, modificando topologia e valores de componentes. A estrutura de cromossoma utilizada por Ando e Iba (2000) é de fácil compreensão, entretanto nesta dissertação será utilizada uma topologia fixa para um amplificador operacional de transcondutância conforme estudado em (GIMENEZ; 2004). Assim sendo, não será utilizada neste trabalho, a estrutura de Ando e Iba (2000) e, ao invés dessa, será proposta uma estrutura de cromossoma que contém as dimensões W e L dos transistores que compõem o OTA.

Outra proposta no desenvolvimento de circuitos integrados analógicos por meio de AG é apresentada por Santini (2001). A principal diferença está na forma de simulação. Ao invés de ser realizada uma simulação através de *softwares* para esse fim, como o SPICE (*Simulation Program with Integrated Circuit Emphasis*) utilizado por Koza et al. (1997a), foi empregada uma plataforma de simulação em que um arranjo de componentes externo é utilizado para realizar os testes de avaliação das soluções encontradas.

No caso dos trabalhos de Santini (2001), foi empregado um arranjo de circuitos denominado PAMA (*Programmable Analog Multiplexer Array*) para a realização de testes. A PAMA consiste de multiplexadores e demultiplexadores (MUX, DEMUX), além de um conjunto de componentes discretos a serem interligados para a formação do circuito a ser testado. Os componentes do circuito analógico são interconectados pelos multiplexadores e demultiplexadores. Cada saída de um demultiplexador corresponde a um barramento analógico, que leva a um ponto de conexão. Estes pontos de conexão são fixados como

internos ou externos. Nesta representação, os cromossomas são binários. Cada gene configura os sinais de seleção de cada multiplexador.

Como os cromossomas gerados pelo AG podem assumir qualquer configuração, poderá haver situações em que os circuitos resultantes causariam danos aos componentes que fazem parte da PAMA. Isso faz com que as tensões de alimentação a serem usadas na simulação sejam previamente calculadas e os MUX e DEMUX utilizados necessitem ter uma resistência de proteção interna, evitando assim situações de curto-circuito (SANTINI, 2001).

Apesar das vantagens citadas para a simulação com um arranjo de componentes externos, a utilização de recursos para que danos não ocorram durante o teste, pode influenciar negativamente os testes a serem realizados. Uma das influências negativas está no fato de que alguns circuitos podem não atingir um resultado ótimo, sobretudo devido às resistências internas dos MUX/DEMUX. Um exemplo disso é um amplificador operacional sintetizado em (SANTINI, 2001), que obteve ganho máximo de 26 dB, enquanto experimentos para o mesmo tipo de circuito realizados com simulação por *software* como em (KOZA et al., 1997b), obtiveram ganhos de 96 dB.

Amplificadores operacionais são um dos tipos de circuitos mais complexos e são objeto de pesquisas no uso de técnicas de Eletrônica Evolutiva (KOZA et al., 1997a) (KOZA et al., 1997b). Este tipo de circuito em 200.000 avaliações em AG não alcança padrões aceitáveis de resposta desejada (SANTINI et al., 2004), de acordo com as pesquisas atuais. No caso desse estudo, não utilizaremos simulação com circuito externo de simulação devido à natureza do circuito estudado (circuito integrado), uma vez que uma infinidade de valores para as dimensões de largura (W) e comprimento (L) dos MOSFETs podem ser assumidos, inviabilizando a construção de uma matriz de transistores para a execução desse tipo de simulação. Nesta dissertação serão utilizadas equações de primeira ordem que exprimem as características do circuito, diminuindo o esforço computacional.

Um trabalho bastante semelhante ao que será investigado aqui foi realizado por Wójcikowski et al. (1996). Nesse trabalho, os autores apresentam uma solução para otimização de circuitos eletrônicos por meio de algoritmos genéticos e tomam como exemplo a otimização de um OTA. AG é utilizado para realizar a otimização e o *software* de simulação de circuitos PSPICE é utilizado para gerar as simulações dos circuitos representados pelas

soluções geradas pelo AG como forma de avaliar essas soluções. Para acelerar o tempo de processamento, os autores se utilizam de um computador central para rodar o AG e computadores auxiliares rodando o *software* de simulação PSPICE. Esses computadores são interligados entre si por meio de uma rede Novell. Para avaliação por meio das análises realizadas pelo PSPICE, foi extraída a característica DC (corrente contínua) de linearidade da corrente de saída (I_{out}), em função da tensão aplicada às entradas diferenciais do circuito (V_{id}). A equação (4) representa a função de avaliação, utilizada nesse trabalho:

$$g(i) = \sum_{V_{id}} \left| I_{out}^{(i)}(V_{id}) - g_m(V_{id} = 0) \cdot V_{id} \right| , \quad (4)$$

onde $g(i)$ é o valor da avaliação para um cromossoma (indivíduo) i da população, $g_m(V_{id} = 0)$ é a transcondutância do par diferencial do OTA, I_{out} é a corrente no nó de saída do OTA, V_{id} é a tensão aplicada às entradas diferenciais do OTA, $I_{out}^{(i)}(V_{id})$ é a corrente de saída, para dada tensão de entrada diferencial (V_{id}) de um indivíduo i (WÓJCIKOWSKI et al., 1996).

A diferença entre o estudo aqui apresentado e o estudo apresentado no artigo de Wójcikowski et al. (1996) é que o estudo desse último avalia a linearidade em regime DC do amplificador operacional e aqui será investigada a otimização e mapeamento de variáveis, com objetivos pré-estabelecidos pelo projetista para o circuito, tais como o ganho de tensão de malha aberta (A_{v0}), fator de ganho de espelho de corrente (B) e a frequência de ganho unitário (f_T). Outra diferença está no processamento dos dados e análise dos resultados. No caso de Wójcikowski et al. (1996) é utilizada uma rede Novell, conectada a computadores que realizarão a avaliação do AG. Um desses computadores processa o AG e a população tem seus indivíduos avaliados pelos outros computadores conectados à rede. Esses computadores devolvem a resposta de avaliação obtida para o computador que processa o AG. Devido à velocidade de processamento dos computadores comercialmente existentes por ocasião desta dissertação e devido às avaliações realizadas nos circuitos para este estudo, medidas como a adotada por Wójcikowski et al. (1996) são desnecessárias.

Em 2003, Smedt e Gielen apresentaram um trabalho empregando AG e hiper-superfícies de Pareto, com o objetivo de explorar os limites de um espaço de busca por soluções no projeto de circuitos analógicos e de rádio-frequência (RF). Smedt e Gielen

criaram uma metodologia de exploração do espaço de busca em que as dimensões desse espaço correspondem a objetivos requeridos para o circuito em estudo, representadas num vetor, em que cada elemento deste é também um vetor de variáveis a determinar para atingir os objetivos. Através de AG, com uma população de indivíduos denominados Pareto-dominantes, é realizada uma otimização para encontrar indivíduos Pareto-ótimos, que correspondem a soluções ótimas para o vetor de objetivos. Com o conjunto de soluções Pareto-ótimas encontradas pelo AG, os autores utilizam a técnica de regressão multivariada para construir uma hiper-superfície (limite do espaço de busca). Essa metodologia fora aplicada na construção de uma ferramenta de exploração do espaço de busca de soluções para o projeto de circuitos integrados analógicos, denominada pelos autores como *WATSON*. A Figura 4 ilustra uma hiper-superfície de três dimensões (cada dimensão significa um objetivo), de um circuito de amplificador operacional de transcondutância Miller, criada pela ferramenta *WATSON*. Nessa Figura, *power [mW]* é a potência dissipada pelo amplificador operacional em miliwatts, *GBW [MHz]* é o produto do ganho de tensão pela largura de banda em megahertz e *noise [nV/sqrt(Hz)]* é o nível de ruído elétrico em nanovolts pela raiz quadrada de hertz.

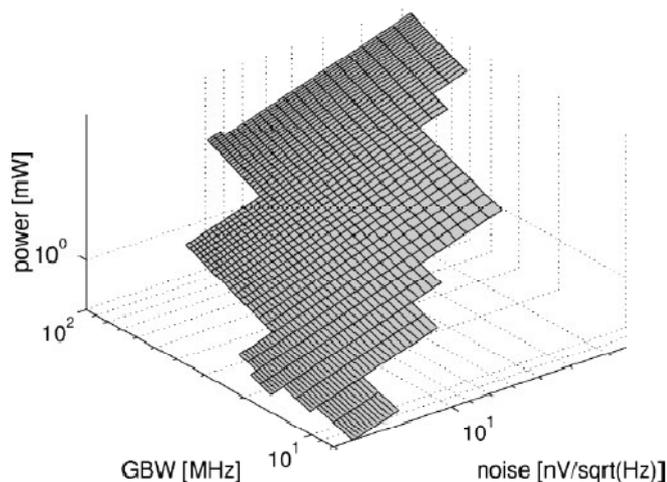


Figura 4 – Hiper-superfície de Pareto criada pela ferramenta *WATSON*.
Fonte: Adaptado de Smedt e Gielen, 2004, p. 220.

Na ferramenta *WATSON*, um *software* de simulação de circuitos, semelhante ao SPICE, é empregado na avaliação da população de Pareto-dominantes do AG. Os autores observam nesse artigo (SMEDT; GIELEN, 2004) que 90% do tempo de processamento da CPU foi gasto com o *software* de simulação de circuitos. Dentre os experimentos realizados com circuitos analógicos em (SMEDT; GIELEN, 2004), o menor tempo de processamento da CPU registrado pelos autores foi para o circuito do OTA Miller, levando 5 horas e 27 minutos.

Em comparação com a abordagem de Smedt e Gielen (2004), este trabalho não tem como meta explorar um espaço de busca, tendo como dimensões, diferentes valores para os objetivos (por exemplo, diferentes valores de potência dissipada, produto do ganho de tensão pela largura de banda e ruído como ilustrado na Figura 4. Neste trabalho, realiza-se uma otimização com múltiplos objetivos, sendo esses objetivos, as figuras de mérito f_T , A_{VO} e B do OTA, considerados fixos e pré-determinados pelo projetista e, multivariado, sendo as variáveis, o comprimento e a largura de canal dos transistores, modificadas simultaneamente, durante o processo de otimização do AG. Ainda, durante o processo de busca, as tendências de variação das dimensões de comprimento e largura de canal dos transistores são mapeadas, com o objetivo principal de documentar de forma clara o comportamento do OTA em função das dimensões dos transistores, sendo que atualmente essa informação é obscura, tornando o projeto de circuitos integrados analógicos totalmente dependente da experiência do projetista.

Outra diferença do trabalho aqui desenvolvido é a avaliação do AG: No caso de Smedt e Gielen (2004) o *software* SPICE é empregado. Apesar de equações de 1ª. ordem gerarem resultados menos precisos do que aqueles gerados com o uso do *software* SPICE na avaliação do AG (SMEDT; GIELEN, 2004), neste trabalho pretendemos buscar soluções com essa aproximação, pois essas atendem de forma satisfatória aos objetivos aqui requeridos.

2.2. Variantes de AG: Programação genética (PG)

Em 1997, Koza et al. (1997a) propuseram a utilização de uma variante de AG na síntese de circuitos eletrônicos. A técnica aplicada do trabalho de Koza et al. (1997a) é denominada programação genética (PG). Na programação genética, o objetivo é evoluir uma população em que os indivíduos são programas de computador.

No artigo apresentado por Koza et. al. (1997a), cada programa de computador (indivíduo) é estruturado em árvore (grafos não-cíclicos orientados) e são denominados programas em árvore de construção do circuito. Para realizar a evolução do circuito, parte-se de um circuito simples denominado circuito embrionário. Este circuito contém entradas, saídas e alguns componentes fixos que normalmente são resistores de carga e fontes de alimentação. São adicionadas ainda a esse circuito embrionário, algumas ligações elétricas susceptíveis de modificações futuras. A Figura 5 mostra um exemplo de circuito embrionário, onde a ligação identificada por ZO é susceptível a futuras alterações. *RSOURCE* é a resistência

interna da fonte de alimentação de tensão V_{SOURCE} , R_{LOAD} é a resistência de carga conectada à saída, Z_{OUT} e Z_{GND} são as conexões com a carga de saída e à referência 0 V do circuito; V_{OUT} é a tensão medida no nó de saída. Esses dados são conhecidos e fixos.

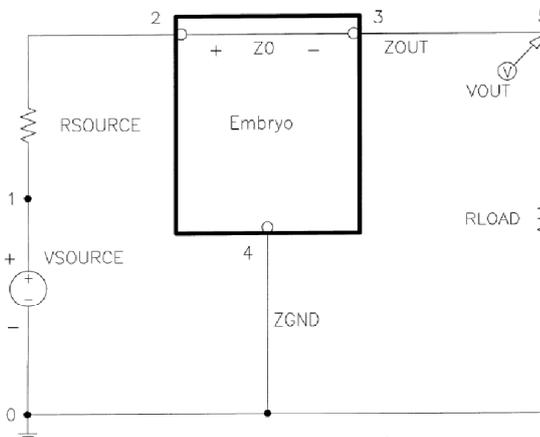


Figura 5 – Exemplo de circuito embrionário com uma entrada e uma saída.
Fonte: Adaptado de Koza et al. 2000, p. 464.

Cada um dos programas obtidos pelo processo evolutivo será aplicado na modificação do circuito embrionário. Para realizar as modificações no circuito embrionário os programas são compostos de algumas funções criadas para esse propósito. Essas funções propostas pelos autores são divididas em quatro categorias: 1) Função de alteração da topologia do circuito, denominada função de modificação de conexões ou CMFs; 2) Função de construção de circuito ou CCFs, que insere componentes; 3) Função APS (Função para cálculos aritméticos ou sub-árvores de execução aritmética), para a determinação dos valores dos componentes adicionados e, por último; 4) as ADFs (*automatically defined functions*) (KOZA et al., 2000) que são fragmentos de programas parametrizáveis com potencial reutilização.

Cada árvore da população contém CCFs e CMFs. CCFs que inserem componentes e atribuem valores a esses. Cada CCF tem um cabeçalho de escrita que aponta para um componente em destaque e modifica esse componente do circuito em desenvolvimento. O APS (que determina os valores dos componentes) é composto de instruções aritméticas de soma e subtração, além de constantes randômicas que assumem valores entre -1000 e +1000.

A CCF de criação de um resistor R_{pg} possui dois argumentos e faz com que um componente ou ligação elétrica existente no circuito transforme-se num resistor. O valor do resistor em quilo-ohms é determinado por uma função APS e o resultado obtido por essa é um

dos dois argumentos da CCF de criação de um resistor R_{pg} . O outro argumento é a sub-árvore de continuação de construção do circuito.

Outra CCF é a de criação de capacitores denominada C_{pg} . Analogamente à CCF de criação de um resistor R_{pg} , a CCF de criação de um capacitor C_{pg} possui dois argumentos, sendo o primeiro deles um valor em microfarads determinado por uma APS e o outro argumento é a sub-árvore de continuação de construção do circuito. Há outras CCFs para criação de outros componentes com princípios semelhantes.

As CMFs, quando associadas a um dado componente em destaque, modificam sua topologia. A CMF de um argumento denominada *FLIP* realiza uma inversão de polaridade, fazendo com que o nó conectado ao extremo positivo passe ao extremo negativo e vice-versa. Outro exemplo de CMF é a função de três argumentos *SERIES* que cria uma composição composta do componente em destaque, uma cópia deste, uma nova ligação modificável e dois novos nós. A Figura 6 mostra um exemplo desse tipo de programa em árvore de construção de circuito.

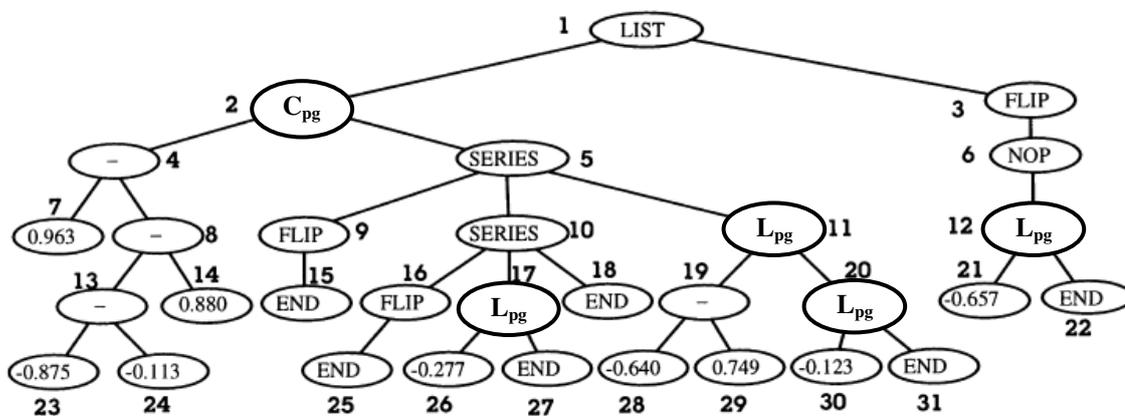


Figura 6 – Exemplo de programa em árvore de construção de circuitos.

Fonte: Adaptado de Koza et al. 2000, p. 467.

A cada iteração (geração) na evolução dos programas em árvore de construção do circuito, ocorre um processo de avaliação de cada um dos indivíduos de forma a selecionar os mais aptos. Cada programa em árvore de construção do circuito é aplicado ao circuito embrionário. O circuito resultante desenvolvido é traduzido para um *netlist*. *Netlist* é uma lista que contém a identificação e valores de cada componente e os nós de interligação identificados entre esses componentes. A *netlist* é aplicada a um *software* SPICE, que simula o comportamento do circuito. Através da análise do SPICE, serão extraídas informações para

a realização da avaliação de cada solução (programa em árvore) encontrada. Conforme Koza et al. (2000), neste trabalho é utilizado o *software* SPICE com capacidade de processar um *netlist* de 217.000 linhas, disponível comercialmente.

O circuito eletrônico a ser sintetizado depende da aplicação, podendo ser um amplificador, um filtro ou outro qualquer. Cada circuito tem objetivos diferenciados a serem alcançados e, desta maneira, os dados necessários para a avaliação em cada caso varia de acordo com o circuito e com os objetivos desejados para esse circuito.

No caso do artigo (KOZA et al., 1997a), oito circuitos diferentes são empregados para a análise dos resultados e para cada qual os autores descrevem os dados analisados de acordo com os objetivos de cada circuito. Um dos exemplos citados no artigo é um filtro passa-baixa. No exemplo dado, deseja-se uma banda de passagem abaixo de 1 kHz e o corte acima de 2 kHz. O circuito é alimentado por uma fonte de tensão em corrente alternada (AC) de 2 V de amplitude. Na banda de passagem, tensões de saída de exatos 1 V e, na banda de corte, tensões de saída de 0 V são consideradas ideais. São consideradas aceitáveis para o teste variações das quais os autores estabeleceram da seguinte maneira: tensões entre 970 mV e 1 V para a banda passante e tensões entre 0 V e 1 mV, para a banda de corte. Quaisquer resultados obtidos, que estejam fora dessas faixas de tensão para cada banda, são considerados inaceitáveis.

Levando em consideração os objetivos mencionados, é necessário realizar uma análise de tensões no domínio das frequências. O simulador SPICE realiza uma análise em pequenos sinais, apresentando um resultado em um gráfico de tensão versus frequência, para até cinco décadas de 1 Hz a 100 kHz. Cada década é dividida em 20 partes numa escala logarítmica, assim sendo há 101 pontos de avaliação para esse problema. Para avaliar o circuito eletrônico obtido (solução), é realizada uma soma ponderada dos desvios dos valores reais encontrado pelo SPICE e os valores desejados para cada ponto. Quanto menor o valor resultante dessa equação, mais apto é o circuito encontrado, conforme equação (5), abaixo:

$$F(t) = \sum_{a=0}^{100} [W(d(f_a), f_a)d(f_a)] , \quad (5)$$

onde $F(t)$ é o valor da avaliação total do circuito eletrônico criado por PG, f_a é a frequência para cada avaliação a , $d(f_a)$ é o valor absoluto da diferença entre o valor desejado e o valor observado para cada frequência e $W(d(f_a), f_a)$ é o peso para a diferença de valores $d(f_a)$ numa frequência f_a . O peso é responsável por penalizar em maior ou menor grau os valores encontrados para cada frequência. No intervalo entre 1 Hz e 1 kHz, se a tensão obtida pela simulação estiver entre 970 mV e 1 V, é atribuído um peso de 1. Se a tensão obtida for menor que 970 mV, é atribuído um peso de 10, penalizando esses tipos de solução em maior grau. De maneira análoga, essa análise é aplicada para a banda de corte.

O resultado obtido com essa técnica foi a obtenção de circuitos eletrônicos com resultados satisfatórios para os oito exemplos aplicados no trabalho, com 67 gerações de AG em média. Para realizar esses testes, foi utilizada uma máquina com 64 processadores de 80 MHz, levando aproximadamente dois dias para chegar às soluções dos oito problemas (KOZA et al., 2000). De acordo com os autores, melhorias podem ser alcançadas através do uso do *software* SPICE e a utilização de processadores mais poderosos poderiam levar a uma redução no tempo de processamento. Para os exemplos citados, foram considerados poucos parâmetros, sendo que para atingir o nível de desenvolvimento de circuitos como o amplificador operacional comercial $\mu 741$ (SEDRA; SMITH, 2000, p. 742) seria necessário considerar mais parâmetros além daqueles empregados nos testes realizados, tais como razão de rejeição em modo comum, *slew rate* entre outros (KOZA et al., 2000).

2.3. Comparação entre AG e PG

PG é uma variante de AG utilizada em muitos estudos de desenvolvimento automático de circuitos eletrônicos (KOZA et. al., 1997a), (KOZA et. al., 1997b), (KOZA et. al., 2000), dessa maneira é importante destacar suas vantagens e desvantagens.

O uso de PG tem a vantagem de encontrar a topologia e estrutura, porém os problemas no uso de PG são a grande quantidade de memória requerida e a quantidade de processamento, quando comparada ao uso do AG com cromossomas de comprimento variável (ANDO; IBA, 2000).

Ando e Iba (2000) apresentam a aplicação de AG na síntese de um filtro passa-faixa assimétrico, de difícil solução. Como forma de comparação com outros métodos, um gráfico é apresentado, mostrando outras técnicas automáticas de desenvolvimento, bem como a resposta obtida por meio de projeto tradicional desenvolvido por humanos. Esse gráfico de resposta em frequência é ilustrado na Figura 7, onde a linha identificada como *ideal* mostra a resposta para o filtro ideal, a linha identificada como *nielsen* mostra o filtro projetado por humanos, *PG* indica a resposta obtida por um filtro gerado por PG e *obtido*, o filtro obtido pelo método apresentado no artigo (ANDO; IBA, 2000), *Ganho* é o ganho de tensão do filtro em decibéis (dB) e *Frequência* é a frequência do sinal aplicado à entrada do filtro em hertz (Hz). Utilizando a mesma equação para a avaliação apresentada em (KOZA et al., 1997a), Ando e Iba (2000) mostram que o valor de avaliação obtido para o filtro proposto, desenvolvido por meio de PG, foi de 2037,47, enquanto que usando o método por eles apresentado, esse valor foi de 2024,00, mostrando que o algoritmo proposto chega a resultados muito próximos daqueles obtidos por meio de PG para filtros passa-faixa.

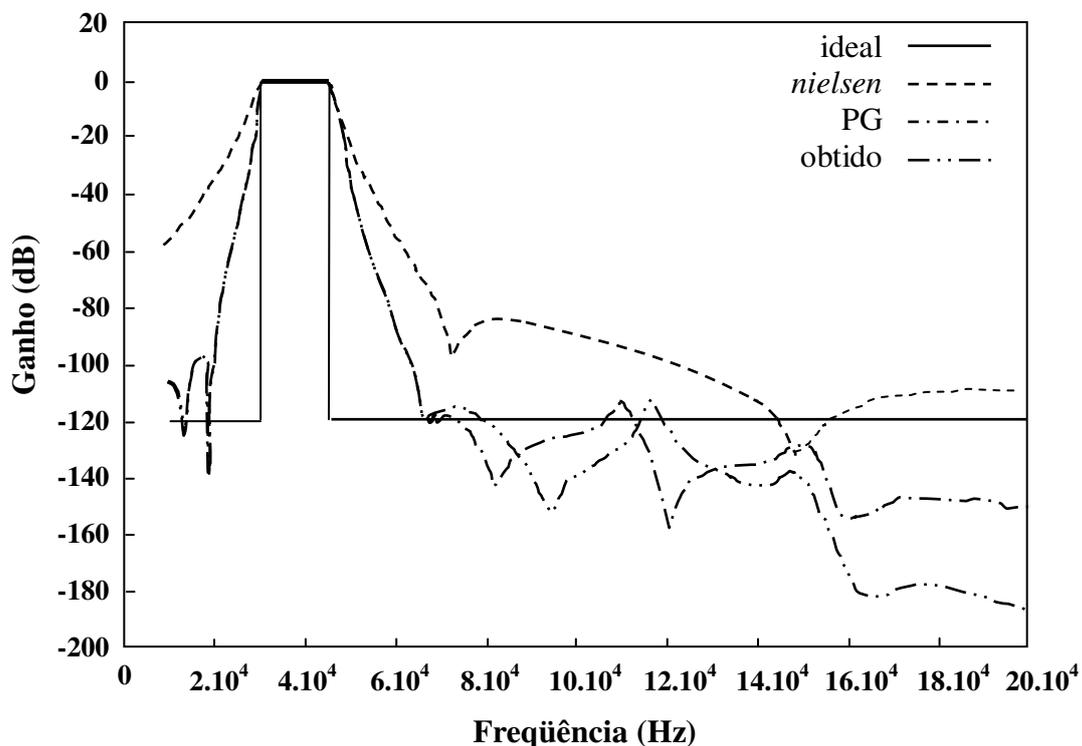


Figura 7 – Respostas obtidas para o filtro passa-faixa assimétrico.

Fonte: Adaptado de Ando e Iba, 2000, p. 997.

A proposta de Ando e Iba (2000) é bastante abrangente no que se refere aos diversos problemas encontrados no desenvolvimento de circuitos analógicos. A utilização de recursos

como a evolução do circuito em dois estágios contribui para uma evolução mais próxima do ótimo, como pode ser observado pelos gráficos apresentados na Figura 7, com um ganho adicional que é a redução dos recursos computacionais necessários para o processamento do algoritmo de busca. O uso de AG com resultados próximos dos obtidos com outras técnicas eficientes como PG, mostram também uma vantagem sobre esse último, uma vez que a quantidade de memória requerida em AG é menor do que em algoritmos desenvolvidos em PG. Uma desvantagem observada na proposta apresentada por Ando e Iba (2000) está em que os autores aplicam seu método exclusivamente a filtros, o que limita uma análise mais detalhada sobre a aplicabilidade e resultados dessa metodologia em outros tipos de circuitos.

Pode-se observar nos trabalhos revisados, que o emprego de AG em Eletrônica Evolucionária tem grande aplicabilidade, tendo sido pouco explorado ainda. Há muitos avanços a serem realizados na área. Apesar do emprego de PG ter apresentado bastante sucesso como apresentado por Koza et. al. (1997a, 1997b, 2000), o emprego de AG apresenta algumas vantagens sobre esse, especialmente quanto à necessidade de recursos computacionais para seu processamento, com resultados comparáveis àqueles obtidos com PG.

No estudo aqui apresentado, não se utiliza PG, uma vez que o circuito estudado possui topologia fixa, exigindo apenas a determinação das dimensões dos transistores. PG possui uma estrutura vantajosa para estudos que envolvam topologia e valores a serem dimensionados, porém exige grande processamento e quantidade memória. O estudo apresentado aqui utiliza AG, pois esse atende às necessidades do problema proposto, com quantidade de memória e processamento reduzidos para a solução do problema comparativamente à utilização de PG.

Como mencionado anteriormente, no caso desta dissertação, o circuito a ser investigado será um amplificador operacional de transcondutância (OTA) e a técnica computacional empregada será AG. Nos próximos capítulos, serão apresentados o circuito do amplificador operacional utilizado neste estudo com seus detalhes e seu funcionamento e, em seguida, os detalhes do AG proposto, tais como, a metodologia e estrutura de dados desenvolvidas.

3. AMPLIFICADOR OPERACIONAL DE TRANSCONDUTÂNCIA (OTA)

Amplificadores operacionais são os mais versáteis e largamente utilizados circuitos da eletrônica analógica, consistindo em amplificadores diferenciais acoplados e apresentando alto ganho de tensão. Esses circuitos são empregados em diversos blocos básicos da eletrônica tais como, conversores digitais-analógicos, comparadores, entre outros (ZEBULUM; PACHECO; VELLASCO, 2002). Nas seções a seguir, serão apresentadas a arquitetura e o funcionamento do amplificador operacional aqui investigado, descrevendo as características relevantes a este trabalho.

3.1. Introdução do OTA

Como estudo de caso, utiliza-se neste trabalho o circuito de um amplificador operacional de transcondutância (ou OTA, *Operational Transconductance Amplifier*) de um único estágio e única saída, construído com MOSFETs (*Metal-Oxide-Semiconductor Field Effect Transistor*) de tecnologia SOI (*Silicon-On-Insulator*), cuja arquitetura é apresentada na Figura 8 (SILVEIRA et al., 1996).

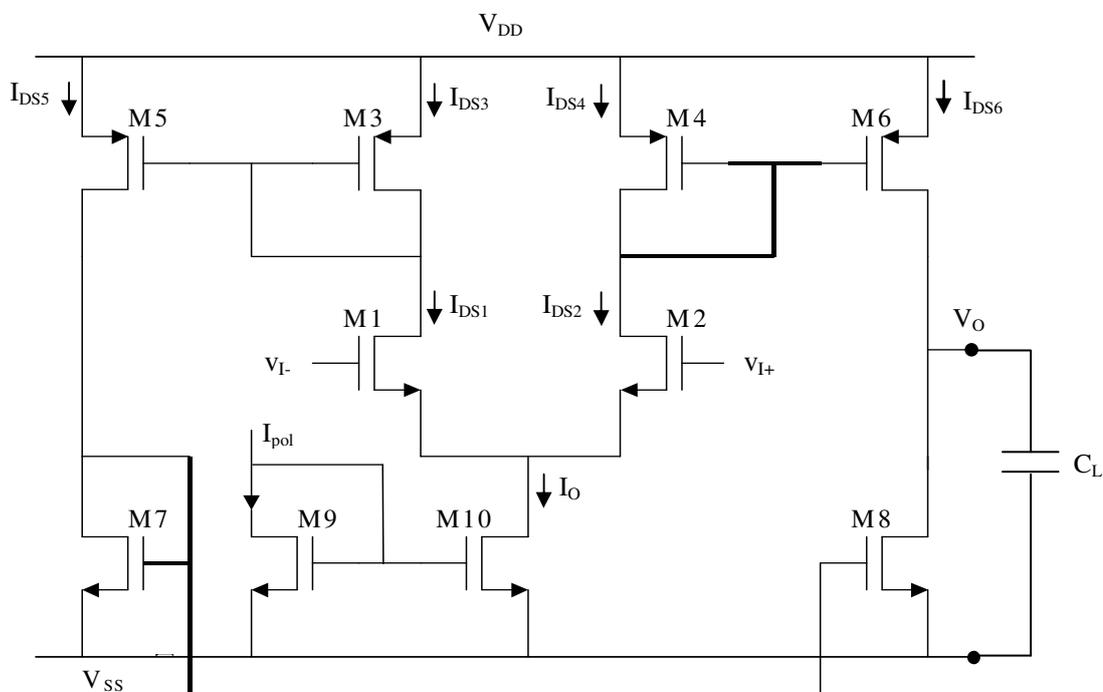


Figura 8 – Arquitetura do OTA de um único estágio e única saída.

Fonte: Adaptado de Gimenez, 2004, p. 13.

Na Figura 8, M1, M2, M7, M8, M9 e M10 são SOI nMOSFETs, M3 a M6 são SOI pMOSFETs e C_L é o valor da carga capacitiva ligada ao nó de saída. Os transistores M1 e M2 compõem o par diferencial e os pares M3 – M5, M4 – M6, M7 – M8 e M9 – M10 são espelhos de corrente. M9 e M10 formam um espelho de corrente responsável pela polarização em corrente do par diferencial. V_{DD} é a tensão de alimentação do OTA, v_{I+} e v_{I-} são as entradas diferenciais, I_{pol} é a corrente de polarização, I_O é a corrente de saída do espelho de corrente formado por M9 e M10, I_{DS1} e I_{DS2} são correntes entre dreno e fonte do par diferencial. I_{DS5} e I_{DS6} são correntes entre dreno e fonte dos transistores M5 e M6 respectivamente. Aplicando-se um sinal de tensão diferencial nas entradas diferenciais, as correntes de dreno de M1 e M2 são espelhadas para o nó de saída (entre M6 e M8), produzindo sinal amplificado de saída (EGGERMONT et al., 1996) (GIMENEZ, 2004).

Algumas aplicações destes tipos de dispositivos eletrônicos são amplificadores controlados por tensão, controle de volume estereofônico, osciladores controlados por tensão (VCO) entre outras (NATIONAL, 2004).

Nas seções seguintes deste capítulo serão detalhados a tecnologia dos transistores que compõem o OTA, algumas figuras de mérito básicas para a compreensão das equações características desse circuito, o funcionamento do mesmo e, por fim, as equações das características elétricas correspondentes, aqui investigadas.

3.2. Tecnologia de transistores SOI MOSFET

Circuitos analógicos como os amplificadores operacionais utilizando transistores MOSFET, quando adequadamente dimensionados, podem oferecer boa relação entre velocidade e consumo de potência (SILVEIRA et al., 1996).

O objetivo desse estudo será a determinação das dimensões de largura (W) e comprimento (L) de canal desses transistores que compõem o OTA, atendendo a requisitos elétricos de desempenho do amplificador pré-estabelecidos pelo projetista. A Figura 9 ilustra o desenho em corte de um transistor MOSFET convencional, canal n, onde podem ser observadas as dimensões W e L .

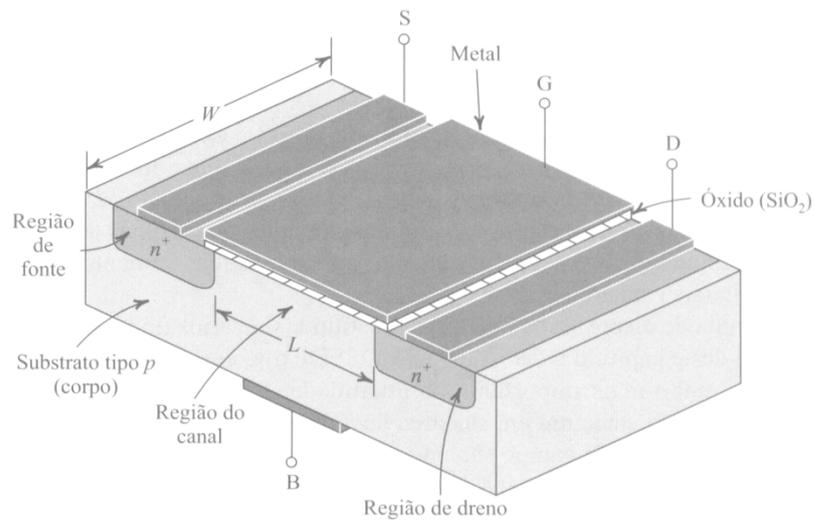


Figura 9 – Desenho esquemático de um transistor nMOSFET.
Fonte: adaptado de Sedra e Smith, 2000, p. 330.

Neste estudo, os transistores MOSFET utilizados estão baseados na tecnologia SOI em que os transistores são construídos numa fina camada de silício, sobre um isolante, geralmente SiO_2 , chamado óxido enterrado (*buried oxide*) (COLINGE; COLINGE, 2003). A camada de óxido empregada na tecnologia SOI tem, entre os benefícios, a minimização de efeitos parasitários comuns nos dispositivos MOS convencionais, como a corrente de fuga para o substrato (EGGERMONT et al., 1996). Outras vantagens da tecnologia SOI sobre outras tecnologias de transistores MOS podem ser encontradas em Marshall e Natarajan (2002). A Figura 10 ilustra a seção transversal de um SOI MOSFET.

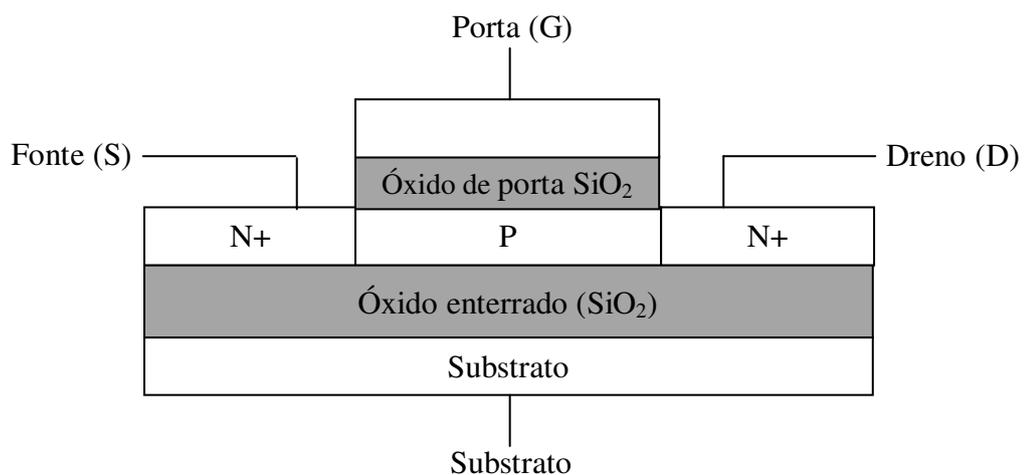


Figura 10 – Vista em corte de um transistor SOI nMOSFET.
Fonte: Adaptado de Chang e Sze, 2000, p. 233.

A definição da tecnologia dos transistores utilizados no OTA tem importância, especialmente, devido aos modelos a serem usados nas simulações e ao equacionamento do circuito.

3.3. Transcondutância

A transcondutância (g_m) é a razão da variação da corrente entre dreno e fonte pela variação de tensão entre porta e fonte, considerando-se que a tensão entre dreno e fonte seja constante, conforme a equação (6):

$$g_m = \left. \frac{dI_{DS}}{dV_{GS}} \right|_{V_{DS}=\text{constante}}, \quad (6)$$

onde g_m é a transcondutância, I_{DS} é a corrente entre dreno e fonte, V_{GS} é a tensão entre porta e fonte e V_{DS} é a tensão entre dreno e fonte do MOSFET.

Quanto maior é a variação de I_{DS} , para uma dada variação de V_{GS} , melhor é considerado um transistor.

3.4. Razão da transcondutância pela corrente entre dreno e fonte

A razão da transcondutância pela corrente entre dreno e fonte (g_m/I_{DS}) é a medida de eficiência de conversão de corrente em transcondutância. Quanto maior for essa medida, maior será a transcondutância para um determinado valor de corrente entre dreno e fonte (SILVEIRA, 1996).

A figura de mérito g_m/I_{DS} é necessária para a determinação do ganho de tensão de malha aberta (A_{v0}), um dos objetivos definidos pelo projetista para a otimização pelo AG proposto nesta dissertação. O ganho de tensão de malha aberta e sua equação serão detalhados na seção 3.7.

3.5. Tensão Early

O efeito Early foi explicado por J. Early em 1952 e, no caso dos transistores MOS, ocorre devido à modulação do comprimento efetivo do canal, sendo caracterizada por um parâmetro denominado tensão Early. A modulação do canal nos transistores MOS implica na inclinação α da variação linear da corrente entre dreno e fonte, na região de saturação da curva $I_{DS} \times V_{DS}$ para um determinado valor de V_{GS} , como ilustrado na Figura 11.

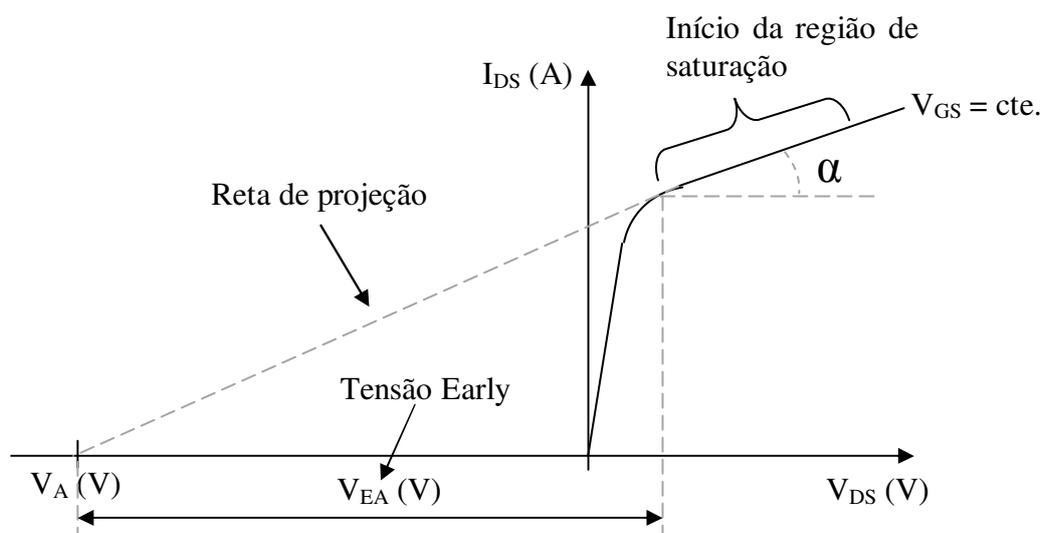


Figura 11 – Esboço da curva $V_{DS} \times I_{DS}$ para um determinado valor de V_{GS} , destacando o efeito de modulação do comprimento efetivo de canal para a extração da tensão Early.

A tensão Early (V_{EA}) depende da tecnologia do transistor e, essencialmente, do comprimento efetivo de canal L do transistor. Em primeira aproximação, a tensão Early é diretamente proporcional ao comprimento de canal (L) (SILVEIRA, 1996), de acordo com a equação (7).

$$V_{EA} = L \cdot K_L, \quad (7)$$

onde V_{EA} é a tensão Early, L é o comprimento efetivo de canal (L) para um dado transistor e K_L é a constante de proporcionalidade, que é considerada igual a $-7 \text{ V}/\mu\text{m}$, e que foi definida para a tecnologia CMOS da Universidade Católica de Lovain (UCL) que está sendo considerada neste trabalho (SILVEIRA, 1996). No caso de Silveira (1996), K_L foi considerada válida para a faixa de valores de L entre de 3 a 12 μm . Neste trabalho, será considerado K_L

válido, para a faixa entre 1 a 20 μm , com o objetivo de ampliar o espaço de busca e das possíveis soluções.

3.6. Funcionamento do OTA de um único estágio e única saída

O primeiro item a ser considerado no circuito ilustrado na Figura 8 é a configuração composta pelos transistores M9 e M10. Esses dois transistores formam um espelho de corrente. Esse circuito é responsável pela polarização em corrente do par diferencial do OTA.

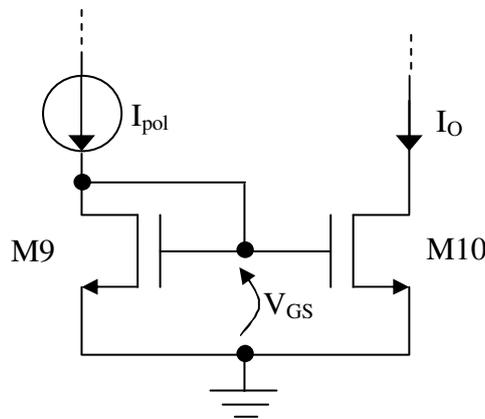


Figura 12 – Espelho de corrente de polarização do par diferencial.

Na Figura 12, I_{pol} é a corrente de referência para a polarização do par diferencial. Como o dreno e a porta do transistor M9 estão interligados, pode-se afirmar que M9 está na região de saturação ($V_{DS} \geq V_{GS} - V_{TH}$). Como a tensão entre porta e fonte (V_{GS}) dos transistores M9 e M10 é a mesma e desprezando o efeito de modulação de canal, a relação entre a corrente I_O e I_{pol} pode ser expressa em função das dimensões dos transistores, conforme Equação (8):

$$\frac{I_O}{I_{pol}} = \frac{(W_{10}/L_{10})}{(W_9/L_9)} = B', \quad (8)$$

onde W_9 / L_9 e W_{10} / L_{10} correspondem às relações entre as dimensões de largura e comprimento de canal, respectivamente para os transistores M9 e M10, conforme circuito ilustrado na Figura 12 e B' é o valor do ganho do espelho de corrente formado pelos transistores M9 e M10.

Aqui, as dimensões W e L dos transistores M9 e M10 serão consideradas iguais. Assim, através da equação (8), podemos afirmar que

$$I_O = I_{pol}. \quad (9)$$

Os transistores M1 e M2 (Figura 8) formam o par diferencial de entrada e, por serem casados, apresentam as mesmas dimensões W e L . Através de suas portas, conectadas aos terminais aqui denominados v_{I+} e v_{I-} , é aplicado o sinal de entrada. Aplicando uma mesma tensão DC a v_{I+} e v_{I-} , considerando as dimensões de M1 e M2 iguais e as dimensões de M3 e M4 também iguais, as correntes entre dreno e fonte de M1 e M2 (I_{DS1} e I_{DS2} , respectivamente) serão iguais e de valor correspondente à metade de I_O , ou seja:

$$I_{DS1} = I_{DS2} = \frac{I_O}{2}. \quad (10)$$

Como M3 e M4 estão em série com M1 e M2, respectivamente, pode-se afirmar que $I_{DS1} = I_{DS3}$ e $I_{DS2} = I_{DS4}$.

Os pares de transistores M4-M6, M3-M5 e M7-M8 são espelhos de corrente que espelham a corrente entre dreno e fonte do par diferencial para o estágio de saída. Analogamente ao funcionamento do espelho de corrente M9-M10, os pares M4-M6 e M3-M5 espelham respectivamente as correntes I_{DS3} e I_{DS4} para os transistores M5 (I_{DS5}) e M6 (I_{DS6}). Pela mesma análise realizada para o espelho de corrente M9-M10, podemos afirmar para M4-M6 que

$$\frac{I_{DS6}}{I_{DS4}} = \frac{(W_6/L_6)}{(W_4/L_4)}. \quad (11)$$

É considerado neste trabalho, amplificador operacional como sendo simétrico, em que M4 tem mesmas dimensões de M3. O mesmo ocorre entre M5 e M6. Portanto, podemos afirmar que:

$$B = \frac{(W_5/L_5)}{(W_3/L_3)} = \frac{(W_6/L_6)}{(W_4/L_4)}. \quad (12)$$

A razão B , expressa pela equação (12), também é denominada fator de ganho do espelho de corrente.

No caso do circuito formado pelos transistores M7-M8, a corrente I_{DS5} , que é igual a I_{DS7} , é espelhada para o nó de saída (V_O), através do transistor M8. Essa corrente soma-se à corrente I_{DS6} no nó V_O .

3.7. Ganho de tensão de malha aberta

O ganho de tensão de malha aberta (A_{V0}) para o OTA ilustrado na Figura 8 é definido como sendo a razão entre a tensão de saída (v_o) e a tensão diferencial de entrada (v_i), levando em consideração as componentes contínua e alternada. O valor de A_{V0} do OTA, para pequenos sinais pode ser calculado através da equação (13) (SILVEIRA, 1996):

$$A_{V0} = \frac{v_o}{v_i} = \left(\frac{W_6/L_6}{W_4/L_4} \right) \left(\frac{g_m}{I_{DS}} \right)_{1,2} \left(\frac{V_{EA6} \cdot V_{EA8}}{V_{EA6} + V_{EA8}} \right), \quad (13)$$

onde W_6, L_6 e W_4, L_4 são respectivamente as larguras e comprimentos de canal dos transistores M4 e M6; g_m/I_{DS} é o valor da razão entre transcondutância pela corrente entre dreno e fonte do par diferencial M1-M2; V_{EA6} e V_{EA8} são as tensões Early dos transistores M6 e M8, respectivamente.

Pela equação (13), conclui-se que o ganho de tensão de malha aberta do OTA para pequenos sinais depende do fator de ganho do espelho de corrente formado pelos transistores M3-M5 e M4-M6 (vide seção 3.6), da transcondutância sobre a corrente entre dreno e fonte (g_m/I_{DS}) dos transistores do par diferencial de entrada, e do produto pela soma das tensões Early dos transistores M6 e M8.

3.8. Freqüência de ganho unitário

A freqüência de ganho unitário (f_T), também denominada freqüência de transição, é a freqüência do sinal em que o ganho de tensão de malha aberta de um circuito ou dispositivo se torna unitário. A freqüência f_0 é a freqüência de corte, onde o ganho de tensão reduz-se em 3 dB do ganho de tensão de malha aberta. A Figura 13 ilustra a curva do ganho de tensão em função da freqüência do sinal aplicado às entradas diferenciais do OTA, onde A_{V0} é o ganho de tensão de malha aberta.

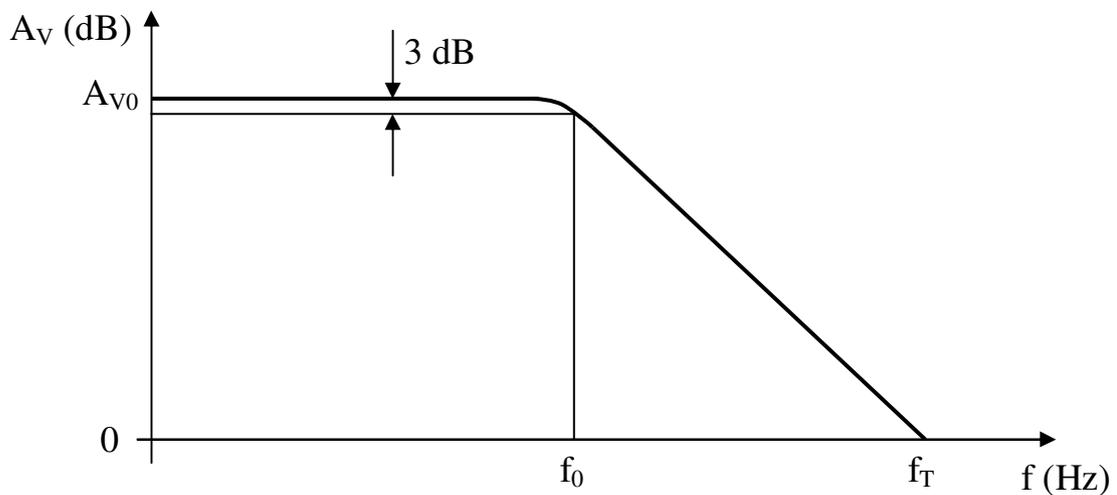


Figura 13 – Esboço da curva do ganho de tensão de malha aberta em função da freqüência para um OTA.

O valor da freqüência de ganho unitário pode ser calculado em função de f_0 , conforme equação abaixo:

$$f_T = A_{V0} \cdot f_0 = \left(\frac{W_6/L_6}{W_4/L_4} \right) \left(\frac{g_m}{I_{DS}} \right)_{1,2} \left(\frac{I_{DS}}{2 \cdot \pi \cdot C_L} \right), \quad (14)$$

onde W_6, L_6 e W_4, L_4 são respectivamente as larguras e comprimentos de canal dos transistores M4 e M6; g_m/I_{DS} é o valor da razão entre transcondutância pela corrente entre dreno e fonte do par diferencial M1-M2, I_{DS} é a corrente entre dreno e fonte do par diferencial M1-M2 e C_L é a capacitância da carga conectada ao nó de saída V_O .

3.9. Metodologia g_m/I_{DS} x $I_{DS}/(W/L)$

O valor g_m/I_{DS} será utilizado no cálculo de uma das figuras de mérito do OTA, relevantes a esse trabalho, ou seja, ganho de tensão de malha aberta. Para a determinação do valor de g_m/I_{DS} , é empregado neste trabalho a metodologia descrita por Silveira et al. (1996), denominada metodologia g_m/I_{DS} x $I_{DS}/(W/L)$. Nessa metodologia, a curva g_m/I_{DS} x $I_{DS}/(W/L)$, obtidas para uma dada tecnologia, é utilizada no projeto de circuitos integrados analógicos *low-power low-voltage* por ser uma curva universal e independente das dimensões dos dispositivos (SILVEIRA,1996). Como ilustrado na Figura 14, a curva de normalização g_m/I_{DS} x $I_{DS}/(W/L)$ é dividida em três regiões: inversão fraca, moderada e forte. Os transistores quando polarizados nessas diferentes regiões geram diferentes características elétricas dos OTAs. Para ilustrar, quando os transistores do par diferencial estão polarizados na inversão fraca, o OTA tem características de alto valor de ganho de tensão de malha aberta e baixo valor para a frequência de ganho unitário, quando polarizados na inversão moderada, o OTA tem características de ganho de tensão de malha aberta e frequência de ganho unitário médias e, finalmente, quando polarizado em inversão forte, o OTA apresenta características de alta resposta em frequência e baixo ganho de tensão de malha aberta.

Para a determinação de g_m/I_{DS} , utilizando a metodologia introduzida no parágrafo anterior, a tensão de alimentação (V_{DD}) e a potência total dissipada (P_{tot}) devem ser definidas *a priori*. Esses dados serão utilizados para calcular a corrente total (I_{tot}) e a corrente entre dreno e fonte dos transistores do par diferencial (I_{DS1} e I_{DS2}).

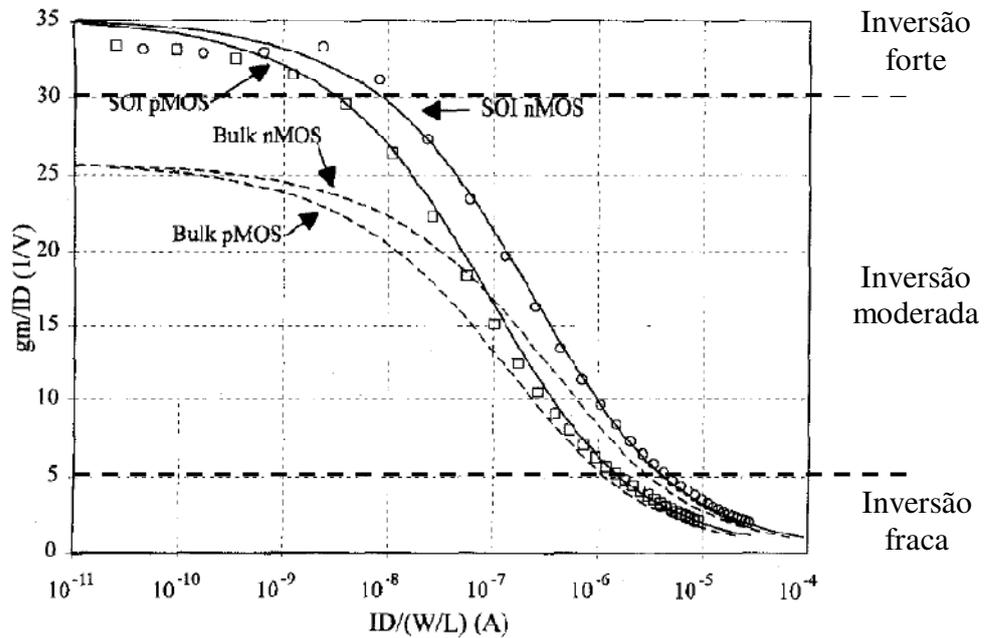


Figura 14 – Curva de normalização $g_m/I_{DS} \times I_{DS}/(W/L)$.
Fonte: Adaptado de Silveira et al., 1996.

Para encontrar o valor de I_{DS2} (corrente entre dreno e fonte para o transistor M2), calcula-se inicialmente o valor da corrente total (I_{tot}) consumida pelo circuito através da equação (15):

$$I_{tot} = \frac{P_{tot}}{V_{DD}}, \quad (15)$$

onde I_{tot} é a corrente total consumida pelo OTA, da fonte de alimentação, em ampères (A), V_{DD} é a tensão de alimentação em volts (V) e P_{tot} é a potência total dissipada pelo circuito em watts (W). Ambas a tensão de alimentação e potência total dissipada pelo circuito são definidas pelo projetista.

Foi considerada como premissa para o circuito, a simetria entre os pares de transistores M1-M2, M3-M4, M5-M6, M7-M8 e M9-M10, pois são pares casados. Supondo que a tensão aplicada às entradas diferenciais v_{I+} e v_{I-} seja exatamente igual, as correntes I_{DS1} (M1) e I_{DS2} (M2) terão o mesmo valor e cada qual a metade da intensidade de I_{pol} . O espelho de corrente formado entre os transistores M4-M6 e M3-M5 faz com que $I_{DS6} = I_{DS2}$ e $I_{DS5} = I_{DS1}$, ou seja,

$$I_{DS1} = I_{DS2} = I_{DS5} = I_{DS6} = \frac{I_{pol}}{2}. \quad (16)$$

Conhecidos I_{DS1} , I_{DS2} , I_{DS5} , I_{DS6} , pela lei dos nós, pode-se concluir que

$$I_{tot} = I_{DS1} + I_{DS2} + I_{DS5} + I_{DS6} + I_{pol}. \quad (17)$$

Pelas equações (16) e (17), obtém-se o valor de I_{tot} em função de I_{pol} , ou seja

$$I_{tot} = 4 \cdot \frac{I_{pol}}{2} + I_{pol} = 3 \cdot I_{pol}. \quad (18)$$

Para definir o valor de I_{DS1} e I_{DS2} em função de I_{tot} , encontra-se primeiro a equação de I_{pol} em função de I_{tot} pela equação (18), ou seja,

$$I_{pol} = \frac{I_{tot}}{3}. \quad (19)$$

Substituindo-se as equações (19) e (15) em (16), obtém-se

$$I_{DS1} = I_{DS2} = \frac{P_{tot}}{6 \cdot V_{DD}}. \quad (20)$$

Neste trabalho, pretende-se encontrar as dimensões W e L para todos os transistores, incluindo os transistores do par diferencial M1-M2. Para que g_m/I_{DS} seja determinado para um par (W_2, L_2) de uma solução possível, calcula-se o valor de I_{DS2} , pela equação (20). Com o valor de I_{DS2} determinado, calcula-se o valor de $I_{DS}/(W/L)$. Aplicando o valor encontrado para $I_{DS}/(W/L)$ no gráfico ilustrado na Figura 14, encontra-se o valor de g_m/I_{DS} correspondente. A Figura 15 ilustra, de forma esquemática, a determinação de g_m/I_{DS} acima descrita:

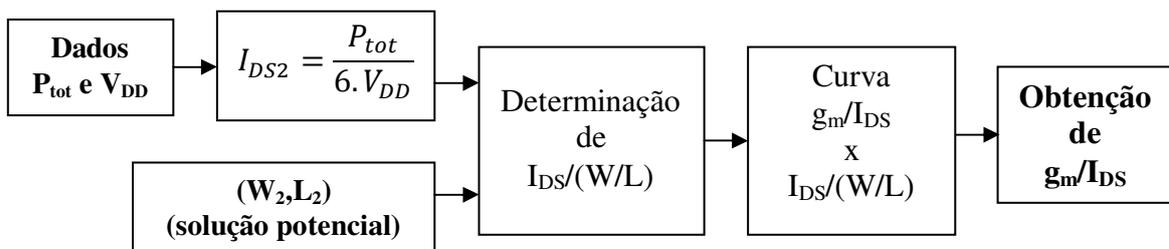


Figura 15 – Esquemático do procedimento de determinação de g_m/I_{DS} , destacando os dados de entrada e saída.

3.10. Considerações finais

Neste capítulo foi apresentada a arquitetura do OTA estudado nesta dissertação, seu funcionamento e suas equações básicas. No próximo capítulo, será apresentado o AG proposto, detalhando a metodologia e estrutura de dados utilizada.

4. ALGORITMOS GENÉTICOS (AG) E METODOLOGIA UTILIZADA

4.1. Algoritmos Genéticos (AG)

AG é uma técnica computacional que fora idealizada por John Holland em 1975, inspirado no princípio de evolução natural proposto pelo naturalista inglês Charles Darwin. Nessa técnica, um conjunto de soluções iniciais – também denominado população inicial – geradas aleatoriamente, são combinadas (pelo processo denominado *crossover*) – análogo ao da reprodução natural – e sofrem modificações aleatórias (pelo processo denominado *mutação*) de maneira iterativa e em frequências pré-fixadas por parâmetros, até tornarem-se soluções satisfatórias para o problema em questão, ou até atingirem um determinado número de ciclos, denominados gerações. Através de uma função denominada função de avaliação, o grau de proximidade de cada solução (ou indivíduo) gerada, em relação aos objetivos requeridos na otimização por AG, é quantificado (GOLDBERG, 1989). A Figura 16 ilustra um fluxograma básico de um AG.

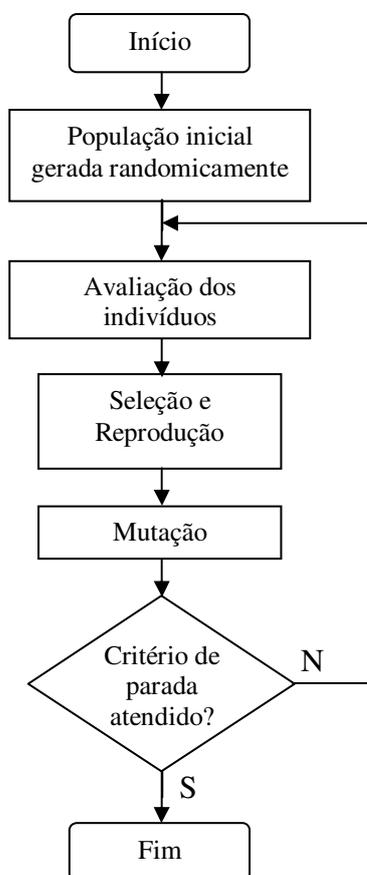


Figura 16 – Exemplo de fluxograma de um AG básico.

Os AGs são extensivamente empregados na busca de soluções de problemas complexos. Uma variedade de dissertações e artigos têm demonstrado a validade dessa técnica em otimização de funções (GOLDBERG, 1989).

O AG utiliza-se de conceitos análogos aos princípios da Biologia, tais como cromossoma, seus alelos e população. A população em AG é análoga a um conjunto de indivíduos da Biologia, num determinado período da evolução natural. Na população do AG, cada indivíduo da população é representado por um único cromossoma. Esse cromossoma sofrerá processos de recombinação e mutação, semelhante àqueles que ocorrem na evolução natural da Biologia, simulando o cruzamento entre indivíduos e processos de mutação natural. Dessa maneira, o AG é análogo ao processo de evolução natural, porém aplicado à busca de soluções de problemas tal como o aqui investigado.

O cromossoma do AG é uma estrutura de dados vetorial em que cada dimensão desse vetor representa um alelo do cromossoma. Essa estrutura de dados será apresentada na seção 4.2, detalhando cada qual dos alelos utilizados para o problema em questão. O cruzamento entre indivíduos será representado pelo processo de reprodução por *crossover*, que, analogamente ao processo biológico de recombinação de cromossomas, recombinará dois cromossomas escolhidos da população, trocando-se os valores dos alelos que compõem a estrutura de cada cromossoma do AG. O processo de escolha dos indivíduos para recombinação e o processo de recombinação são detalhados nas subseções 4.4.5 e 4.4.6, respectivamente. Da mesma maneira que a mutação natural ocorre devido a uma alteração aleatória num cromossoma, processo análogo ocorre em AG. A mutação na estrutura cromossômica do AG ocorre alterando-se randomicamente os dados dos alelos. O processo de mutação do AG proposto nesta dissertação será detalhado na subseção 4.4.7.

Na evolução natural, com o decorrer do tempo e após a ocorrência de cruzamentos entre indivíduos e mutações, surge uma nova população. Uma nova população em AG denomina-se nova geração. No caso da evolução natural, sucessivas gerações ocorrem indefinidamente. No caso do AG o número de gerações não pode ser indefinido e, desta forma, faz-se necessário interromper o processo de busca em algum momento e apresentar as melhores soluções. As melhores soluções são representadas pelos cromossomas da população que alcançaram os maiores valores de avaliação até então. Existem inúmeras maneiras de se interromper o processo de busca do AG, sendo que, neste estudo, o número de total de

indivíduos gerados será o critério de interrupção. O processo de interrupção do AG e a apresentação das soluções encontradas são detalhados posteriormente nas subseções 4.4.8 a 4.4.11.

A seguir serão apresentadas em detalhes a estrutura de dados, metodologia e execução do AG proposto neste estudo.

4.2. Representação dos cromossomas do AG proposto para o estudo do OTA

Para realizar a busca através de AG é necessário definir uma estrutura para os cromossomas que representam os indivíduos do AG. Nesse cromossoma estarão representados os valores de W e L . A estrutura do cromossoma empregado nesse trabalho é a ilustrada na Figura 17.

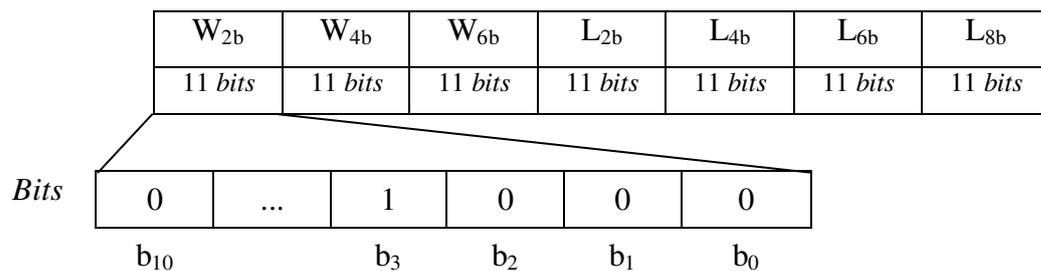


Figura 17 – Estrutura do cromossoma para o AG proposto no estudo do OTA.

Os alelos W_{xb} ($x \in \{2,4,6\}$) e L_{xb} ($x \in \{2,4,6,8\}$) contém os valores de largura e comprimento de canal, respectivamente dos transistores M2, M4, M6 e M8 ou M1, M3, M5 e M7, codificados em números binários de 11 *bits* (tamanho do alelo binário). A variável b_n ($n \in [0,10]$) são os *bits* que definem W_{xb} e L_{xb} . Foram considerados 11 bits para cada alelo, para obter-se precisão de 0,5 μm nos experimentos realizados com $W_{min} = 1 \mu\text{m}$ e $W_{max} = 1000 \mu\text{m}$.

No cromossoma ilustrado na Figura 17, não estão contidos os valores codificados de W e L dos transistores M9 e M10 e o valor de W dos transistores M7 e M8, pois as equações de avaliação das soluções obtidas pelo AG proposto não dependem das dimensões desses transistores. Conforme explicado nos capítulos 1 e 2 desta dissertação, serão investigadas,

equações de 1ª. ordem para as figuras de mérito B , A_{v0} e f_T do OTA, apresentadas nas seções 3.6, 3.7 e 3.8, respectivamente. Observa-se que essas equações não dependem de W ou L para os transistores M9 e M10 e, também, não dependem de W para os transistores M7 ou M8.

4.3. Decodificação do cromossoma

Os valores representados pelos alelos do cromossoma estão codificados em um número binário em proporções dos limites reais, definidos para as dimensões dos transistores. Para poder avaliar um indivíduo, é necessário decodificar cada uma das grandezas representadas pelos alelos do cromossoma, ou seja, transformar de um número binário de 11 *bits* para um número inteiro, neste caso.

Sendo dados os limites mínimo e máximo de W e L para todos os transistores, o valor em micrometros para essas dimensões podem ser decodificados pelas equações (21), (22), (23), respectivamente:

$$L_{x \text{ int}}, W_{x \text{ int}} = \sum_{n=0}^{10} 2^n \cdot [L_{xb}(b_n), W_{xb}(b_n)], \quad (21)$$

$$W_x = \frac{(W_{x \text{ int}} \cdot (W_{max} - W_{min}))}{2^{11} - 1} + W_{min}, \quad (22)$$

$$L_x = \frac{(L_{x \text{ int}} \cdot (L_{max} - L_{min}))}{2^{11} - 1} + L_{min}, \quad (23)$$

onde $L_{x \text{ int}}$ e $W_{x \text{ int}}$ são números inteiros decodificados dos 11 *bits* dos alelos do cromossoma W_{xb} e L_{xb} , respectivamente; $L_{xb}(b_n)$ e $W_{xb}(b_n)$ são os valores dos *bits* que compõem os alelos W_{xb} e L_{xb} respectivamente; n é a posição do *bit* no alelo W_{xb} e L_{xb} ; L_x e W_x são os valores de $W_{x \text{ int}}$ e $L_{x \text{ int}}$, convertidos em micrometros; L_{min} e L_{max} são os valores mínimo e máximo de projeto em micrometros, definido pelo projetista, para a dimensão L dos transistores e W_{min} e W_{max} são os valores mínimo e máximo de projeto em micrometros, também definidos pelo projetista, para a dimensão W dos transistores.

Os valores contidos em W_{xb} e L_{xb} de todos os indivíduos são decodificados através das equações (21), (22), (23) para a realização da avaliação. Os valores decodificados W_x e L_x de cada indivíduo são aplicados em equações de avaliação desses indivíduos, para a solução do problema, levando em consideração os objetivos a serem atingidos.

4.4. Seqüência de execução do AG proposto

A Figura 18 ilustra o fluxograma de execução do AG, onde são detalhados os processos que o compõem.

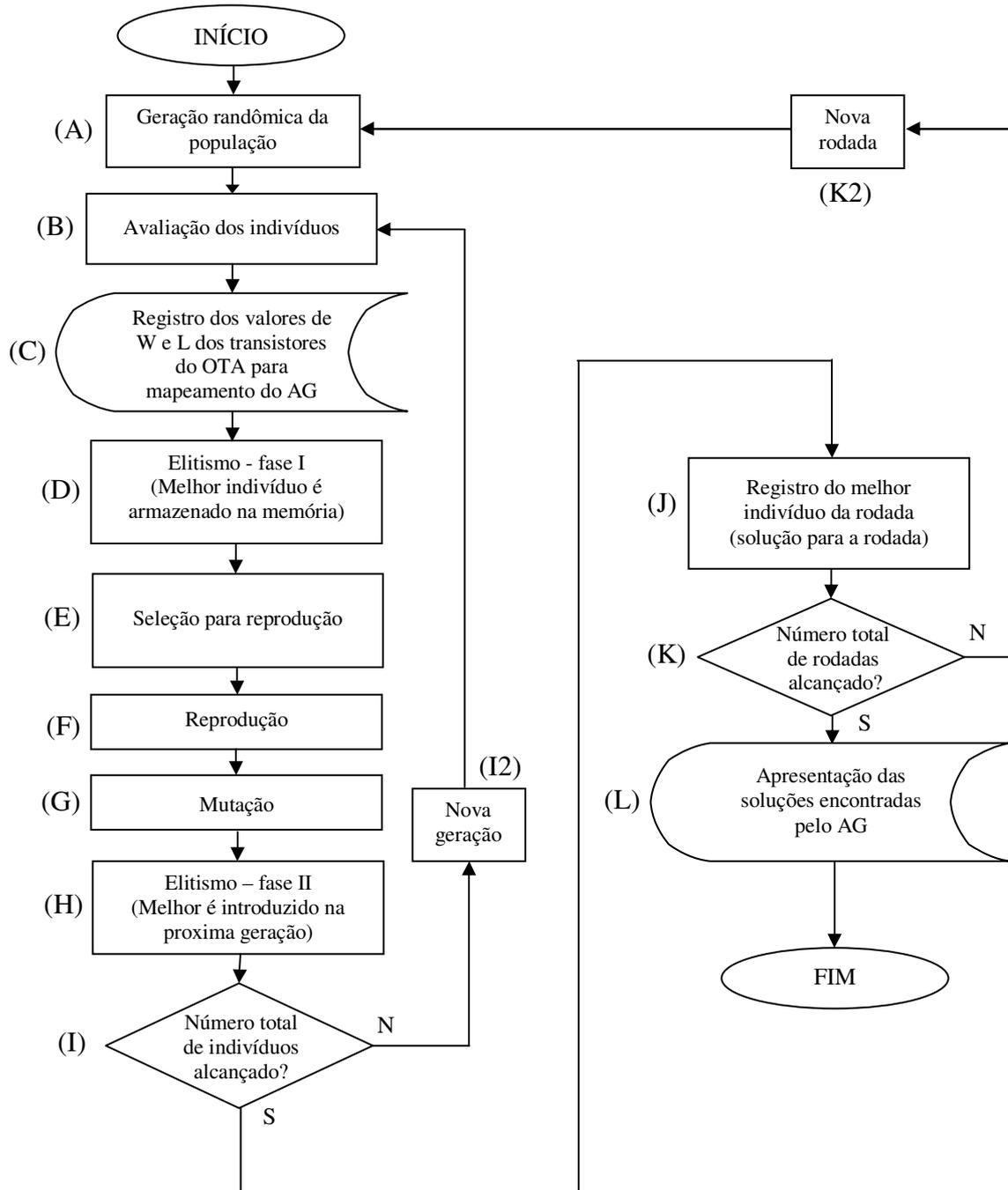


Figura 18 – Fluxograma do AG proposto.

4.4.1. Geração randômica da população

No fluxograma, o processo marcado com o símbolo (A), representa o primeiro passo do AG proposto. A população do AG compõe-se de 100 indivíduos. Para inicializar a população, todos os seus 100 indivíduos são inicializados randomicamente. Mais especificamente, nos alelos W_{xb} e L_{xb} (vide Figura 17), uma variável de ponteiro varre os 11 *bits* que compõem cada alelo e atribui aleatoriamente em cada *bit* um valor 0 ou 1.

4.4.2. Avaliação dos indivíduos

No processo (B) do fluxograma, realiza-se a avaliação. Nesse processo, os indivíduos da população serão avaliados atribuindo-se um valor de avaliação entre 0 a 100. Posteriormente, esse valor de avaliação será utilizado nas etapas de seleção para reprodução, elitismo e armazenamento das melhores soluções para cada rodada.

Com valores adimensionais armazenados nos alelos do cromossoma de cada indivíduo da população, decodificados para valores do mundo real em micrometros, conforme descrito na seção 4.3, pode-se avaliar cada indivíduo por meio de uma função de avaliação. Propõe-se aqui, uma otimização por AG com múltiplos objetivos, dessa maneira, a função de avaliação empregada neste trabalho é composta por três parcelas, que correspondem a três objetivos, cada um associado a uma característica elétrica do OTA.

A primeira parcela está associada ao ganho de tensão de malha aberta do OTA (A_{V0}), cuja equação foi apresentada anteriormente neste trabalho, na seção 3.7. A equação (13) será empregada na parcela de avaliação de A_{V0} para cada indivíduo. Os valores das dimensões W_6 e W_4 decodificadas de um indivíduo são aplicadas à equação (13). Para calcular o valor de A_{V0} , ainda são necessários o valor da tensão Early para os transistores M6 e M8 e o valor de g_m/I_{DS} . No caso da tensão Early, os valores decodificados de L_6 e L_8 são aplicados à equação (7), obtendo-se o valor de V_{EA6} e V_{EA8} . O valor de g_m/I_{DS} é obtido aplicando-se o valor decodificado de W_2 e L_2 ao processo ilustrado na Figura 15. O valor A_{V0} obtido para um indivíduo i passa a ser denominado $A_{V0}(i)$. A Figura 19 ilustra o processo descrito para a obtenção do valor de $A_{V0}(i)$ (A_{V0} associado a um indivíduo i).

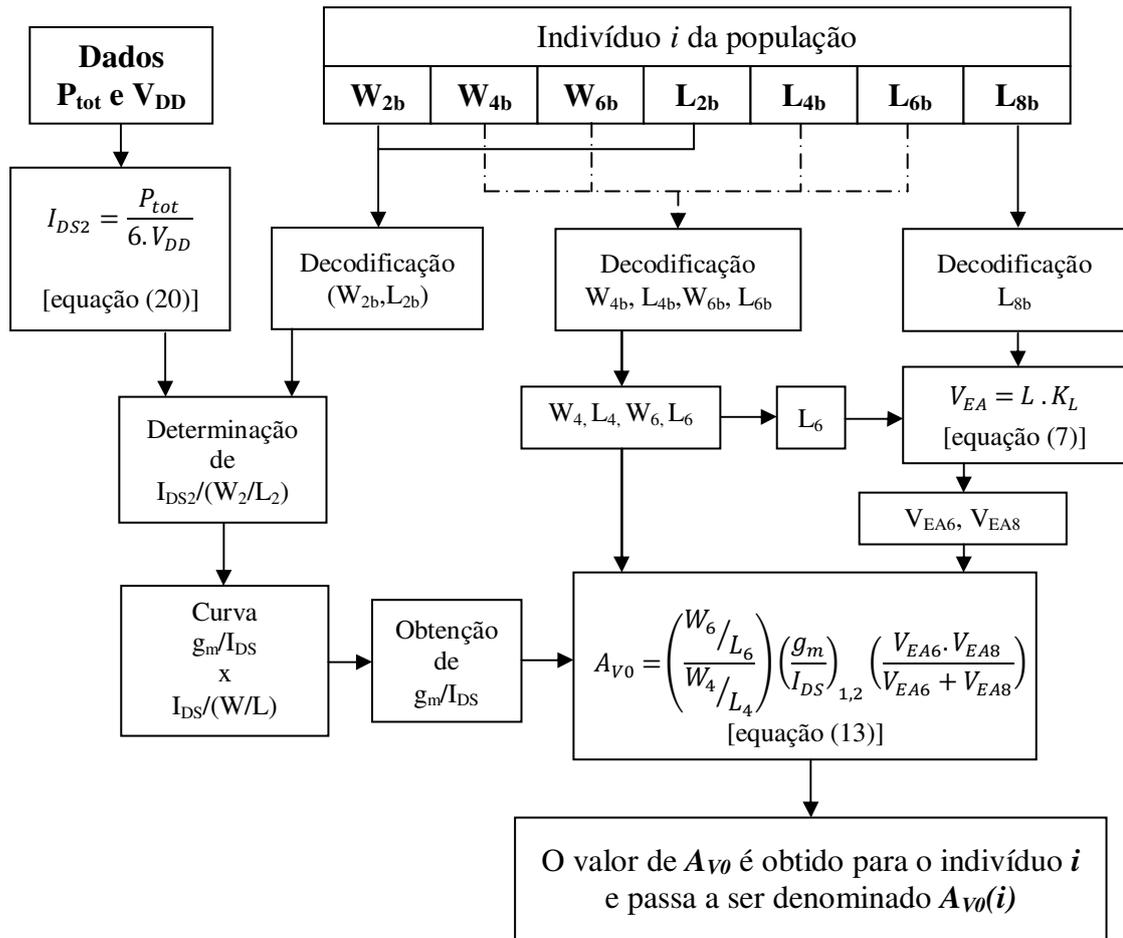


Figura 19 – Diagrama em blocos do processo de obtenção do valor de A_{V0} para um indivíduo i [$A_{V0}(i)$].

A segunda parcela de avaliação é o valor da frequência de ganho unitário (f_T) associado ao indivíduo. Para obter o valor de f_T gerado por uma solução potencial (indivíduo), emprega-se a equação (14). O processo para o cálculo de f_T é ilustrado na Figura 20.

A terceira parcela da avaliação é o valor da razão B do espelho de corrente composto pelos transistores M4 e M6. No capítulo 3 deste trabalho foi discutido esse parâmetro do OTA e a equação que o quantifica [equação (12)]. O processo de obtenção de B está ilustrado na Figura 21.

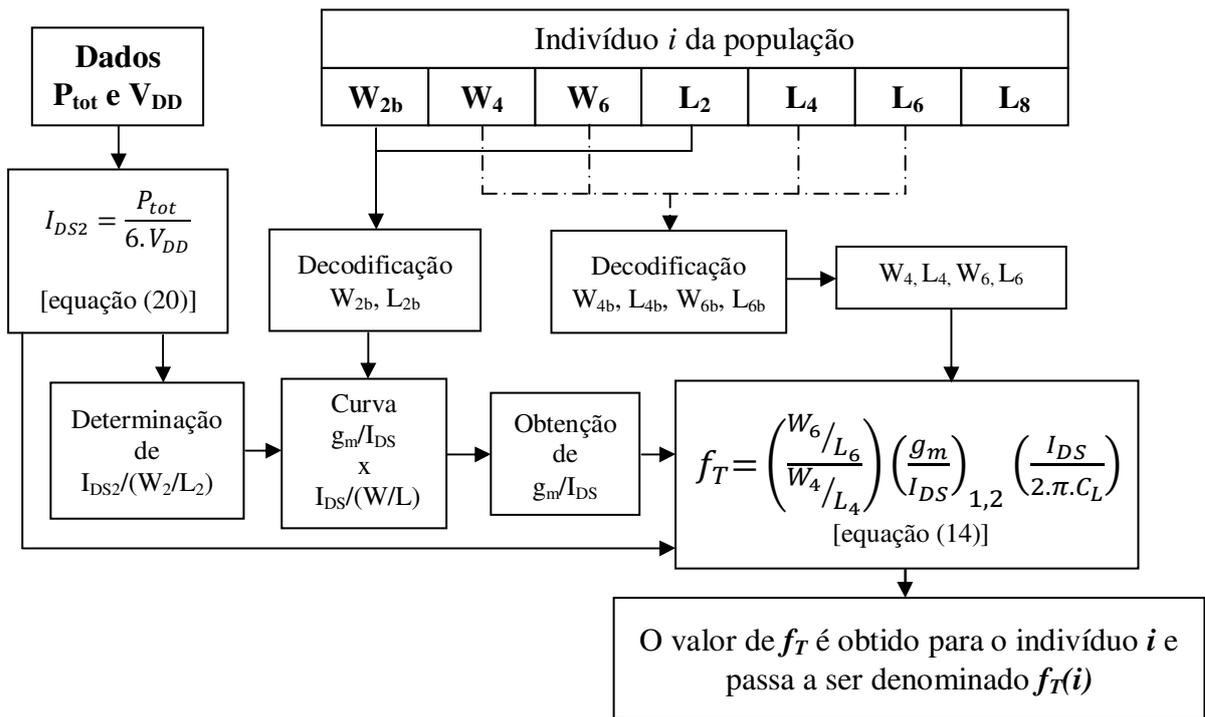


Figura 20 – Diagrama em blocos do processo de obtenção do valor de f_T para um indivíduo $[f_T(i)]$.

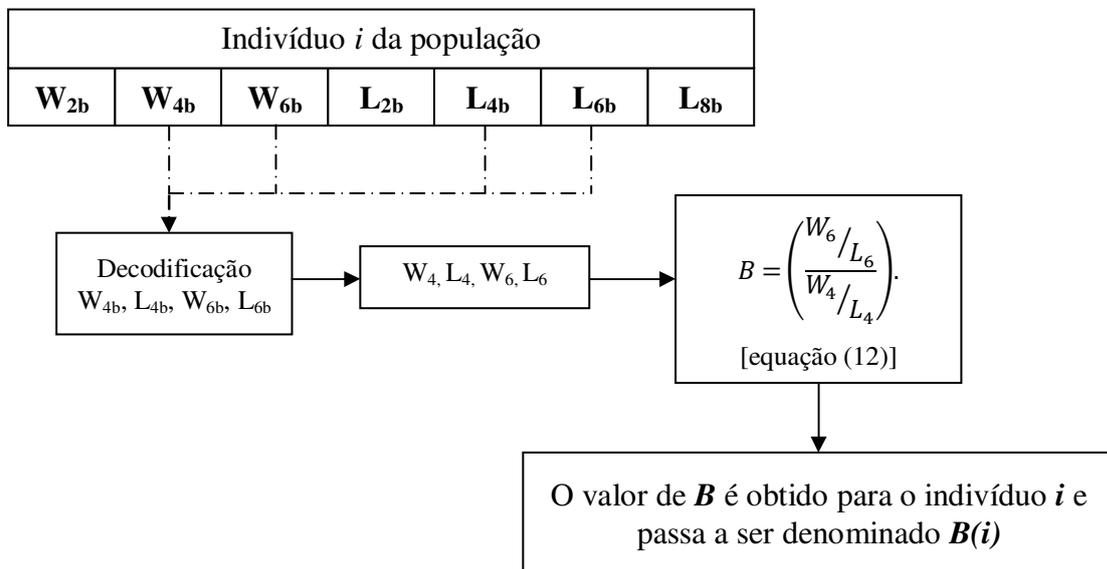


Figura 21 – Diagrama de blocos do processo de obtenção do valor de B para um indivíduo $[B(i)]$.

Neste trabalho, é realizada uma otimização na busca por soluções que atendam a objetivos pré-estabelecidos pelo projetista. Por essa razão, é necessário que a função de avaliação dependa não apenas dos valores de $A_{v0}(i)$, $f_T(i)$ e $B(i)$ obtidos pelos indivíduos, conforme procedimento ilustrado nas Figuras 19 a 21, mas também dos valores de A_{v0} , f_T e B pré-estabelecidos ou objetivados pelo projetista (denominados A_{v0_obj} , f_{T_obj} e B_{obj}). É importante enfatizar que, neste trabalho, não é considerada a margem de fase do OTA quando se obtém f_T , mas apenas algumas grandezas tais como A_{v0} , f_T e B que apresentam aproximações analíticas simplificadas em equações de primeira ordem. A função de avaliação do AG deve retornar um índice de afinidade entre o valor obtido pelo indivíduo e o valor objetivado pelo projetista. Dessa maneira, o valor da avaliação para a solução do problema no AG será esse índice de afinidade, priorizando soluções que se aproximem mais dos objetivos pré-estabelecidos pelo projetista.

Para obedecer a esse critério, a função de avaliação poderia ser uma função impulso ou uma função degrau, em que o valor máximo da função corresponda a uma diferença entre o valor obtido e o objetivado tendendo a zero. Tais funções não são adequadas. As razões do insucesso do uso desse tipo de função são que, no caso da função impulso, apenas indivíduos que representem soluções que atendam plenamente os objetivos, ou seja, que apresentem valores exatamente iguais aos objetivos requeridos, recebem máximo valor de avaliação. Essa forma de avaliação, porém, não é adequada para o AG. A avaliação no AG é importante não somente para identificar soluções que atendam plenamente os objetivos, mas também para identificar soluções que estejam próximas dos objetivos. Soluções que não atendam plenamente os objetivos, porém aproximam-se desse, são importantes no processo de reprodução e mutação do AG, na busca por soluções ótimas, diferenciando a busca aleatória da otimização por AG.

A função degrau também não é adequada. No caso dessa função, soluções mais distantes do objetivo, e outras que estão mais próximas desse, recebem o mesmo valor de avaliação. Com isso, as soluções apresentadas pelo AG, ao final da busca, não atendem plenamente aos objetivos. Reduzir a largura do patamar da função degrau faz com que essa função tenda para uma função impulso, ocasionando o mesmo problema discutido no parágrafo anterior.

Para solucionar esse problema, é necessária uma função monotonicamente decrescente, de maneira a avaliar os indivíduos (soluções) do AG de forma gradual, tendo como valor máximo de avaliação, soluções que atendam plenamente aos objetivos pré-estabelecidos pelo projetista. Para solucionar esse problema, considerando a avaliação gradual, uma função Gaussiana é empregada na avaliação dos indivíduos (REGO et al., 2008).

A função Gaussiana retorna um valor de avaliação entre 0 e 100, sendo que quanto mais próximo de 100 for o resultado da avaliação, maior é a proximidade entre o valor obtido pelo indivíduo e o valor objetivado pelo projetista. As equações (24), (25) e (26) são utilizadas na avaliação das três parcelas (A_{v0} , f_T e B obtidos pelo indivíduo):

$$Eval(A_{v0}(i)) = 100. \exp \left(- \frac{\left(\frac{A_{v0}(i)}{A_{v0_obj}} - 1 \right)^2}{2. \sigma^2} \right) \quad (24)$$

$$Eval(f_T(i)) = 100. \exp \left(- \frac{\left(\frac{f_T(i)}{f_{T_obj}} - 1 \right)^2}{2. \sigma^2} \right) \quad (25)$$

$$Eval(B(i)) = 100. \exp \left(- \frac{\left(\frac{B(i)}{B_{obj}} - 1 \right)^2}{2. \sigma^2} \right) \quad (26)$$

onde, $Eval(A_{v0}(i))$, $Eval(f_T(i))$ e $Eval(B(i))$ são, respectivamente, o valor de avaliação obtido por um indivíduo, com relação ao ganho de tensão de malha aberta (A_{v0}), à frequência de ganho unitário (f_T) e ao fator de ganho do espelho de corrente M4-M6 (B); $A_{v0}(i)$, $f_T(i)$ e $B(i)$ são, respectivamente, A_{v0} , f_T e B obtidos pelo indivíduo do AG; A_{v0_obj} , f_{T_obj} e B_{obj} são, respectivamente, os valores de A_{v0} , f_T e B estabelecidos como objetivo pelo projetista; σ^2 é a variância da curva Gaussiana, que será discutida mais adiante neste capítulo.

Nas equações (24), (25) e (26), observa-se que o valor de avaliação obtido pelo indivíduo (índice i) e o valor objetivado pelo projetista (índice obj), não são diretamente subtraídos, mas ao invés disso, são divididos entre si e subtraídos de 1. O significado dessa operação é a normalização dos valores objetivo e obtido pelo indivíduo, independentemente de sua grandeza. O exemplo a seguir, esclarece melhor o motivo dessa normalização. Seja f_T objetivo (f_{T_obj}) igual a 60 MHz. Caso um indivíduo i obtenha $f_T(i)$ igual a 48 MHz, com a normalização, esse recebe um valor de avaliação [$Eval(f_T(i))$] igual a aproximadamente 60,65. Agora, seja f_{T_obj} igual a 100 MHz e um indivíduo i obtenha $f_T(i)$ igual a 80 MHz, com a normalização, esse recebe a mesma avaliação [$Eval(f_T(i))$] de 60,65. Em ambos os casos, o valor de $f_T(i)$ foi 20% inferior a f_{T_obj} e ambos receberam a mesma avaliação de 60,65. Se ao invés da normalização, uma subtração direta entre o objetivo e o obtido pelo indivíduo fosse realizada, a função de avaliação não teria os mesmos valores no primeiro e segundo casos exemplificados, apesar de ambos estarem 20% abaixo do valor objetivo do projetista, devido à diferença de grandeza dos valores de f_{T_obj} .

Uma variável adicional às equações (24), (25) e (26) é a variância σ^2 . A variância modifica o espalhamento da curva Gaussiana e, no caso desse trabalho, essa variável assume o valor $0,4 \cdot 10^{-3}$. Esse valor foi obtido por uma análise de desempenho do AG. Através da análise do tempo de convergência do AG na busca da solução ótima, e da proximidade das soluções obtidas em relação ao objetivo, o valor da variância foi ajustado experimentalmente.

Observou-se que valores de variância muito menores que $0,4 \cdot 10^{-3}$ resultam numa redução do espalhamento da curva Gaussiana, tendo por conseqüência, o aumento do tempo do processamento do AG na busca pela solução ótima. A análise desse fato é a mesma que a já realizada para função impulso: menos soluções recebem valores de avaliação próximos de 100, influenciando negativamente os processos de reprodução e mutação do AG. Por outro lado, valores muito maiores que $0,4 \cdot 10^{-3}$ para a variância fazem com que as soluções apresentadas pelo AG, ao final do processamento, estejam distantes do valor objetivado pelo projetista.

A Figura 22 ilustra graficamente as equações (24), (25) e (26), em função de valores normalizados para f_T [$f_T(i)_{norm}$], B [$B(i)_{norm}$] e A_{v0} [$A_{v0}(i)_{norm}$].

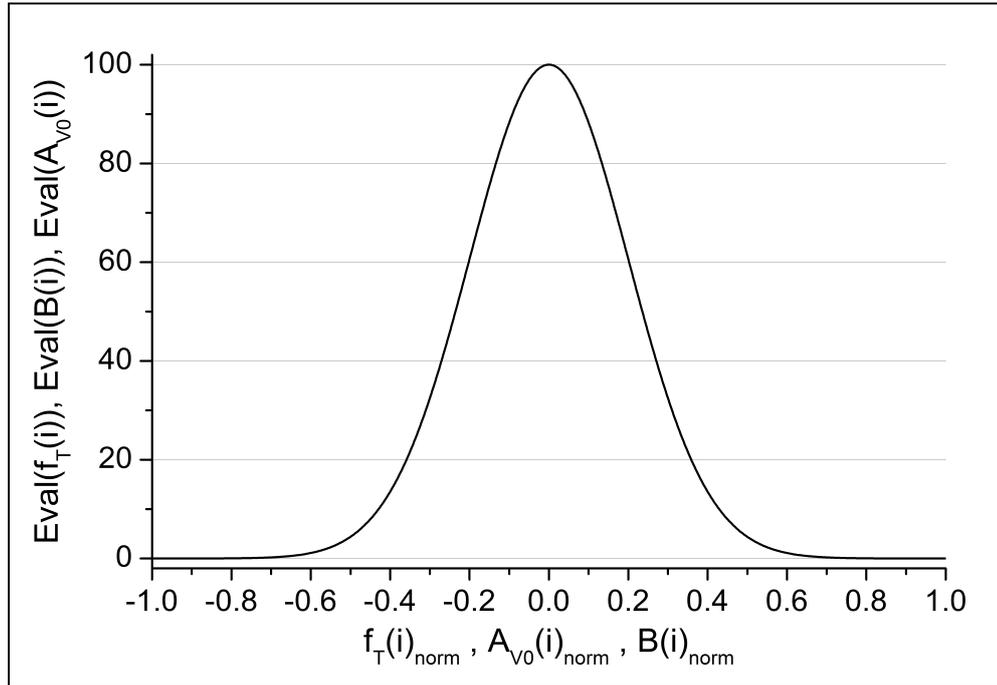


Figura 22 – Gráfico das equações de avaliação (24), (25) e (26).

Na Figura 22, $f_T(i)_{norm}$, $A_{V0}(i)_{norm}$ e $B(i)_{norm}$ são dadas pelas equações (27), (28) e (29), respectivamente.

$$f_T(i)_{norm} = \left(\frac{f_T(i)}{f_{T_obj}} - 1 \right), \quad (27)$$

$$A_{V0}(i)_{norm} = \left(\frac{A_{V0}(i)}{A_{V0_obj}} - 1 \right), \quad (28)$$

$$B(i)_{norm} = \left(\frac{B(i)}{B_{obj}} - 1 \right), \quad (29)$$

onde $f_T(i)_{norm}$, $A_{V0}(i)_{norm}$ e $B(i)_{norm}$ são os valores normalizados para $f_T(i)$, $A_{V0}(i)$ e $B(i)$, respectivamente.

Como este trabalho tem como objetivo o mapeamento das dimensões W e L de cada transistor, na busca pelos três objetivos pré-estabelecidos pelo projetista e avaliados por meio das equações (24), (25) e (26), sem priorizar qualquer objetivo, a função de avaliação global

da solução ou função de avaliação dos múltiplos objetivos de um indivíduo i [$Eval_{AG}(i)$] é uma média aritmética dos valores obtidos pelas equações (24), (25) e (26), ou seja,

$$Eval_{AG}(i) = \frac{Eval(A_{V0}(i)) + Eval(f_T(i)) + Eval(B(i))}{3}, \quad (30)$$

onde $Eval_{AG}(i)$ é a avaliação dos múltiplos objetivos, de um indivíduo i da população do AG.

Portanto, o AG realizará a busca e otimização das melhores soluções através dos maiores valores da função de avaliação, dada pela equação (30).

4.4.3.Registro dos valores de W e L dos transistores do OTA para mapeamento das soluções do AG

O passo marcado com a letra (C) no fluxograma do AG (Figura 18) realiza o registro em arquivos dos valores de W e L do melhor individuo encontrado até o momento. A cada nova geração, esse registro é realizado e acrescenta as dimensões W e L encontradas às já existentes nos arquivos, criando listas das dimensões encontradas, em função do número total de indivíduos gerados. Para cada dimensão de cada transistor é criado um arquivo, sendo, portanto 7 arquivos: $W_2, L_2, W_4, L_4, W_6, L_6$ e L_8 . Ao final, as listas criadas nesses arquivos são utilizadas na construção de gráficos de tendência das dimensões do transistor (variáveis) durante o processo de busca e otimização do AG. Com esses gráficos, realiza-se neste trabalho uma análise de tendências das dimensões dos transistores, em função dos objetivos pré-estabelecidos pelo projetista para a busca do AG (REGO et al., 2009).

4.4.4.Elitismo

A cada nova geração do AG, os indivíduos são avaliados e como forma de conduzir o AG de maneira a produzir sempre indivíduos de avaliação igual ou superior a avaliação do melhor indivíduo da geração anterior, é aplicado o Elitismo. O Elitismo é uma técnica que copia o melhor indivíduo da geração atual [realizado na fase I, processo (D)] e o introduz na próxima geração [realizado na fase II, processo (H)], substituindo um indivíduo aleatoriamente escolhido. Dessa maneira, a avaliação da geração futura terá um indivíduo

com avaliação no mínimo igual à melhor avaliação obtida na geração anterior. A Figura 23 ilustra o processo de Elitismo.

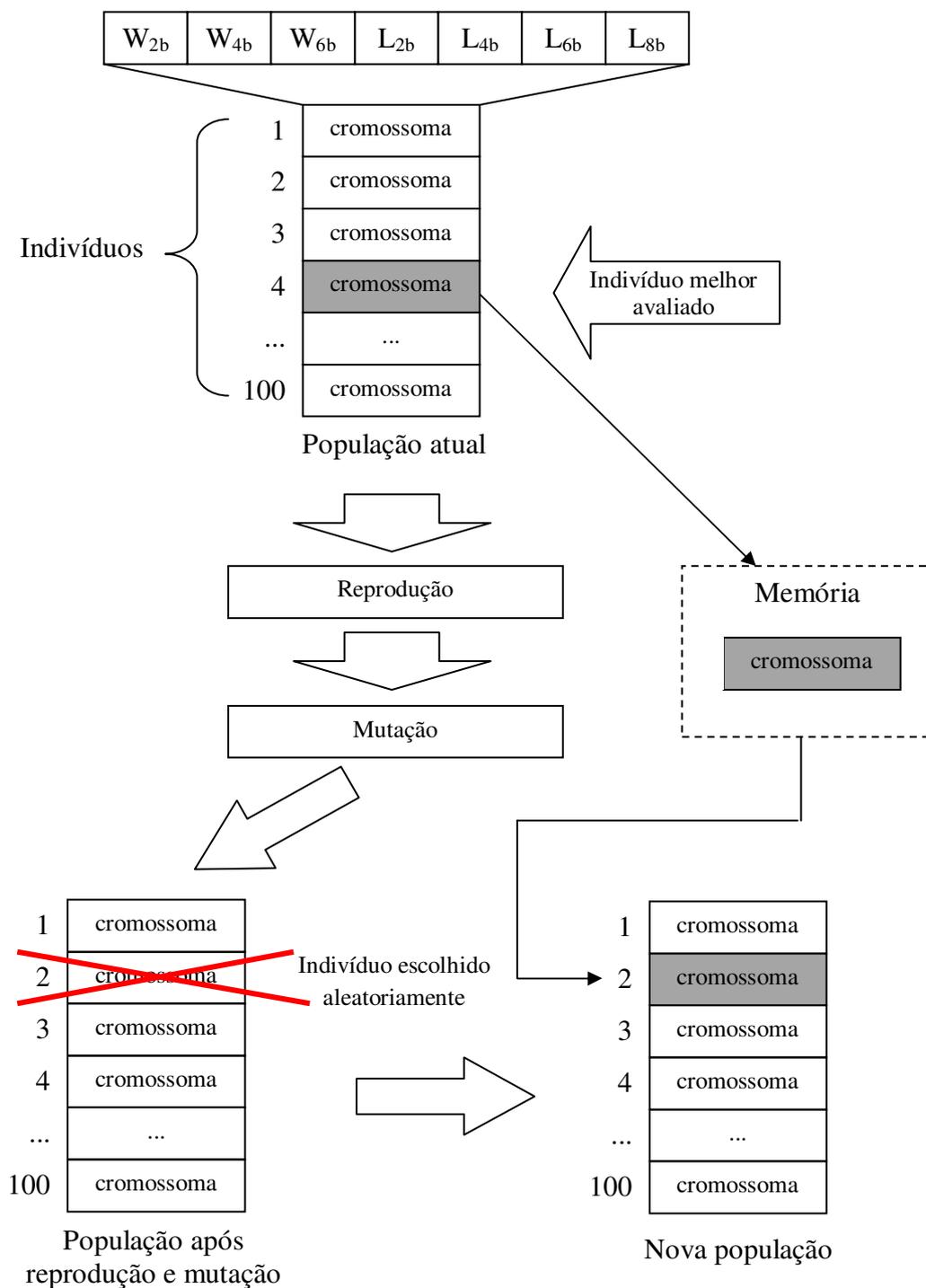


Figura 23 – Processo de Elitismo no AG.

4.4.5. Seleção para reprodução

A seleção é o processo do AG que tem como correspondente na genética biológica o fundamento de que apenas os mais fortes sobrevivem para as próximas gerações. Para realizar a seleção, nesse trabalho, utiliza-se um dos métodos mais conhecidos para essa função em AG, denominado método da roleta (GOLDBERG, 1989). Esse método pode ser descrito da seguinte maneira: considere um círculo dividido em setores, em que cada setor representa um indivíduo da população. A área de cada setor será proporcional à avaliação do indivíduo representado por esse setor. Assim, quanto maior a avaliação obtida por um indivíduo em particular, maior será a área do setor que o representa na roleta, conforme ilustrado na Figura 24.

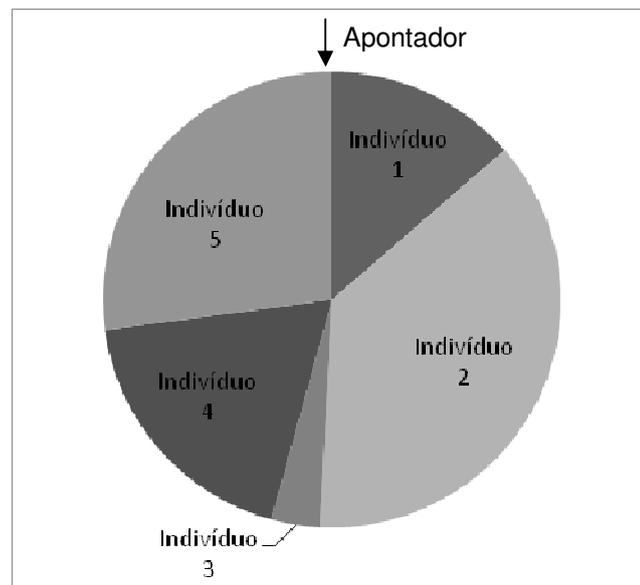


Figura 24 – Exemplo de distribuição de setores na roleta de seleção.

Na Figura 24 é ilustrado um exemplo de roleta com cinco indivíduos. Notoriamente, o indivíduo 2 é o indivíduo que obteve melhor avaliação, uma vez que possui a maior área entre todos os setores representados no círculo da roleta. A flecha na parte superior do círculo representa o apontador da roleta. Girando-se essa roleta, o apontador indicará um setor que representa um indivíduo a ser incluído nos selecionados para a reprodução. Repare que o indivíduo com melhor avaliação é aquele que possui a maior fatia e, portanto, tem maior probabilidade de ser escolhido para a reprodução.

No algoritmo usado nesse trabalho, a roleta é girada em quantidade de vezes igual ao número de indivíduos da população e em cada rodada, um indivíduo é selecionado para compor o conjunto de indivíduos para a reprodução. A seleção é realizada no processo marcado pela letra (E) do fluxograma exibido anteriormente na Figura 18.

4.4.6. Reprodução

Com os indivíduos selecionados no processo (E), a reprodução será executada no processo (F). A reprodução é realizada entre dois indivíduos consecutivos, no vetor de indivíduos selecionados pelo processo (E) e sua incidência é determinada por um valor denominado taxa de incidência de reprodução ($\%_{CROSSOVER}$), previamente estabelecida. Para determinar a incidência ou não da reprodução entre dois indivíduos, dada $\%_{CROSSOVER}$, um valor aleatório entre 0 e 1 é gerado por *software*, para cada dois indivíduos selecionados no processo (E). Esse valor aleatório é então comparado com $\%_{CROSSOVER}$. Se o valor aleatório for menor que ou igual a $\%_{CROSSOVER}$, a reprodução entre os dois indivíduos ocorre. Se o valor aleatório for maior que $\%_{CROSSOVER}$, a reprodução entre os dois indivíduos não ocorre (GOLDBERG, 1989). A Figura 25 ilustra o processo de incidência da reprodução descrito supondo, por exemplo, taxa de incidência igual a 80%.

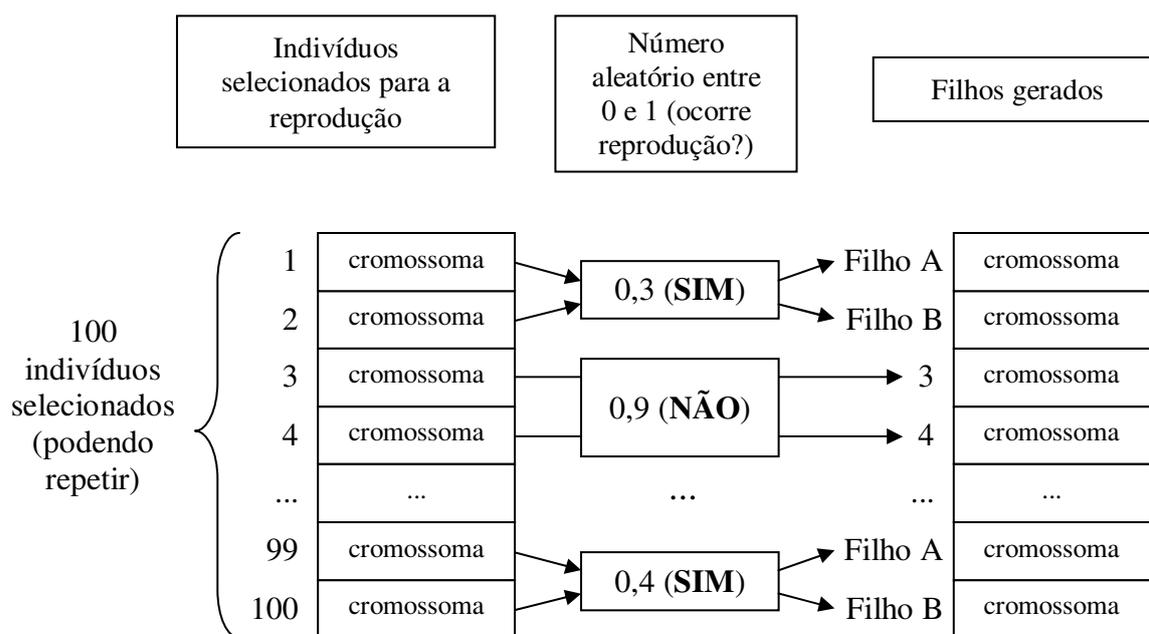


Figura 25 – Processo de decisão da reprodução entre indivíduos selecionados.

A reprodução assemelha-se ao processo de mesmo nome da Biologia, sendo que neste trabalho, os cromossomas são estruturas de dados que representam as possíveis soluções. Analogamente ao que ocorre na reprodução natural, dois cromossomas – nesse caso representados pela estrutura de dados mostrada na Figura 26 – são partidos e recombinados por meio de um processo denominado *crossover*.

Há diversos tipos de *crossover*, sendo que aqui a reprodução é realizada por meio de *crossover* binário entre dois cromossomas, que consiste na partição de dois cromossomas, em posição aleatória dos alelos W_{xb} e L_{xb} e a recombinação alternada desses, gerando dois novos cromossomas (filhos). Esse processo é ilustrado na Figura 26.

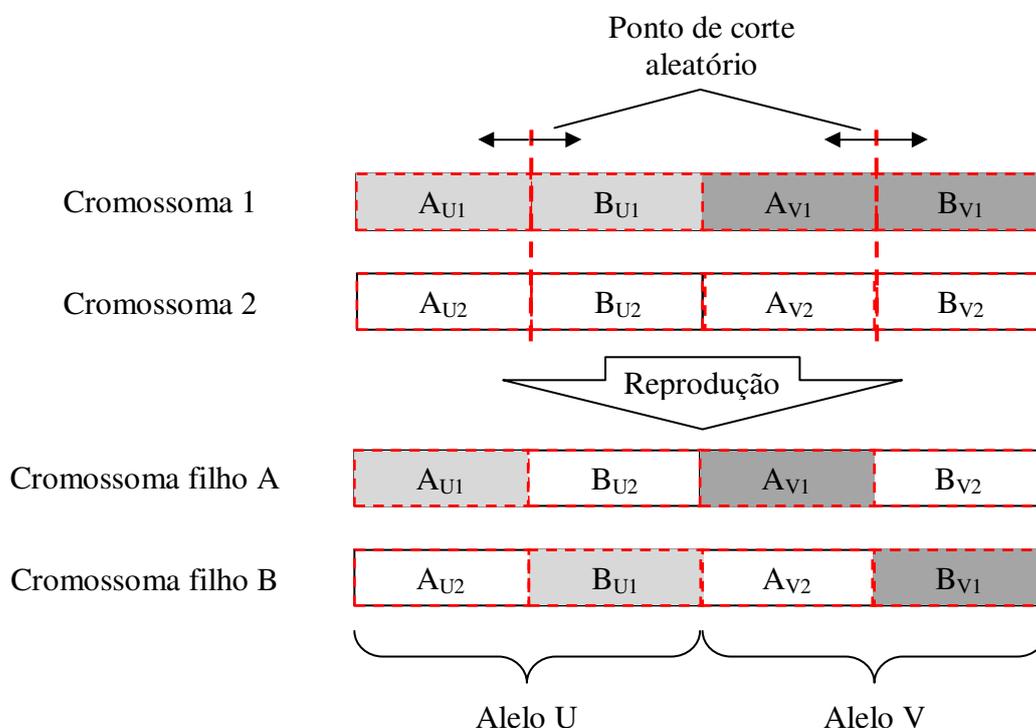


Figura 26 – Processo de reprodução por *crossover* para os alelos.

4.4.7. Mutação

A mutação é o processo que permite que o AG explore novas soluções, diferentes daquelas existentes no conjunto representado pelos indivíduos atuais da população. A mutação está indicada pelo processo (G) no fluxograma da Figura 18. Esse processo em AG é realizado fazendo-se alterações aleatórias no conteúdo dos alelos do cromossoma como, por exemplo, alterando o estado de um *bit* de uma palavra. No caso do AG proposto, a mutação é realizada por *bit flip* (inversão do estado de um *bit*) nos *bits* que compõem *W* e *L*, com taxa de incidência em porcentagem ajustada previamente ($\%_{MUTAÇÃO}$). Para determinar a incidência ou não da mutação de um *bit* do alelo de um indivíduo, dada $\%_{MUTAÇÃO}$, um valor aleatório entre 0 e 1 é gerado por *software*, para cada *bit* do alelo do cromossoma que está sob processo de mutação. Esse valor aleatório é então comparado com $\%_{MUTAÇÃO}$. Se o valor aleatório for menor que ou igual a $\%_{MUTAÇÃO}$, a inversão do *bit* ocorre. Se o valor aleatório for maior que $\%_{MUTAÇÃO}$, a inversão do *bit* não ocorre (GOLDBERG, 1989). A Figura 27 ilustra o processo de incidência da mutação descrito, supondo, por exemplo, taxa de incidência igual a 5%.

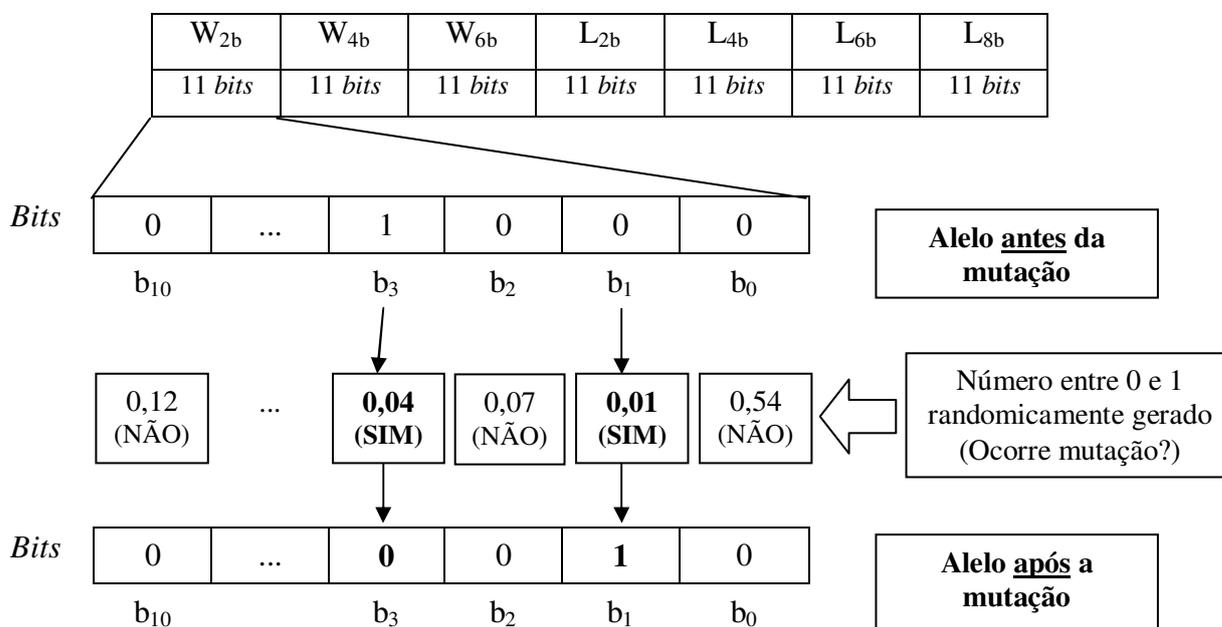


Figura 27 – Processo de mutação no AG proposto.

4.4.8. Nova geração

Ao final do processo de avaliação, seleção, reprodução, mutação e elitismo, uma nova população é gerada (nova geração). Essa nova população passará pelos mesmos passos da anterior, na busca de melhores soluções representadas pelos cromossomas de seus indivíduos. O número total de indivíduos (N_{AG}) é um dos critérios de finalização do algoritmo, marcando o final de uma rodada. Uma rodada significa partir de uma população aleatoriamente inicializada (processo (A) do fluxograma) e atingir um determinado número total de indivíduos (N_{AG}) após um número de gerações (G_{AG}) de n_i indivíduos cada. O número total de indivíduos a ser atingido (N_{OBJ}) e o número de indivíduos por geração (n_i) são pré-estabelecidos. Enquanto N_{AG} não atingir o valor pré-estabelecido por N_{OBJ} , a nova geração passa novamente pelos processos de avaliação, seleção, reprodução mutação e elitismo. No processo (I) do fluxograma, o valor de N_{AG} é calculado conforme a equação (31), abaixo:

$$N_{AG} = G_{AG} \cdot n_i , \quad (31)$$

onde N_{AG} é o total de indivíduos; G_{AG} é o número de gerações e n_i é o número de indivíduos por população.

N_{AG} é comparado com o valor pré-estabelecido N_{OBJ} . Se N_{AG} for menor que N_{OBJ} então N_{AG} é incrementado em n_i unidades (processo I2) e a execução do algoritmo retorna ao processo de avaliação (B), se N_{AG} for igual N_{OBJ} , uma rodada é finalizada e a execução do algoritmo avança para o processo (J), conforme ilustrado anteriormente na Figura 18.

4.4.9. Registro do melhor indivíduo da rodada (solução para a rodada)

Ao final de cada rodada, o melhor indivíduo encontrado após G_{AG} gerações é armazenado. Esse indivíduo é adicionado a uma lista de melhores soluções resultantes da otimização por AG (Q_{SOL}) através do processo (J), onde ficam registrados os valores de W_2 , L_2 , W_4 , L_4 , W_6 , L_6 e L_8 decodificados do cromossoma desse indivíduo. Esses valores compõem uma das soluções otimizadas pelo AG na busca dos requisitos estabelecidos como objetivo para o circuito.

4.4.10. Nova rodada

Após o AG atingir um número de indivíduos gerados igual a N_{OBJ} , a melhor solução é apresentada, encerrando uma seqüência de gerações ou uma rodada. O início de uma nova rodada significa uma nova população iniciada aleatoriamente e que passará pelo processo de evolução do AG por G_{AG} gerações. O número de rodadas (R) é o segundo critério de parada do processamento do AG e o uso de múltiplas rodadas significa ter múltiplas soluções, uma para cada rodada. O número de rodadas máximo (R_{OBJ}) é pré-estabelecido pelo projetista e enquanto esse valor for menor que o número de rodadas R , o processo de decisão (K) do fluxograma leva a execução para o processo (K2), onde R é incrementado em uma unidade. Esse, por sua vez, leva a execução do algoritmo ao processo (A), onde uma nova população aleatória é gerada.

4.4.11. Apresentação das soluções encontradas pelo AG

Ao final do processamento do AG, encerradas as R_{OBJ} rodadas, o algoritmo imprime num arquivo texto (*GA_solucoes.txt*) a lista Q_{SOL} das melhores soluções encontradas em cada rodada e o processo de otimização e mapeamento dos parâmetros do OTA é finalizado. Esse processo está marcado pela letra (L) no fluxograma.

4.5. Considerações finais

Neste capítulo foram descritas todas as etapas que compõem o AG proposto nesta dissertação e a estrutura de dados utilizadas nesse AG. No próximo capítulo, serão apresentadas as condições de realização do experimento, aplicando-se o AG proposto para gerar as melhores soluções que atendam os múltiplos objetivos (f_T , A_{V0} e B), definidos pelo projetista, com o mapeamento dos valores de W e L dos transistores do OTA, durante o processo de otimização do AG.

5. EXPERIMENTOS E RESULTADOS DO AG

A seguir, serão apresentadas as condições de realização do experimento, aplicando o AG proposto e avaliando os resultados obtidos. Na seção 5.1, serão apresentadas as condições básicas dos experimentos realizados neste trabalho, tais como o ambiente de programação e atribuições de valores às variáveis, válidos para todos os experimentos descritos neste capítulo.

Foram realizados experimentos em três modos de operação para o OTA, aqui denominados OTA A, OTA B e OTA C, e descritos em detalhes na seção 5.2 deste capítulo. A diferença entre esses três modos está nos objetivos A_{v0_obj} , f_{T_obj} e B_{obj} determinados pelo projetista, além dos valores de potência dissipada (P_{tot}) e tensão de alimentação do OTA (V_{DD}).

Em seguida, na seção 5.3, é apresentada uma comparação entre a otimização do projeto do OTA por AG e um processo de busca aleatória por soluções para o projeto desse mesmo OTA, tomando como exemplo o modo de operação OTA C.

Na seção 5.4, são apresentados os gráficos do mapeamento das variáveis W e L , da razão W/L , e da região de polarização dos transistores do OTA, durante o processamento de otimização, nos três modos de operação do OTA aqui investigados. Ainda, uma análise dos gráficos, em função dos modos de operação, é apresentada nessa seção.

Por fim, na seção 5.5, são apresentadas algumas análises de operação, realizadas com uma das soluções encontradas pelo AG, para os três modos de operação do OTA, empregando-se o *software* de simulação de circuitos eletrônicos AIM-Spice (variação do *software* SPICE, desenvolvido pela empresa *AIM-Software*) (FJELDLY et al., 1998). Essa simulação com o AIM-Spice tem como objetivo, verificar a ordem de grandeza das soluções encontradas pelo AG proposto, levando-se em consideração que a avaliação dos indivíduos no AG é realizada por meio de equações de primeira ordem das características elétricas do OTA.

5.1. Ambiente e atribuições iniciais para os experimentos

Para os testes experimentais, a metodologia descrita no capítulo 3 foi desenvolvida em linguagem C++, utilizando-se o ambiente de programação/compilador Borland C++ Builder versão 6 (SWART et al., 2003). A execução do código compilado foi realizada numa máquina de arquitetura IBM-PC modelo HP Pavillion dv2770BR, equipada com processador Intel Centrino Core 2 Duo T5750 com 2,00 GHz de *clock*, 2 GB de memória RAM e 250 GB de disco rígido. O sistema operacional utilizado foi Windows Vista Business SP1.

Como detalhado no capítulo anterior, alguns dados de projeto são necessários para a execução da otimização do OTA por AG. A Tabela 1 ilustra os valores empregados como dados de projeto, necessários para a otimização. Esses valores são válidos para todos os modos de operação aqui investigados:

Tabela 1 – Dados de projeto necessários para a otimização do OTA por AG.

Item	Valor atribuído	Unidade
W_{min}	1	μm
W_{max}	1000	μm
L_{min}	1	μm
L_{max}	20	μm
K_L	-7	V/ μm
C_L	10	pF

Os valores para W_{min} , W_{max} , L_{min} e L_{max} foram estabelecidos levando-se em consideração as faixas de valores para W e L utilizadas em trabalhos como os de Gimenez (2004), Eggermont (1996) e Silveira (1996) e para permitir a análise de convergência do mapeamento durante o processo de otimização. O valor K_L foi definido tendo-se como referência o trabalho de Silveira (1996) e o valor empregado para C_L foi baseado no trabalho de Eggermont et al. (1996). A Tabela 2 ilustra os parâmetros do AG, empregados nos experimentos descritos neste capítulo.

Tabela 2 – Parâmetros do AG empregado nos experimentos.

Item	Valor atribuído	Unidade
n_i	100	Indivíduos/geração
N_{OBJ}	$100 \cdot 10^3$	Indivíduos
R_{OBJ}	20	Rodadas
$\%_{CROSSOVER}$	65	%
$\%_{MUTAÇÃO}$	9	%

Os valores dos parâmetros $\%_{CROSSOVER}$, $\%_{MUTAÇÃO}$, N_{OBJ} e n_i foram ajustados e definidos experimentalmente, pela execução de uma série de otimizações, com diferentes valores para esses parâmetros, analisando-se o tempo de processamento gasto e valor de avaliação do AG obtido ($Eval_{AG}$) após um determinado número de indivíduos gerados (N_{AG}), para cada conjunto de parâmetros adotado.

Valores de $\%_{CROSSOVER}$ muito maiores que 65%, fizeram com que todas as soluções (indivíduos) de uma população se tornassem muito parecidas entre si, fazendo com que a otimização do AG ficasse estacionada em um mínimo local. Valores de $\%_{CROSSOVER}$ muito menores que 65%, fizeram com que o AG não explorasse as soluções de uma população adequadamente, aumentando o tempo de convergência do AG. Valores de $\%_{MUTAÇÃO}$ muito maiores que 9%, aumentaram a aleatoriedade do processo de otimização, aproximando o processamento do AG de uma busca aleatória. Valores de $\%_{MUTAÇÃO}$ muito menores que 9%, fizeram com que o AG não explorasse adequadamente o espaço de busca das possíveis soluções, aumentando as chances do AG ficar estacionado em um mínimo local.

R_{OBJ} foi definido tendo-se como objetivo a quantidade de soluções a serem apresentadas pelo AG, para os modos de operação do OTA.

5.2. Modos de operação para o OTA (investigados neste trabalho)

Com o objetivo de mapear as dimensões W e L , durante o processamento do AG, com diferentes objetivos de projeto para o OTA, três modos de operação foram investigados, sendo denominados OTA A, OTA B e OTA C. Esses modos e suas características são descritos na Tabela 3. Esses três modos foram adaptados de Eggermont et al. (1996). Nos três modos, B_{obj} foi considerado igual a 1,00, para que as dimensões dos pMOSFETs M3-M5 e M4-M6 sejam as mesmas (casadas).

Tabela 3 - Modos de operação do OTA investigados neste trabalho.

Modo	V _{DD} (V)	P _{tot} (W)	A _{v0_obj} (dB)	f _{T_obj} (MHz)	B _{obj}
OTA A	1,2	10.10 ⁻⁶	44	0,35	1,00
OTA B	2	40.10 ⁻⁶	65	1,8	1,00
OTA C	4	29.10 ⁻³	35	93	1,00

Conforme descrito na Tabela 2, os experimentos foram realizados com 20 rodadas do AG ($R_{OBJ} = 20$) sendo que, ao final de cada rodada, a solução encontrada pelo AG é registrada num arquivo. A Figura 28 ilustra o gráfico com o valor de $Eval_{GA}$ [média aritmética da avaliação dos melhores indivíduos do AG para o número de rodadas definido (R_{OBJ}), após um determinado número de indivíduos gerados (N_{AG})], em função de N_{AG} .

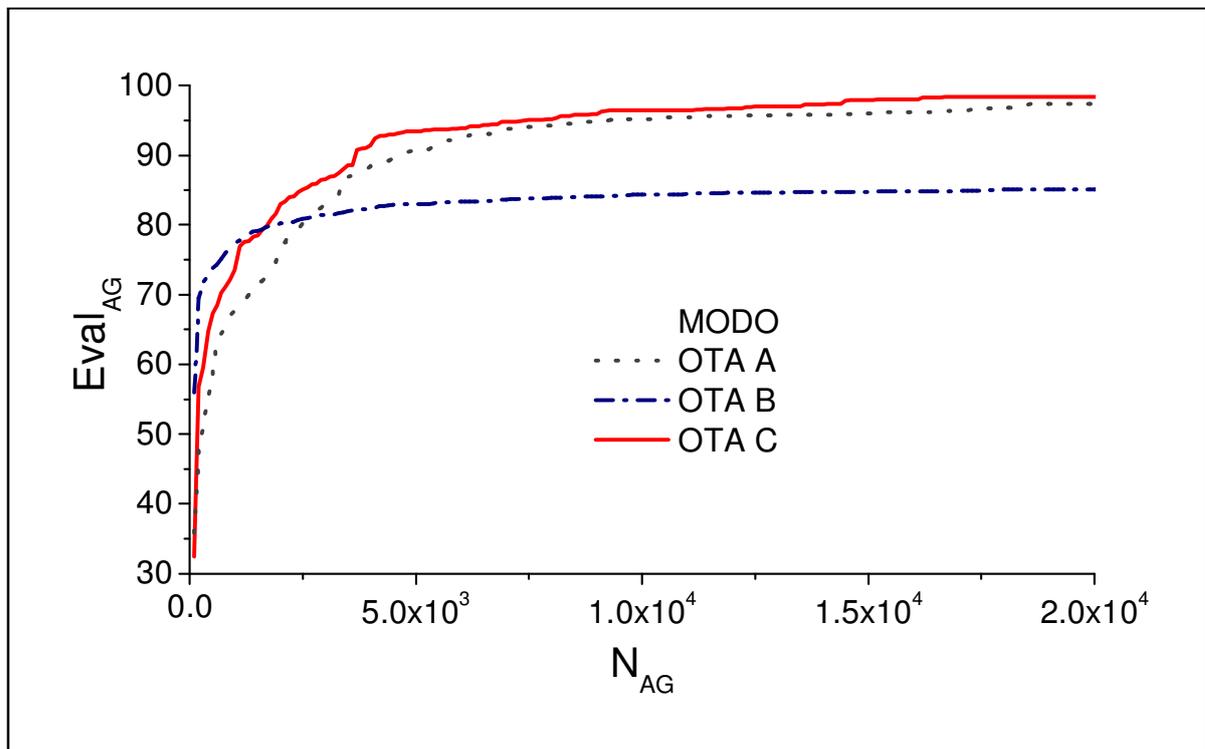


Figura 28 – Gráfico de evolução da avaliação do AG em função do número de indivíduos.

Pela Figura 28, é possível concluir que com aproximadamente 5000 indivíduos gerados ($N_{AG} = 5.10^3$) foi possível atingir, nos modos OTA A e OTA C, avaliações $Eval_{GA}$ acima de 95. Isso significa, que os objetivos descritos para esses casos, conforme a Tabela 3, foram atingidos. As Tabelas 4, 5 e 6 ilustram os resultados obtidos pelas melhores soluções encontradas pelo AG, comparados com os objetivos estabelecidos para a otimização.

Tabela 4 – Valores de A_{V0} obtidos pelo AG e os objetivos.

Modo	A_{V0_obj} (dB)	A_{V0} obtido pelo AG (dB)	Erro (%)
OTA A	44	44,1	0,2
OTA B	65	60,8	6,4
OTA C	34	36,9	8,5

Tabela 5 – Valores de f_T obtidos pelo AG e os objetivos.

Modo	f_{T_obj} (MHz)	f_T obtido pelo AG (MHz)	Erro (%)
OTA A	0,35	0,35	0,0
OTA B	1,8	2,1	16,0
OTA C	93	94,7	1,8

Tabela 6 – Valores de B obtidos pelo AG e os objetivos.

Modo	B_{obj}	B obtido pelo AG	Erro (%)
OTA A	1,00	1,00	0,0
OTA B	1,00	1,03	3,0
OTA C	1,00	0,99	1,0

5.3. Comparação entre a otimização por AG e a busca aleatória no projeto do OTA

Esta seção ilustra uma comparação da metodologia proposta nesta dissertação, com uma busca aleatória. Na busca aleatória, um conjunto de soluções, com tamanho igual a n_j , é aleatoriamente gerado e, em seguida, cada uma dessas soluções é avaliada, da mesma maneira que a avaliação no AG (GOLDBERG, 1989).

Considere $Eval_{ALEAT}(j)$ o valor de avaliação atribuído a uma solução aleatória j do conjunto de soluções gerado. A solução com maior valor de avaliação é armazenada na memória e um novo conjunto de soluções aleatórias é gerado. A cada novo conjunto de soluções aleatórias gerado, uma variável do número de gerações (G_{ALEAT}) é incrementada. Essas novas soluções geradas passam pela mesma avaliação que o conjunto anteriormente gerado. Os valores de avaliação, de cada uma das novas soluções aleatórias geradas, são comparados com o valor da melhor avaliação, obtida pelo conjunto de soluções aleatórias anterior. Caso haja uma solução com valor de avaliação maior do que aquela armazenada, a primeira passa a ficar armazenada na memória no lugar da segunda, para comparação com os

próximos conjuntos de soluções aleatórias a serem gerados. Esse processo repete-se um determinado número de vezes, até que um critério de parada seja satisfeito.

Para estabelecer aqui uma comparação entre a otimização por AG e a busca aleatória, o número de soluções aleatórias em um conjunto será considerado igual ao número de indivíduos em uma população do AG, ou seja, $n_j = n_i$. Os dois critérios de parada da busca aleatória são os mesmos empregados no AG. Isto é, o primeiro critério é o número total de indivíduos gerados na busca aleatória (N_{ALEAT}) que deve ser igual ao número de indivíduos a ser alcançado para a finalização de uma rodada do AG (N_{OBJ}), ou seja, $N_{ALEAT} = N_{OBJ}$, em que N_{ALEAT} é determinado pela equação (32):

$$N_{ALEAT} = G_{ALEAT} \cdot n_j , \quad (32)$$

onde N_{ALEAT} é o total de indivíduos gerados na busca aleatória; G_{ALEAT} é o número de gerações da busca aleatória e n_j é o número de soluções aleatórias que compõem um conjunto em uma geração.

O segundo critério é o número de rodadas da busca aleatória (R_{ALEAT}) que deve ser igual ao número de rodadas a serem realizadas pelo AG (R_{OBJ}), ou seja, $R_{ALEAT} = R_{OBJ}$, em que R_{ALEAT} é incrementado em uma unidade, sempre que $N_{ALEAT} = N_{OBJ}$, indicando que uma rodada foi finalizada. A cada rodada finalizada na busca aleatória, o valor de avaliação do melhor indivíduo armazenado na memória recebe valor zero. A Figura 29 ilustra o fluxograma do processo de busca aleatória.

Para o caso do experimento realizado nesta dissertação, o número total de rodadas (R_{OBJ}) é igual a 20. Para estabelecer-se uma comparação do desempenho da busca aleatória em comparação com a otimização por AG, é calculado o valor médio das melhores avaliações obtidas tanto pelo AG ($Eval_{AG}$), como pela busca aleatória ($Eval_{ALEAT}$), a cada geração, em 20 rodadas de ambos. A Figura 30 ilustra o gráfico com os valores das avaliações $Eval_{ALEAT}$ e $Eval_{AG}$, na busca de soluções para o projeto do OTA modo OTA C (vide Tabela 3), em função do número total de indivíduos do AG (N_{AG}) e soluções geradas pela busca aleatória (N_{ALEAT}).

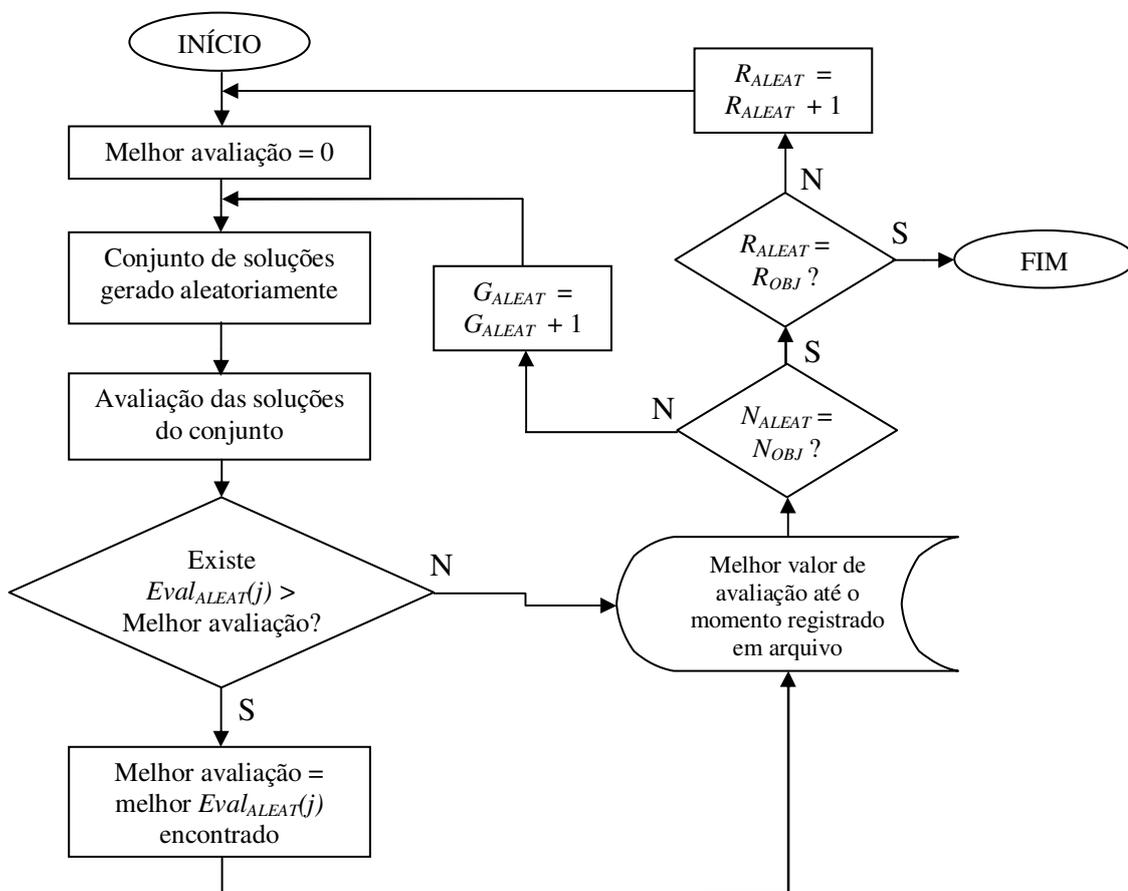


Figura 29 – Fluxograma da busca aleatória.

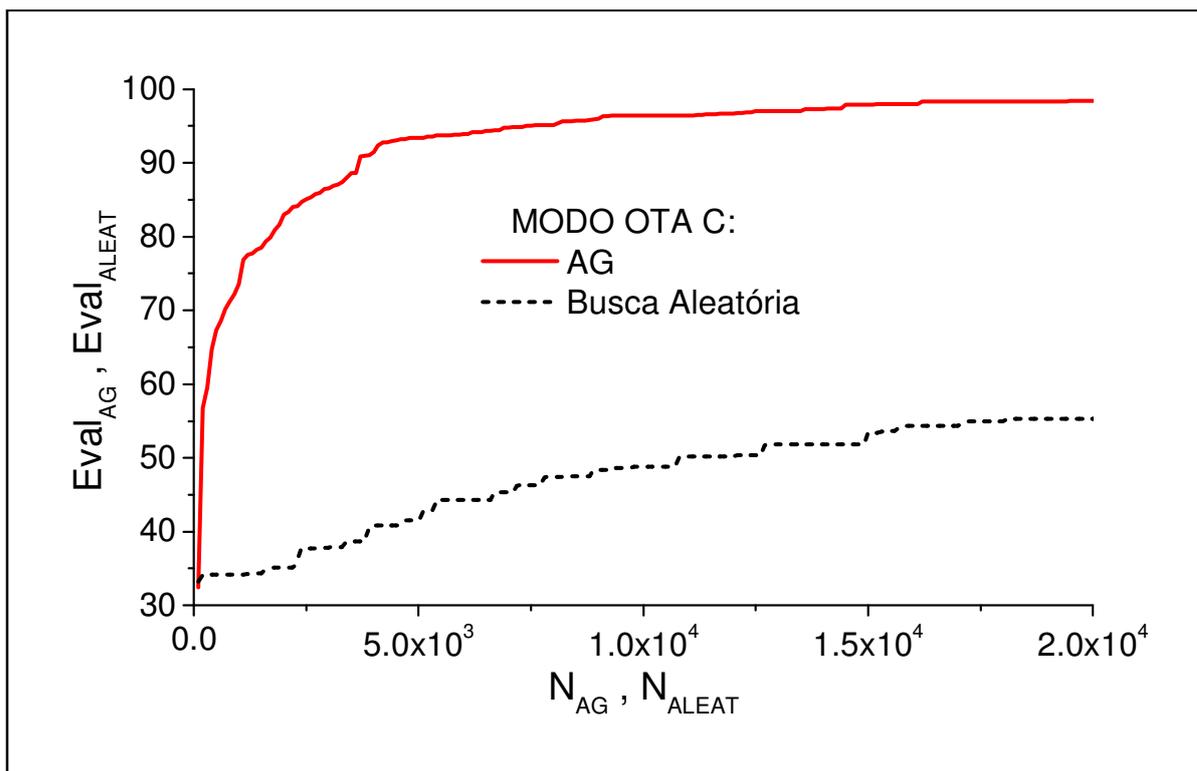


Figura 30 – Gráfico comparativo entre o desempenho da otimização por AG e busca aleatória.

Pela Figura 30, observa-se que a busca por AG é muito mais eficiente que a busca aleatória, pois com 20.000 soluções geradas por ambas as metodologias, o AG atinge avaliação média próxima de 100, enquanto a busca aleatória atinge avaliação próxima a 50, ou, aproximadamente, metade do valor de avaliação alcançada pelo AG. Com isso, conclui-se que, devido à complexidade do problema em questão de otimização do OTA, com o AG atinge-se resultados mais próximos aos objetivos requeridos pelo projetista, em muito menos tempo de processamento que a busca aleatória, conforme esperado.

5.4. Mapeamento das variáveis e análise das soluções encontradas pelo AG

Neste trabalho, as dimensões W e L dos transistores do OTA durante o processo de otimização do AG são mapeadas. O mapeamento significa que, a cada nova geração do AG, as dimensões W e L do transistor, modificadas simultaneamente pelos processos de reprodução e mutação, são registradas sequencialmente numa lista. O mapeamento permite um melhor entendimento das variações possíveis das dimensões W e L dos transistores do OTA, durante o processo de otimização por AG. A análise desse mapeamento, associada a diferentes modos de operação do OTA, permite uma compreensão das tendências de

determinação de W e L dos transistores, em função de diferentes características elétricas do OTA, como A_{v0} , f_T e B , objetivados pelo projetista.

Neste trabalho são investigados três modos de operação do OTA, conforme detalhado anteriormente na seção 5.2, Tabela 3. O mapeamento das dimensões dos transistores do OTA para cada modo, durante o processo de otimização do AG, é ilustrado nas figuras a seguir.

5.4.1. Mapeamento da dimensão de comprimento de canal (L) dos transistores do OTA

Serão ilustrados a seguir, os gráficos do mapeamento da dimensão de comprimento de canal (L), dos transistores M1 a M8 do OTA, durante o processamento do AG. As Figuras 31, 32 e 33 ilustram os mapeamentos dos comprimentos de canal (L) para os modos de operação OTA A, OTA B e OTA C, respectivamente.

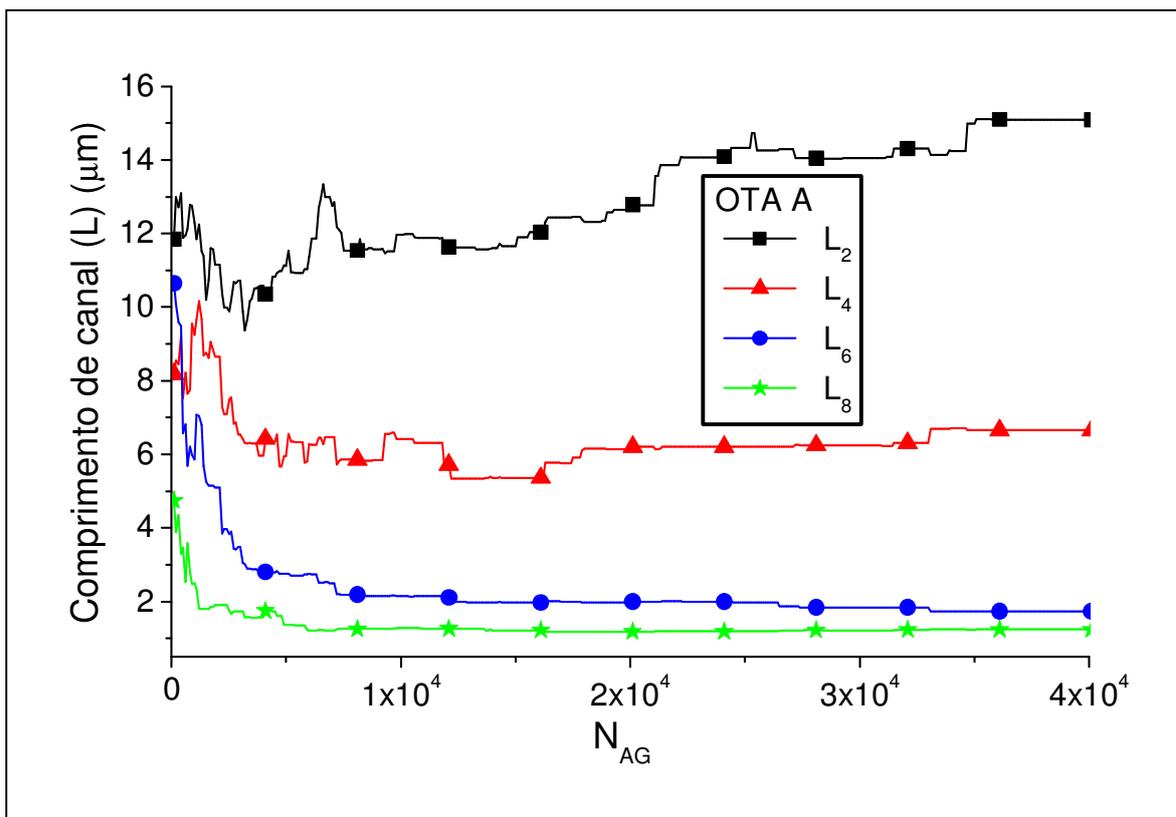


Figura 31 – Mapeamento dos comprimentos de canal para o modo OTA A.

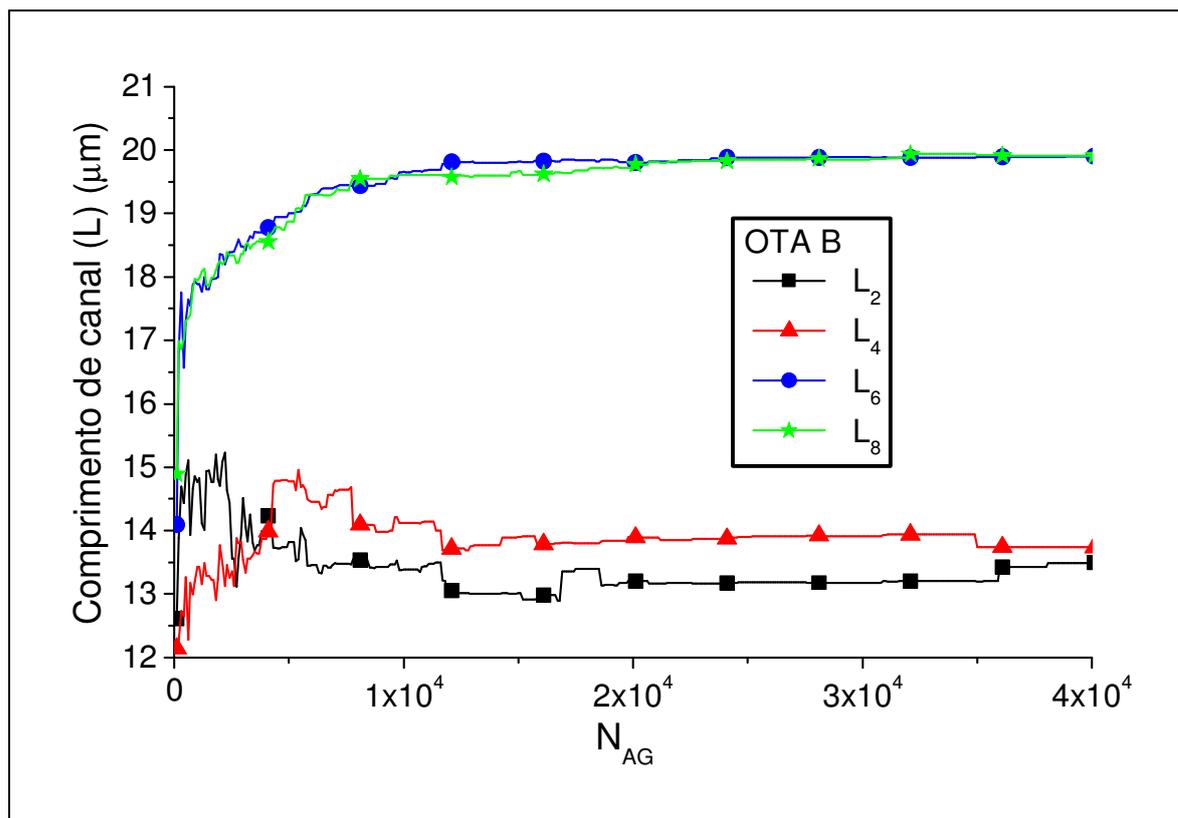


Figura 32 – Mapeamento dos comprimentos de canal para o modo OTA B.

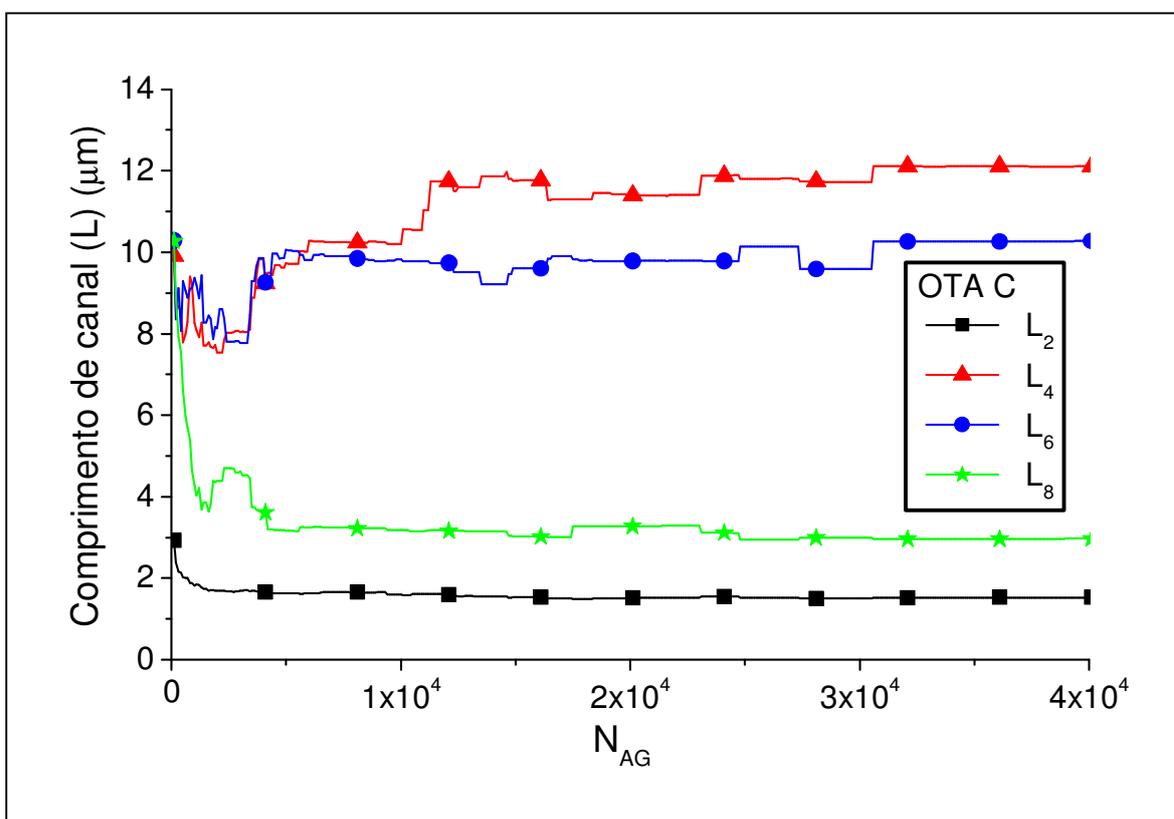


Figura 33 – Mapeamento dos comprimentos de canal para o modo OTA C.

Pelos gráficos ilustrados nas Figuras 31, 32 e 33 podemos concluir que, para o modo OTA B, as soluções otimizadas pelo AG resultaram em comprimentos de canal (L) de valores para M6 e M8 maiores que o modo de operação OTA A e OTA C, devido à maximização da tensão Early (V_{EA}) desses transistores. A principal diferença entre o modo de operação OTA B em relação à OTA A e OTA C é que OTA B possui valor objetivo de A_{V0} (A_{V0_obj}) maior que os outros dois modos. Como o valor de A_{V0} depende da tensão Early (conforme equação (13), seção 3.7) e, essa última, é diretamente proporcional ao comprimento de canal dos transistores M6 e M8 (conforme equação (7), seção 3.5), o comprimento de canal para M6 e M8 foi maior para OTA B, maximizando as tensões Early desses dois transistores.

Os gráficos ilustrados nas Figuras 31, 32 e 33, exibidas anteriormente, correspondem ao valor médio de L das 20 soluções otimizadas, dos quais pode-se realizar uma análise de tendências. Para efeito de determinação de L , em primeira ordem, são apresentadas a seguir, nas Tabelas 7, 8 e 9, as faixas de determinação de L , baseadas na maioria das respostas para essa variável, apresentadas nas 20 rodadas do AG.

Tabela 7 – Faixas de determinação dos comprimentos de canal dos transistores do par diferencial (L_1 e L_2), em função do modo de operação.

Modo de operação	Características relevantes	Faixas de determinação para L_1, L_2			
		1 a 5 μm	6 a 10 μm	11 a 15 μm	16 a 20 μm
OTA A	Baixo P_{tot} , médio A_{V0} , baixo f_T e $B = 1$				
OTA B	Médio P_{tot} , alto A_{V0} , médio f_T , $B = 1$				
OTA C	Alto P_{tot} , baixo A_{V0} , alto f_T , $B = 1$				

Tabela 8 – Faixas de determinação dos comprimentos de canal dos pMOSFETs de carga do par diferencial (L_3 e L_4), em função do modo de operação.

Modo de operação	Características relevantes	Faixas de determinação para L_3, L_4			
		1 a 5 μm	6 a 10 μm	11 a 15 μm	16 a 20 μm
OTA A	Baixo P_{tot} , médio A_{V0} , baixo f_T e $B = 1$				
OTA B	Médio P_{tot} , alto A_{V0} , médio f_T , $B = 1$				
OTA C	Alto P_{tot} , baixo A_{V0} , alto f_T , $B = 1$				

Tabela 9 – Faixas de determinação dos comprimentos de canal pMOSFETs do estágio de saída (L_5 e L_6), em função do modo de operação.

Modo de operação	Características relevantes	Faixas de determinação para L_5, L_6			
		1 a 5 μm	6 a 10 μm	11 a 15 μm	16 a 20 μm
OTA A	Baixo P_{tot} , médio A_{V0} , baixo f_T e $B = 1$				
OTA B	Médio P_{tot} , alto A_{V0} , médio f_T , $B = 1$				
OTA C	Alto P_{tot} , baixo A_{V0} , alto f_T , $B = 1$				

Tabela 10 – Faixas de determinação dos comprimentos de canal dos nMOSFETs do estágio de saída (L_7 e L_8), em função do modo de operação.

Modo de operação	Características relevantes	Faixas de determinação para L_7, L_8			
		1 a 5 μm	6 a 10 μm	11 a 15 μm	16 a 20 μm
OTA A	Baixo P_{tot} , médio A_{V0} , baixo f_T e $B = 1$				
OTA B	Médio P_{tot} , alto A_{V0} , médio f_T , $B = 1$				
OTA C	Alto P_{tot} , baixo A_{V0} , alto f_T , $B = 1$				

Pela Tabela 7, pode-se observar que, nos modos de operação que requerem maior A_{V0} (OTA A e B), os valores para os comprimentos de canal dos transistores do par diferencial (L_1 e L_2) são maiores do que para os modos de operação que requerem baixo A_{V0} e alto f_T (OTA C). No caso da Tabela 8, é possível observar-se que o modo de operação com baixa potência dissipada (OTA A), tem valores menores de comprimento de canal nos pMOSFETs de carga

do par diferencial (L_3 e L_4) do que os modos que requerem maior potência (OTA B e C). No caso dos comprimentos de canal dos pMOSFETs do estágio de saída (L_5 e L_6), conforme a Tabela 9, observa-se menores valores no modo de operação de baixa potência e, no caso do modo OTA C, que se caracteriza por alto f_T e baixo A_{V0} , nota-se um detalhe que não pode ser observado com o valor médio, em que a maioria das soluções se dividiram em duas faixas de valores distintas para L_5 e L_6 , sendo essas entre 1 a 10 μm e entre 16 a 20 μm . No caso da Tabela 10, pode-se observar que o modo de maior ganho (OTA B) resultou em valores maiores para L_7 e L_8 .

5.4.2. Mapeamento da dimensão de largura de canal (W) dos transistores do OTA

Os gráficos do mapeamento da dimensão de largura de canal (W), dos transistores M1 a M6 do OTA, durante o processamento do AG são ilustrados a seguir. As Figuras 34, 35 e 36 exibem os mapeamentos das larguras de canal (W) para os modos de operação OTA A, OTA B e OTA C, respectivamente.

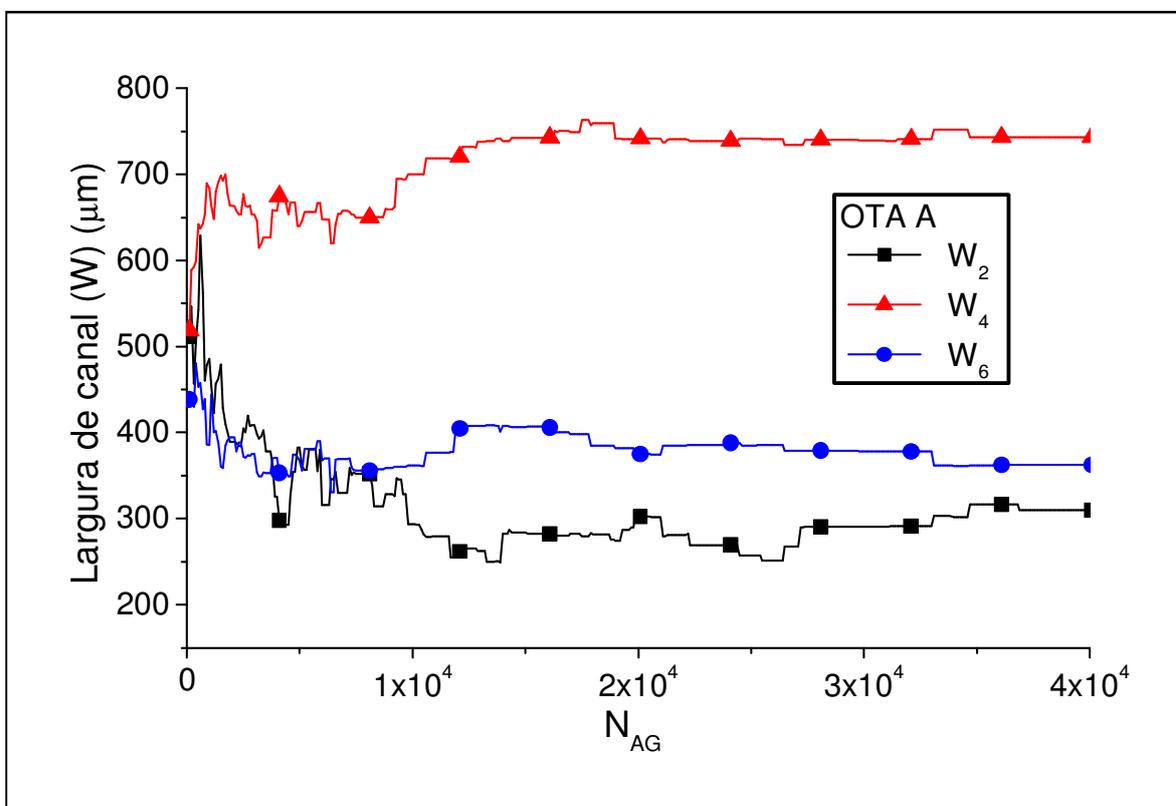


Figura 34 – Mapeamento das larguras de canal para o modo OTA A.

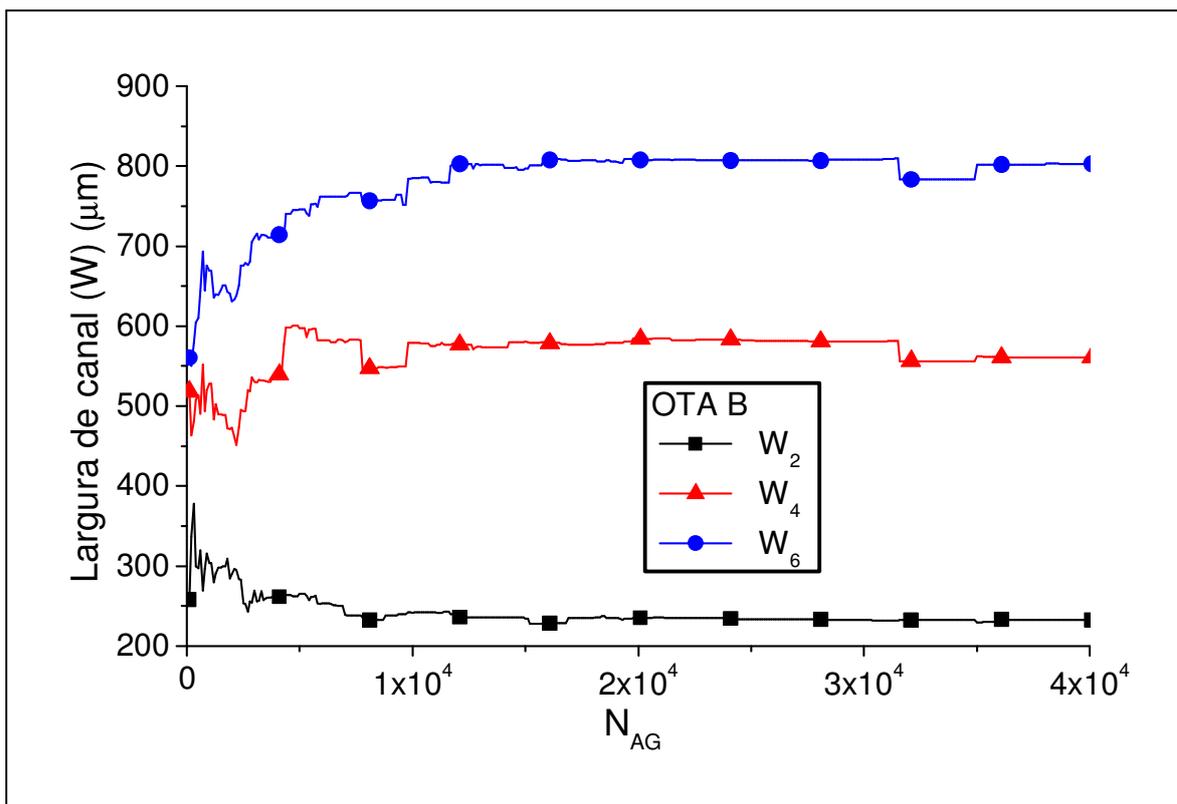


Figura 35 – Mapeamento das larguras de canal para o modo OTA B.

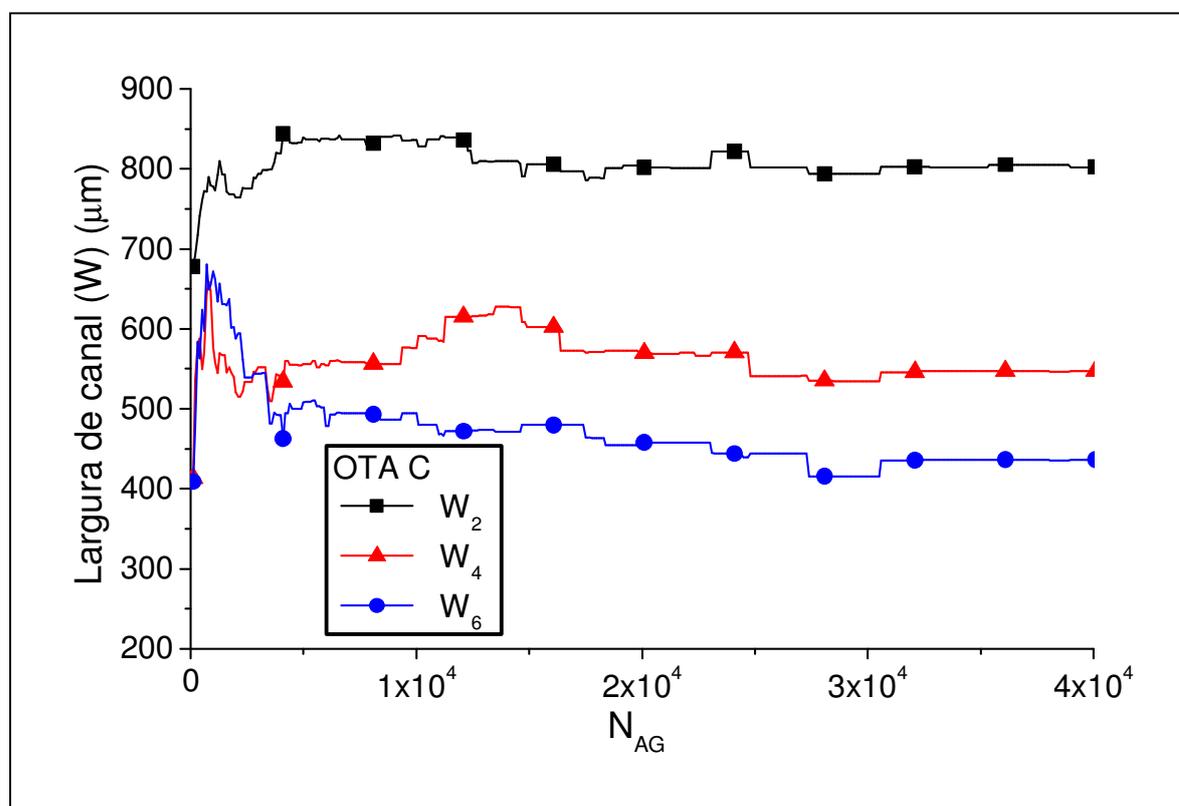


Figura 36 – Mapeamento das larguras de canal para o modo OTA C.

No caso das Figuras 34, 35 e 36, é possível observar que a faixa de valores médios das 20 rodadas do AG, para a largura de canal dos transistores (W) está entre 250 a 800, aproximadamente, para todos os modos aqui investigados, em concordância com Eggermont, 1996. Não é possível realizar uma comparação direta com Eggermont (1996), pois, nesta dissertação, B_{obj} é igual a 1, em todos os modos.

Analogamente aos comprimentos de canal (L) dos transistores, os gráficos ilustrados nas Figuras 34, 35 e 36, exibidas anteriormente, correspondem ao valor médio de W das 20 soluções otimizadas, dos quais pode-se realizar uma análise de tendências. Para efeito de determinação de W , em primeira ordem, no projeto do OTA, são apresentadas a seguir, nas Tabelas 11, 12 e 13, as faixas de determinação de W , baseadas na maioria das respostas para essa variável, apresentadas nas 20 rodadas do AG.

Tabela 11 – Faixas de determinação das larguras de canal dos transistores do par diferencial (W_1 e W_2), em função do modo de operação.

Modo de operação	Características relevantes	Faixas de determinação para W_1, W_2			
		1 a 250 μm	251 a 500 μm	501 a 750 μm	751 a 1000 μm
OTA A	Baixo P_{tot} , médio A_{v0} , baixo f_T e $B = 1$				
OTA B	Médio P_{tot} , alto A_{v0} , médio f_T , $B = 1$				
OTA C	Alto P_{tot} , baixo A_{v0} , alto f_T , $B = 1$				

Tabela 12 – Faixas de determinação das larguras de canal dos pMOSFETs de carga do par diferencial (W_3 e W_4), em função do modo de operação.

Modo de operação	Características relevantes	Faixas de determinação para W_3, W_4			
		1 a 250 μm	251 a 500 μm	501 a 750 μm	751 a 1000 μm
OTA A	Baixo P_{tot} , médio A_{v0} , baixo f_T e $B = 1$				
OTA B	Médio P_{tot} , alto A_{v0} , médio f_T , $B = 1$				
OTA C	Alto P_{tot} , baixo A_{v0} , alto f_T , $B = 1$				

Tabela 13 – Faixas de determinação das larguras de canal dos pMOSFETs do estágio de saída (W_5 e W_6), em função do modo de operação.

Modo de operação	Características relevantes	Faixas de determinação para W_5, W_6			
		1 a 250 μm	251 a 500 μm	501 a 750 μm	751 a 1000 μm
OTA A	Baixo P_{tot} , médio A_{v0} , baixo f_T e $B = 1$				
OTA B	Médio P_{tot} , alto A_{v0} , médio f_T , $B = 1$				
OTA C	Alto P_{tot} , baixo A_{v0} , alto f_T , $B = 1$				

Pela Tabela 11, pode-se observar que modos de operação com maiores ganhos resultaram em valores para as larguras de canal dos transistores do par diferencial (W_1 e W_2) menores. Na Tabela 12, os valores de largura de canal dos pMOSFETs de carga do par diferencial (W_3 e W_4) apresentaram-se maiores que 251 μm nos modos de operação de alto A_{v0} (OTA B) ou alto f_T (OTA C). Em particular, no modo de operação OTA C, que possui baixo A_{v0} e alto f_T , as soluções se distribuíram desde 251 μm até valores próximos de 1000 μm . Por fim, na Tabela 13, observa-se que o modo de operação com alto A_{v0} (OTA B) apresentou a maioria das soluções com valores de largura de canal para os pMOSFETs do estágio de saída (W_5 e W_6) entre 500 a 1000 μm e o modo de operação com alto f_T (OTA C) apresentou parte das soluções entre 1 a 500 μm e outra parte das soluções entre 751 e 1000 μm .

5.4.3. Mapeamento da relação W/L dos transistores do OTA

As Figuras 37, 38 e 39 a seguir, ilustram o mapeamento da relação W/L dos transistores M1 a M6 do OTA, durante o processamento do AG, para os modos OTA A, OTA B e OTA C, respectivamente.

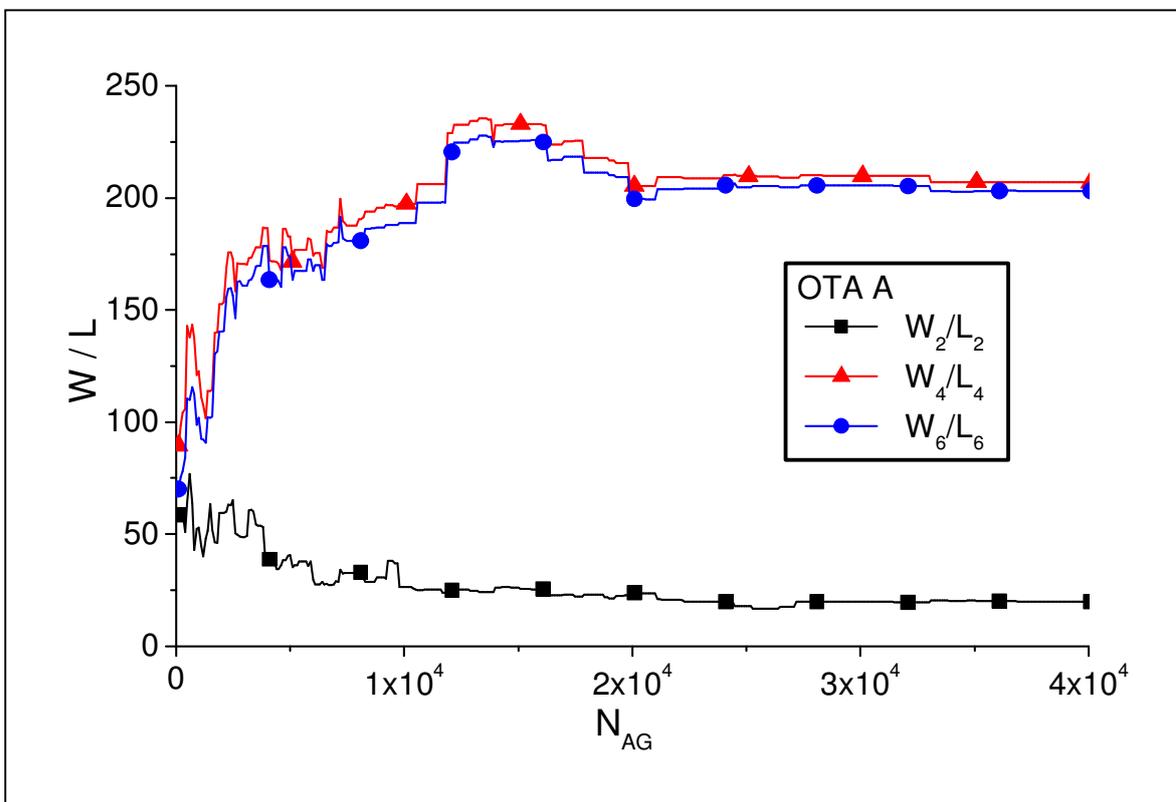


Figura 37 – Mapeamento da relação W/L para o modo OTA A.

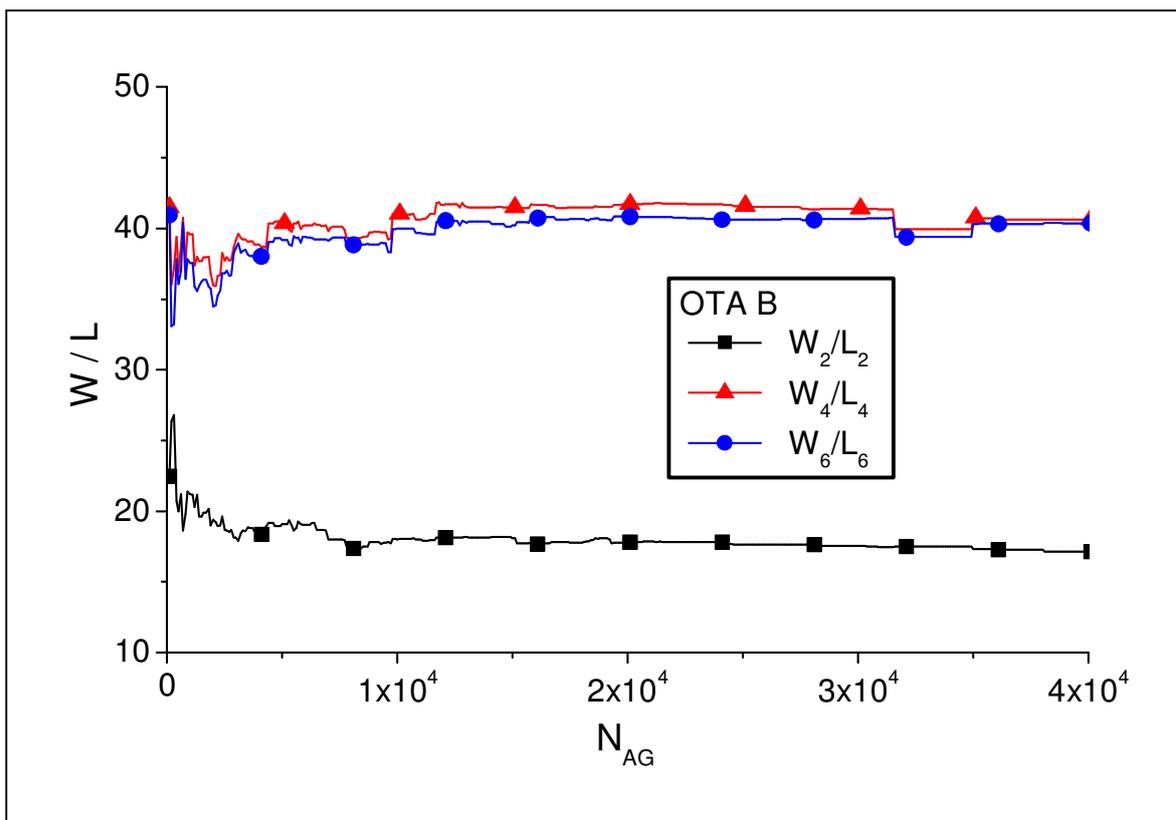


Figura 38 – Mapeamento da relação W/L para o modo OTA B.

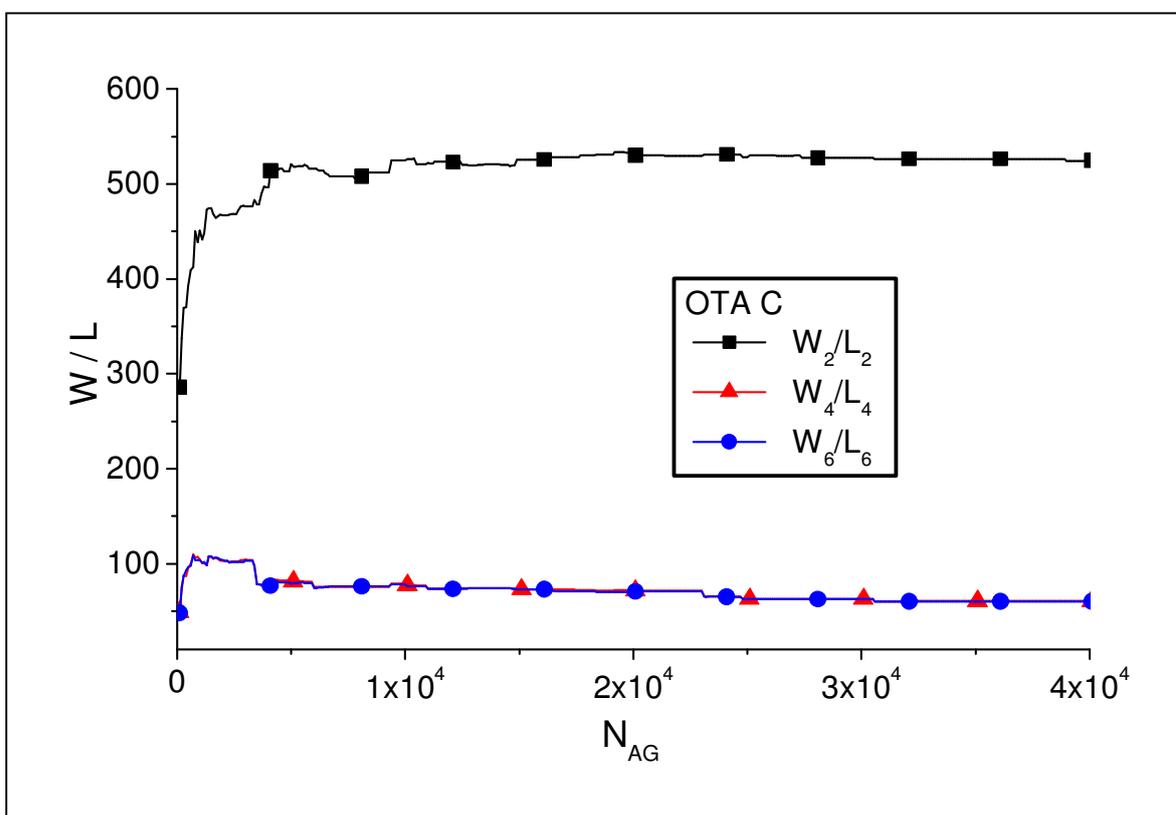


Figura 39 – Mapeamento da relação W/L para o modo OTA C.

Observa-se nos gráficos das Figuras 37, 38 e 39 que as relações W_6/L_6 e W_4/L_4 para os três modos investigados tendem a um mesmo valor. Isso se deve ao objetivo para o fator de ganho do espelho de corrente igual a 1 ($B_{obj} = 1$), pré-estabelecidos para a otimização por AG do OTA. Pela equação (12) do fator de ganho do espelho de corrente (apresentada na seção 3.6), essa característica elétrica do OTA somente terá valor igual a 1, se W_6/L_6 e W_4/L_4 tiverem o mesmo valor. Para os OTAs com abordagem de alto valor para A_{v0} (OTA A e OTA B), observa-se pelas Figuras 37 e 38, que os espelhos de corrente pMOSFET do estágio de saída, composto pelos transistores M4 e M6, apresentam valores de W/L maiores que o par diferencial, em contraste com o OTA C (alto f_T). Essa é uma informação que foi reportada na literatura pela primeira vez por Rego et al. (2009) através desse estudo.

5.4.4. Mapeamento da região de operação dos transistores do OTA

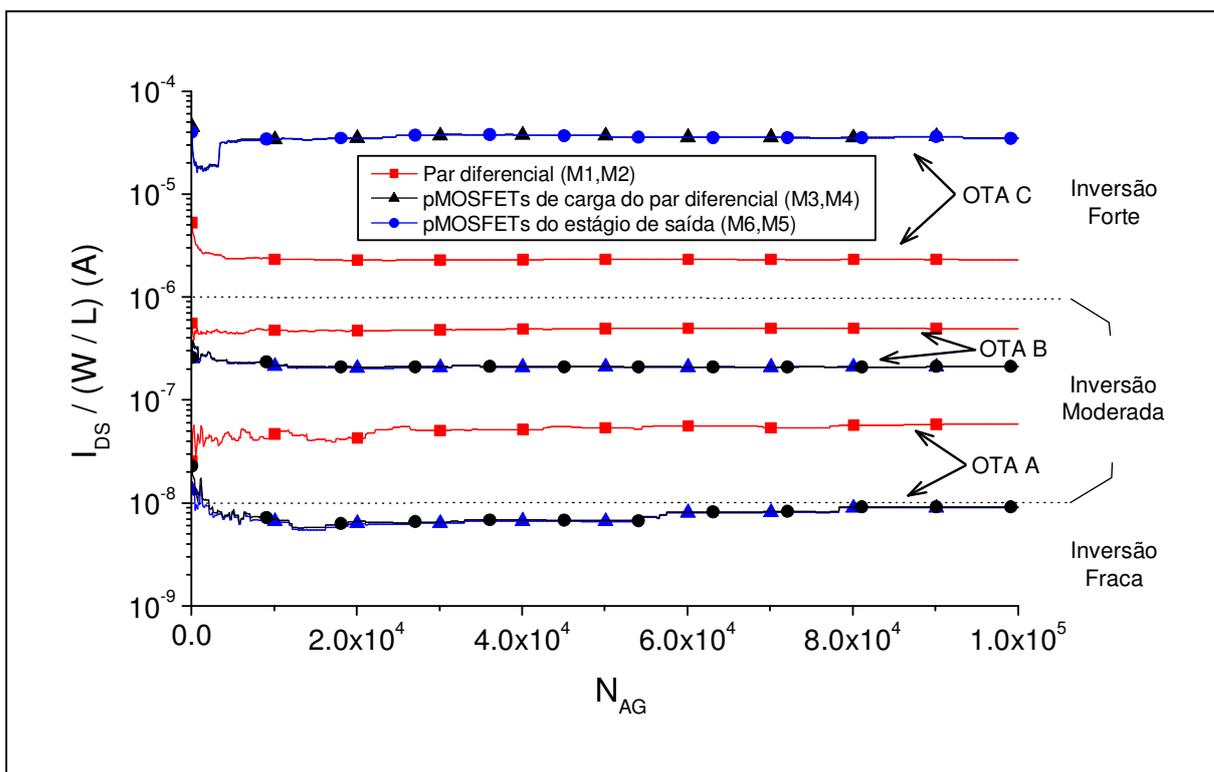


Figura 40 – Mapeamento de $I_{DS}/(W/L)$, com as regiões de operação, para OTA A, B e C.

A seguir, apresenta-se na Tabela 14, o gráfico da Figura 40 em formato tabular, destacando as regiões de operação para os transistores, em todos os modos de operação do OTA para melhor visualização.

Tabela 14 – Regiões de operação para os transistores encontrados pelo AG, para todos os modos de operação.

Modo de operação	Características relevantes	Região de operação dos transistores		
		Par diferencial M1-M2	Espelho de corrente M3-M4	Espelho de corrente M5-M6
OTA A	Baixo P_{tot} , médio A_{V0} , baixo f_T e $B = 1$	Moderada para fraca	Fraca para moderada	Fraca para moderada
OTA B	Médio P_{tot} , alto A_{V0} , médio f_T , $B = 1$	Moderada para forte	Moderada	Moderada
OTA C	Alto P_{tot} , baixo A_{V0} , alto f_T , $B = 1$	Forte para moderada	Forte	Forte

No caso do modo OTA C, o valor objetivo para f_T (f_{T_obj}) é maior do que nos modos OTA A e OTA B. Pela Figura 40, observa-se que para o modo OTA C, os transistores M1 e M2 (par diferencial) das soluções otimizadas pelo AG foram polarizados na região de inversão forte, onde os valores de $I_{DS}/(W/L)$ para esses transistores são maiores conseqüentemente. Com isso, pela Figura 40, pode-se concluir que dadas as condições de A_{V0} e f_T , descritas na Tabela 3, o par diferencial do OTA C precisa ser polarizado no início da inversão forte, próximo à região moderada, em contraste com os transistores dos espelhos de corrente M3-M5 e M4-M6.

Por outro lado, conforme ilustrado na Figura 40, para o OTA B, os nMOSFETs do par diferencial precisam ser polarizados na região de inversão moderada, mas os espelhos de corrente pMOSFET precisam ser polarizados próximos à inversão fraca, mais do que o par diferencial de modo a atingir A_{V0_obj} e f_{T_obj} .

No modo OTA A, caracterizado pelo menor valor de P_{tot} entre todos os modos investigados neste trabalho, médio A_{V0} e baixo f_T , o par diferencial precisa ser polarizado na inversão moderada, em contraste com o espelho de corrente M4-M6, que precisa ser polarizado na inversão fraca, como também reportado em Eggermont, 1996.

Quanto à região de polarização do par diferencial, é importante notar que essa característica é dependente também da corrente I_{DS} e essa, por conseqüência, depende da potência dissipada (P_{tot}) definida pelo projetista, para a otimização por AG. Nesta dissertação, o valor de P_{tot} para o modo OTA C é igual a 29 mW. Se o valor definido para P_{tot} for 20% ou

mais, abaixo de 29 mW, as soluções apresentadas pela otimização por AG não alcançam o valor de f_T próximo de 93 MHz e, por consequência, as avaliações apresentam $Eval_{AG}$ muito menor do que 100. Com isso, é possível concluir que projetos de OTA que exijam altas frequências, como o modo OTA C, necessitam de maior potência total dissipada que os modos OTA A e OTA B, em concordância com os projetos reportados em literatura como em Eggermont (1996). Contrariamente, nos modos OTA A e OTA B, ao aumentar-se a potência dissipada em 50% ou mais, as soluções apresentadas pelo AG, apresentam valores de $Eval_{AG}$ muito inferiores a 100, também confirmando o que é descrito pela literatura.

5.5. Análise das soluções para o OTA obtidas pelo AG, utilizando-se AIM-Spice

Nesta última seção do capítulo de experimentos e resultados deste trabalho, não se pretende realizar uma comparação direta entre as soluções obtidas pelo AG, considerando-se A_{V0_obj} e f_{T_obj} , e os resultados obtidos com o uso do AIM-Spice, uma vez que as equações empregadas na avaliação do AG proposto são equações de primeira ordem, e as equações empregadas pelo AIM-Spice são equações que aproximam-se mais do comportamento real do circuito. Pretende-se aqui, realizar uma análise preliminar com o uso do AIM-Spice, a fim de verificar-se a plausibilidade das soluções obtidas pelo AG.

Para essa análise preliminar, uma solução escolhida aleatoriamente dentre as 20 soluções obtidas para cada modo de operação do OTA, investigado neste trabalho (OTA A, OTA B e OTA C), foi aplicada a um *netlist* (arquivo texto com a descrição das interligações de um circuito eletrônico), compilado e simulado pelo *software* de simulação de circuitos AIM-Spice versão 5.2 (Estudantil).

Para a simulação com o AIM-Spice, foi necessário determinar o valor para as dimensões W_8 (W_7), $W_9 - L_9$ e $W_{10} - L_{10}$. Os critérios para a determinação dessas dimensões foram:

- a) $W_9 = W_{10}$, $L_9 = L_{10}$, $L_{10} = L_2$, $W_{10} = W_2$, no caso dos transistores M9 e M10;
- b) No caso de W_8 , esse foi ajustado analisando-se a curva $A_{V0} \times f$, obtida pelo AIM-Spice, de forma a obter o patamar mais constante possível para A_{V0} entre $f = 1$ e $f = f_0$.

As soluções otimizadas pelo AG e analisadas nessa seção, para cada modo, estão descritas na Tabela 15.

Tabela 15 – Soluções otimizadas pelo AG e verificadas utilizando-se AIM-Spice.

Modo	W, L	W ₁ ,	W ₃ ,	W ₅ ,	W ₇ ,	W ₉ ,	L ₁ ,	L ₃ ,	L ₅ ,	L ₇ ,	L ₉ ,
		W ₂	W ₄	W ₆	W ₈	W ₁₀	L ₂	L ₄	L ₆	L ₈	L ₁₀
		(μm)									
OTA A		223	939	255	1	223	18	9	2	1	18
OTA B		225	428	805	120	225	13	11	20	20	13
OTA C		681	395	495	100	681	1	1	2	2	1

Para realizar a simulação utilizando o AIM-Spice é necessário criar um arquivo que contenha a descrição do circuito do OTA, com sua topologia e parâmetros (valores associados aos dispositivos que compõem o circuito). Esse arquivo é denominado *netlist*. Na simulação realizada para as soluções apresentadas pelo AG, é utilizado um *netlist* que descreve o circuito do OTA de arquitetura apresentada na Figura 8. Desse *netlist*, são mantidos a arquitetura e parâmetros que descrevem os SOI MOSFETs em sua essência. São alterados os parâmetros de largura (W) e comprimento (L) dos transistores, além de um parâmetro adicional que representará indiretamente a tensão Early. Existe uma variedade de modelos que descrevem os transistores MOSFET no AIM-Spice, sendo que neste trabalho utiliza-se o modelo SOI BSIM3 (FOTY; 1997). Essa modelagem contém um parâmetro que permite a introdução da tensão Early indiretamente. A calibração do AIM-Spice foi feita com nMOSFETs e pMOSFETs reais, utilizados por Gimenez (2004).

A tensão Early é função do comprimento de canal dos transistores, conforme detalhado no capítulo 3 (seção 3.5), porém no caso da simulação por meio do *software* AIM-Spice, não é suficiente apenas alterar o valor de L (comprimento de canal) no *netlist*, é necessário alterar também um parâmetro que modifica o comprimento efetivo do canal dos transistores. No caso do AIM-Spice é possível modificar o comprimento efetivo (L_{eff}) do canal através do parâmetro denominado *LINT*. A equação abaixo ilustra o valor de L_{eff} em função do parâmetro *LINT* (FOTY; 1997):

$$L_{eff} = L - 2 \cdot LINT, \quad (33)$$

onde L_{eff} é o comprimento efetivo do transistor, L é o valor do comprimento de canal, determinado pelo AG e $LINT$ é o parâmetro de modulação do comprimento efetivo de canal do AIM-Spice.

Para encontrar o comportamento de $LINT$ em função da tensão Early para os transistores SOI MOSFET do OTA, realizou-se uma simulação inicial por meio do *software* AIM-SPICE, a fim de extrair-se o comportamento da corrente I_{DS} (corrente entre dreno e fonte) em função de V_{DS} (tensão entre dreno e fonte). Portanto, para essa simulação foi utilizado um arquivo *netlist* com os parâmetros de um SOI n e pMOSFETs, dispostos num circuito de acordo com a topologia apresentada na Figura 41, aplicado ao *software* AIM-Spice. Nesse *netlist* ainda, é descrita a forma de simulação, em que a tensão V_{DS} será variada na faixa entre 0 a 5 V, em passos de 0,05 V para cada valor de L , com intervalo entre 1 a 20 μm em passos de 1 μm . Desta maneira, uma curva como a ilustrada na Figura 11 (capítulo 3, seção 3.5) foi extraída pela simulação com AIM-Spice.

Através do gráfico de $V_{DS} \times I_{DS}$ obtido pela simulação para cada comprimento de canal L , foi realizada uma linearização da região de saturação e extrapolação por meio de uma reta até o ponto onde $I_{DS} = 0$, obtendo-se assim, a tensão Early (V_{EA}). De acordo com o valor de V_{EA} obtido pela reta de projeção para cada comprimento de canal L , o valor de $LINT$ foi ajustado de maneira a corresponder aos resultados obtidos pela equação (7) (capítulo 3, seção 3.5).

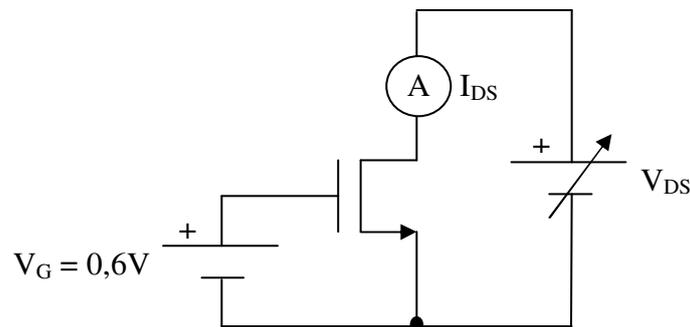


Figura 41 – Circuito para simulação do comportamento da tensão Early em função de $LINT$.

Utilizando-se o *netlist* de descrição do OTA e aplicando-se os valores de W e L obtidos em uma das rodadas, com os valores de $LINT$ ajustados, foi realizada uma simulação para cada modo de operação do OTA, descritos na Tabela 3 (OTA A, OTA B e OTA C). Foi

extraída dessa simulação com o AIM-Spice, a curva de $A_{v0} \times f$. Essa curva está ilustrada na Figura 42.

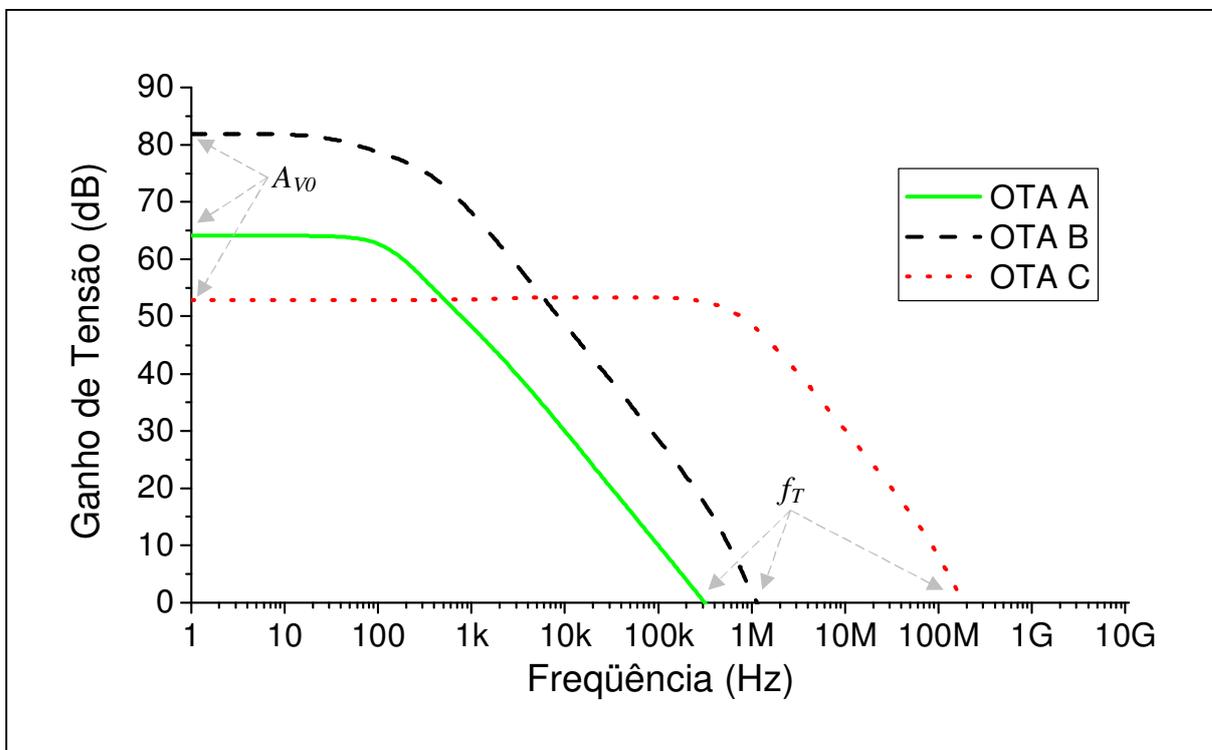


Figura 42 – Curva de A_{v0} (dB) x f (Hz) obtida pelo AIM-Spice para análise dos resultados obtidos pelo AG.

Pela Figura 42, pode-se observar que, para o modo OTA A, os valores de A_{v0} e f_T são aproximadamente 64 dB e 300 kHz, respectivamente. Para OTA B, A_{v0} é igual a 82 dB e f_T igual a 1,2 MHz, aproximadamente. Para OTA C, os valores são A_{v0} igual a 53 dB e f_T igual a 177 MHz, aproximadamente.

É possível concluir, observando-se a Figura 42, primeiramente que as soluções encontradas pelo AG são da ordem de grandeza dos valores experimentais reportados pela literatura, nos modos de operação OTA A, OTA B e OTA C, descritos na Tabela 3.

Ainda na Figura 42, é possível observar que, como esperado, o menor valor de A_{v0} obtido pelo AIM-Spice, corresponde ao modo OTA C, o maior valor de A_{v0} corresponde ao modo de OTA B e OTA A obteve valor de A_{v0} intermediário entre os outros dois modos. Observação análoga à realizada para A_{v0} pode ser realizada também para f_T . Esses resultados mostram que as respostas obtidas com o AIM-Spice estão de acordo com o esperado, em

ordem de grandeza, para A_{v0} e f_T , sem levar em consideração, por exemplo, a margem de fase do OTA, conforme mencionado anteriormente.

As Tabelas 16 e 17 ilustram os valores de f_T e A_{v0} , respectivamente, obtidos com o uso de AIM-Spice e os valores objetivos pré-estabelecidos pelo projetista, para cada modo de operação, conforme a Tabela 3

Tabela 16 – Valores de f_T , obtidos pelo AIM-Spice e os objetivos.

Modo	$f_{T,obj}$ (MHz)	f_T obtido pelo AIM-Spice (MHz)
OTA A	0,35	0,30
OTA B	1,8	1,2
OTA C	93	177

Tabela 17 – Valores de A_{v0} obtidos pelo AIM-Spice e os objetivos.

Modo	$A_{v0,obj}$ (dB)	A_{v0} obtido pelo AIM-Spice (dB)
OTA A	44	64
OTA B	65	82
OTA C	35	53

Como descrito nas Tabelas 16 e 17, os valores para f_T e A_{v0} obtidos pela simulação com AIM-Spice apresentaram valores próximos e superiores aos objetivos pré-estabelecidos pelo projetista. A diferença entre os valores objetivo (pré-estabelecido pelo projetista) e os valores obtidos pelo AIM-Spice, se devem a forma de avaliação do AG, baseada em equações de primeira ordem. No caso do AIM-Spice, as equações para a modelagem dos SOI MOSFETs se aproximam mais dos valores obtidos com SOI MOSFETs reais do que as equações de primeira ordem empregadas na avaliação do AG aqui proposto.

Dessa forma, o AG proposto pode ser um importante instrumento de geração do primeiro conjunto de soluções W e L para o início das simulações com o SPICE, e conseqüentemente reduzir de maneira significativa o tempo de desenvolvimento do circuito integrador analógico do OTA.

No próximo capítulo, último capítulo desta dissertação, apresenta-se as principais conclusões deste trabalho e possibilidades de desenvolvimentos subseqüentes a esta pesquisa.

6. CONCLUSÃO

Essa dissertação investigou a utilização do AG como solução na otimização multivariada e de múltiplos objetivos para o projeto do OTA, com o mapeamento das variáveis W , L , W/L e regime de operação dos transistores do OTA, durante o processo de otimização.

O OTA aqui investigado contém SOI MOSFETs em sua arquitetura, tecnologia com diversas vantagens sobre os MOSFETs convencionais (MARSHALL; NATARAJAN, 2002). São otimizadas aqui as dimensões L_1 a L_8 e W_1 a W_6 , para três objetivos, sendo esses o valor do ganho de tensão de malha aberta (A_{V0}), frequência de ganho de tensão unitário (f_T) e fator de ganho do espelho de corrente (B), formado pelos transistores M4 (M3) e M6 (M5), requeridos pelo projetista para o OTA.

O AG proposto nesta dissertação utiliza indivíduos (soluções potenciais) com alelos compostos de estrutura de dados de 11 *bits* e cada alelo contém o valor binário de uma dimensão W ou L de um transistor. O valor binário contido nos 11 *bits* do alelo é decodificado para um valor em micrometros, dada uma faixa de valores de W e L , também em micrometros, definida pelo projetista. A definição de uma faixa de W e L pelo projetista permite uma otimização mais eficiente do AG, com a redução do espaço de busca, para valores dentro do esperado pelo projetista ou num intervalo de valores viáveis para produção da pastilha semicondutora e redução do tempo de processamento. Os valores de faixa para W e L , utilizados nos experimentos deste trabalho, foram de 1 a 1000 μm e 1 a 20 μm , respectivamente, para permitir uma análise de convergência do mapeamento durante o processo de otimização. Essas faixas de W e L podem ser alteradas de acordo com as necessidades do projetista.

Os indivíduos do AG são avaliados com o emprego de equações de primeira ordem, resultando em soluções com valores aproximados, que contribuem para a redução do trabalho do projetista na obtenção de soluções finais, ajustadas pela utilização de ferramentas de simulação de circuitos eletrônicos como o SPICE.

O uso de curvas Gaussianas na avaliação dos indivíduos para cada objetivo, com valor máximo associado ao valor requerido pelo projetista, mostrou-se eficaz no processamento do

AG, permitindo que soluções que atingissem aos objetivos, fossem obtidas com um número relativamente pequeno de 5000 indivíduos totais gerados.

Nesta dissertação foram investigados três modos de operação distintos, denominados OTA A, OTA B e OTA C, com valores objetivos específicos para A_{V0_obj} , f_{T_obj} , B_{obj} e potência total dissipada. Em todos esses modos foi possível obter com o AG proposto, soluções com erro máximo de 16% em relação aos objetivos estabelecidos para a otimização, conforme descrito na seção 5.2 apresentada anteriormente.

Como principal contribuição desse estudo, foi apresentado um mapeamento das tendências de determinação das variáveis W e L no decorrer da otimização. Conseqüentemente, com o mapeamento das variáveis W e L , realizou-se o mapeamento dos parâmetros W/L e $I_{DS}/(W/L)$. Esse mapeamento foi possível devido à característica de otimização multivariada do AG, ou seja, otimização em que todas as variáveis W e L são modificadas simultaneamente, permitindo análise e compreensão das tendências na determinação dos valores de W e L . O mapeamento dos valores de W e L permitiu ainda, a proposição de regras preliminares de projeto, associadas a diferentes modos de operação do OTA.

O mapeamento foi realizado para todos os modos de operação aqui investigados (OTA A, OTA B e OTA C), e apresentados em formato de gráficos. Através desses gráficos, foi possível realizar-se uma análise das tendências de determinação das variáveis W e L , em função dos modos de operação, ou seja, de acordo com valores de A_{V0} , f_T e B , desejados pelo projetista. Abaixo, as principais conclusões que puderam ser tiradas das análises dos gráficos de mapeamento, levando em consideração os valores de A_{V0} , f_T e B como objetivos, e a potência total dissipada dada pelo projetista:

- a) Modos de operação com alto A_{V0} e baixo f_T (OTA A e B) requerem valores para L_1 e L_2 maiores que para os modos de operação com alto f_T e baixo A_{V0} (OTA C);
- b) Modos de operação com maior potência consumida, alto A_{V0} e baixo f_T (OTA B), requerem maiores valores para L_5 , L_6 , L_7 e L_8 em relação a outros modos de operação estudados. Por outro lado, modos de operação com valor médio para A_{V0} e baixa potência consumida (OTA A) requerem valores menores para L_5 , L_6 , L_7 e L_8 . No caso

de modos de operação com alto f_T e baixo A_{V0} (OTA C) os valores para L_7 e L_8 são inferiores a modos de operação de alto ganho (OTA B);

- c) Modos de operação com alto ou médio A_{V0} e baixo f_T (OTA A e B) requerem menores valores para largura de canal dos transistores do par diferencial (W_1 e W_2) que modos de operação com baixo A_{V0} e alto f_T (OTA C);
- d) Modos de operação com médio A_{V0} e baixa potência consumida (OTA A) requerem valores para a largura de canal para os pMOSFETs do estágio de saída (W_5 e W_6) menores que modos de operação com alto A_{V0} (OTA B);
- e) Quanto às regiões de polarização dos transistores, foi possível observar que modos de operação com alto f_T e baixo A_{V0} (OTA C) têm o par diferencial polarizado mais próximo da região moderada do que os espelhos de corrente M3-M4 e M5-M6. Essa situação se inverte no caso de modos de operação com maior A_{V0} e menor f_T (OTA A e B).

Apesar de não ser possível realizar uma comparação direta entre os resultados exibidos nesta dissertação e os resultados de Eggermont (1996) para os modos de operação OTA A e B, devido a diferenças no fator de ganho do espelho de corrente M3-M4 (B), é possível observar nas soluções apresentadas por Eggermont (1996), as conclusões exibidas nos itens a) - e), discutidos acima, para o OTA C.

Como propostas para continuidade deste trabalho, pode-se citar:

- a) Neste trabalho foram, na avaliação dos indivíduos, utilizadas equações de primeira ordem, que oferecem resultados aproximados do comportamento real do OTA. A integração do SPICE ao AG para a avaliação dos indivíduos pode levar a resultados mais precisos e próximos dos valores reais para as soluções otimizadas;
- b) Para uma análise mais completa do mapeamento e otimização levando em consideração outras características elétricas desejadas pelo projetista, pode-se introduzir outros objetivos à avaliação do AG, tais como a área total ocupada pelos

transistores na pastilha, objetivando os menores valores possíveis para W e L , margem de fase, *slew rate* e razão de rejeição em modo comum (CMRR);

- c) Outras topologias (arquiteturas) de OTA podem ser otimizadas utilizando AG, a fim de realizar-se uma análise comparativa entre as tendências de determinação dos valores de W e L , em diferentes topologias;
- d) Nesta dissertação, foi empregada uma média aritmética entre os múltiplos objetivos para a avaliação do AG. A utilização de técnicas como superfície de Pareto ótimo associada ao uso de *softwares* tipo SPICE na avaliação dos indivíduos, podem levar a resultados mais próximos do valor real para as soluções.

REFERÊNCIAS

ANDO, Shin; IBA, Hitoshi. Analog Circuit Design with a Variable Length Chromosome. In: IEEE PROCEEDINGS OF 2000, CONGRESS ON EVOLUTIONARY COMPUTATION, 200, USA, p 994-1001.

CHANG, C. Y.; SZE, Simon M. **ULSI Devices**, EUA: Editora John Wiley & Sons, Inc., 2000.

COLINGE, Jean-Paul; COLINGE, A. Cynthia. **Physics of Semiconductor Devices**. 2 ed. Massachusetts, EUA: Kluwer Academic Publishers, 2003. cap. 7.14.2, p. 228.

EGGERMONT, Jean-Paul; CEUSTER, Denis D.; FLANDRE, Denis; GENTINNE, Bernard; JESPER, Paul G. A.; COLINGE, Jean-Pierre Design of SOI CMOS Operational Amplifiers for Applications up to 300°C. In: IEEE JOURNAL OF SOLID-STATE CIRCUITS, 1996 v.31, n.2.

FJELDLY, T. A.; YTTERDAL, T.; SHUR, M. **Introduction to Device Modeling and Circuit Simulation**, EUA, Nova Iorque: Editora John Wiley & Sons, Inc., 1998.

FOTY, Daniel. **MOSFET Modeling With SPICE: Principle and Practice**, New Jersey, EUA: Editora Prentice Hall, Inc., 1997.

GIMENEZ, Salvador P. **Estudo do GC SOI nMOSFET e aplicações em amplificadores operacionais de transcondutância**. 2004, 115 f. Dissertação (Doutorado em Engenharia Elétrica) – Escola Politécnica da Universidade de São Paulo, São Paulo.

_____. Potential of Improved Gain in Operational Transconductance Amplifier Using 0.5 um Graded-Channel SOI nMOSFET for Applications in the Gigahertz Range. In: MICROELECTRONICS TECHNOLOGY AND DEVICES – SBMICRO 2005, 2005, Florianópolis – SC, Brazil.

GOLDBERG, David E. **Genetic Algorithms in Search, Optimization, and Machine Learning**. 27 ed., EUA: Editora Addison Wesley Longman, Inc., 1989.

NILSSON, N. J. **Artificial Intelligence: A New Synthesis**, EUA: Editora Morgan Kaufmann Publishers, 1998.

KOZA, John R. et al. Automated Synthesis of Analog Electrical Circuits by Means of Genetic Programming. In: IEEE TRANSACTIONS ON EVOLUTIONARY COMPUTATION, 1997a, EUA, v.1, n.2, p. 109-128.

_____. Design of a High-Gain Operational Amplifier and Other Circuits by Means of Genetic Programming. In: PROCEEDINGS OF 6TH. INTERNATIONAL CONFERENCE ON EVOLUTIONARY PROGRAMMING VI, 1997b, EUA, v. 1213, p.125 – 136.

_____. Synthesis of topology and sizing of analog electric circuits by means of genetic programming. In: COMPUTER METHODS IN APPLIED MECHANICS AND ENGINEERING, 2000, EUA, p. 459-482.

MARSHALL, Andrew; NATARAJAN, Sreedhar. **SOI Design: Analog, Memory and Digital Techniques**. Editora Kluwer Academic Publishers, 2002.

NATIONAL Semiconductors. **LM13700 Dual Operational Transconductance Amplifiers**, *Datasheet number DS007981*, Junho 2004.

REGO, Thiago T. do; GIMENEZ, Salvador P.; THOMAZ, Carlos E. Automatic Design of Analog Integrated Circuits by Means of Genetic Algorithms, 2008. In: 8TH STUDENTS FORUM ON MICROELETRONICS SFORUM'08, 2008, Gramado, Brasil.

_____. Mapping and Understanding the Multivariate and Multi-Objective Optimization Behavior of a SOI CMOS OTA Using Genetic Algorithms, 2009. In: 9TH MICROELECTRONICS STUDENTS FORUM ON MICROELECTRONICS SFORUM'09, 2009, Natal - RN, Brazil.

SANTINI, Cristina C. **Desenvolvimento de uma plataforma reconfigurável analógica para a evolução intrínseca de circuitos**. 2001, 118 f. Dissertação (Mestrado em Engenharia Elétrica) – Departamento de Engenharia Elétrica – Pontifícia Universidade Católica do Rio de Janeiro, Rio de Janeiro.

_____.; PACHECO, M. A.; AMARAL, José F. do. Síntese Evolucionária em Nanotecnologia. In: 1ST WORKSHOP EM NANOTECNOLOGIA E COMPUTAÇÃO BIOINSPIRADA, 2004, Rio de Janeiro, Brasil.

SEDRA, Adel S.; SMITH, Kenneth C. **Microeletrônica**. 4 ed., São Paulo: Editora Makron Books, 2000.

SILVEIRA, Fernando; FLANDRE, Denis; JESPERS, Paul G. A. A gm/ID Based Methodology for the Design of CMOS Analog Circuits and Its Application to the Synthesis of a Silicon-on-Insulator Micropower OTA. IEEE JOURNAL OF SOLID-STATE CIRCUITS, 1996, v.31, n.9.

SMEDT, B. D.; GIELEN, G. G. E., WATSON: Design Space Boundary Exploration and Model Generation for Analog and RF IC Design. In: IEEE Trans. on Computer-Aided Design of Integrated Circuits and Systems, Fevereiro 2003, vol. 22, no. 2, p. 213-224.

SWART, B.; HOLLINGWORTH, J., CASHMAN, M., GUSTAVSON, P. **Borland C++ Builder 6: Developer's Guide**. 2 ed., EUA: Editora Sams Publishing, 1097 p., 2003.

WÓJCIKOWSKI, M.; GLINIANOWICZ, J.; BIALKO, M. System for Optimization of Electronic Circuit Using Genetic Algorithm. In: IEEE International Conference on Electronics, Circuits and Systems, 1996 ICECS'96, 13 a 16 de Outubro, 1996, Rodos – Grécia, p. 247-250.

ZEBULUM, Ricardo S.; PACHECO, Marco A.C.; VELLASCO, Marley M. B. R. **Evolutionary Electronics: Automatic Design of Electronic Circuits and Systems by Genetic Algorithms**. EUA: Editora CRC, 2002.

ANEXO A – ILUSTRAÇÕES DAS JANELAS DO *SOFTWARE* DESENVOLVIDO NESTE
TRABALHO PARA O ESTUDO DO OTA

Nas Figuras a seguir, são ilustradas as telas do *software* do AG proposto, desenvolvido nesta dissertação para o estudo OTA.

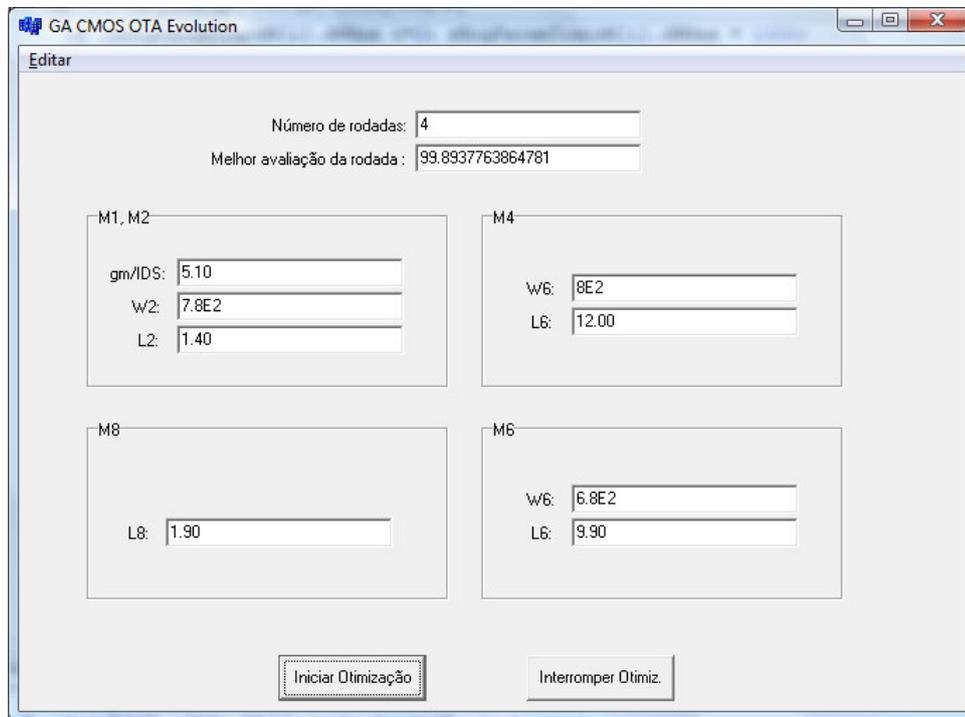


Figura 43 – Ilustração da janela principal do *software*, onde são exibidas as variáveis em otimização (dimensões W e L dos transistores do OTA), a rodada atual e a melhor avaliação obtida até o momento, durante o processo de otimização.

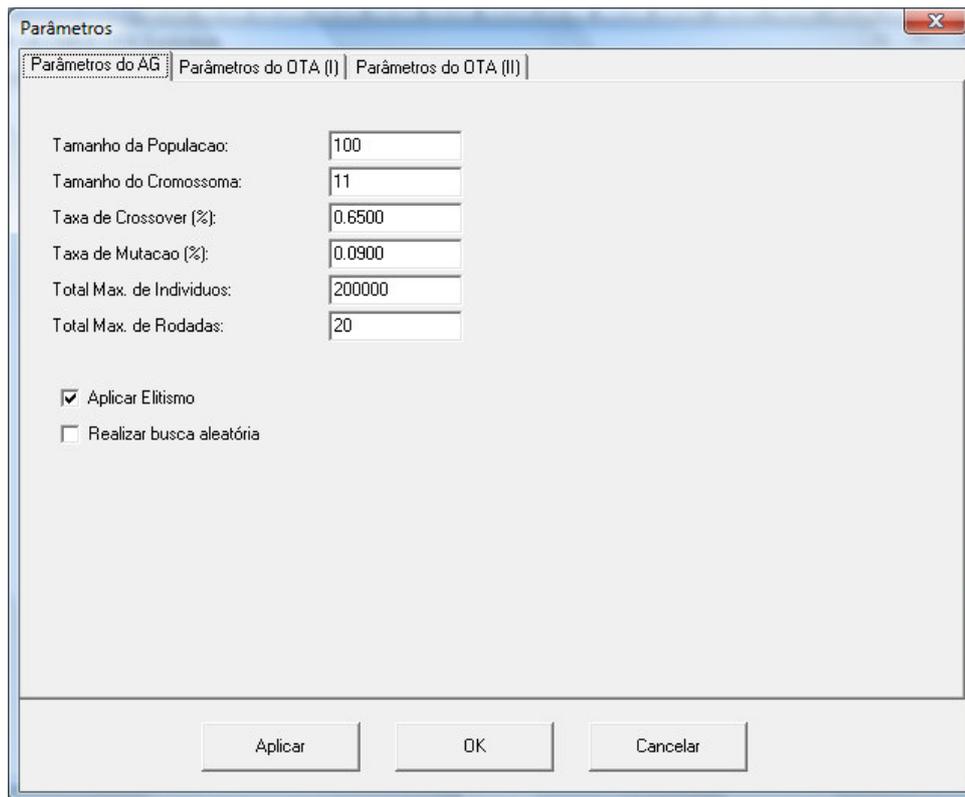


Figura 44 – Janela dos parâmetros do AG e OTA para o *software*, acessada através do menu suspenso “Editar” da janela principal.

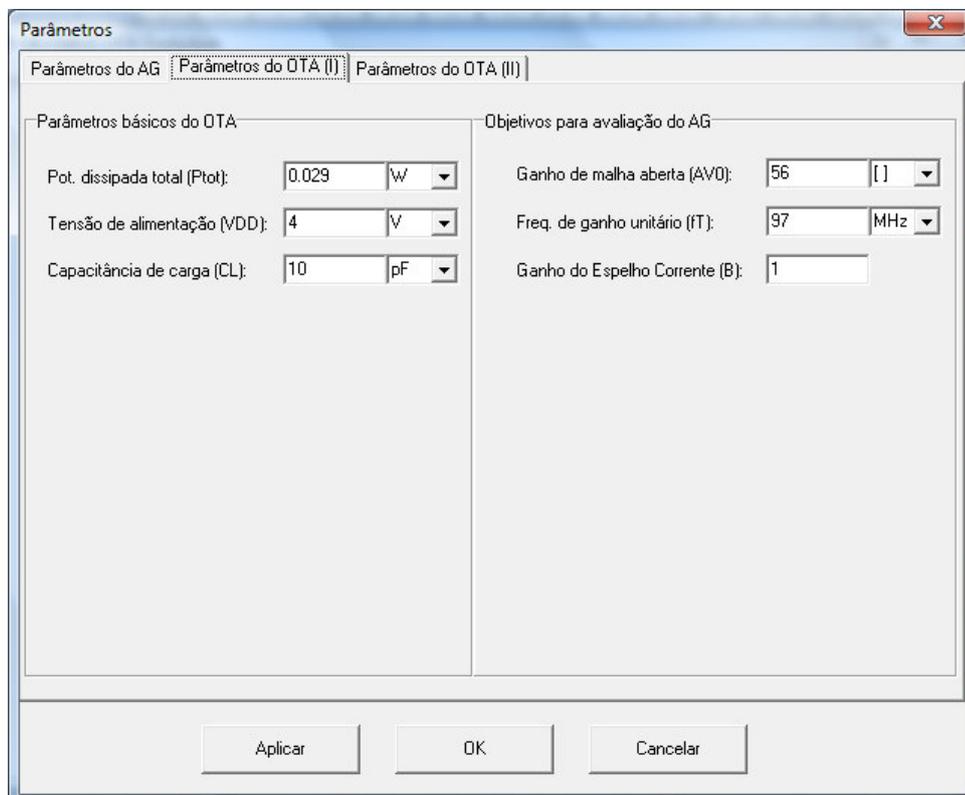


Figura 45 – Janela onde são determinados pelo projetista, V_{DD} , C_L e P_{tot} , além dos valores dos objetivos A_{V0_obj} , f_{T_obj} e B_{obj} .

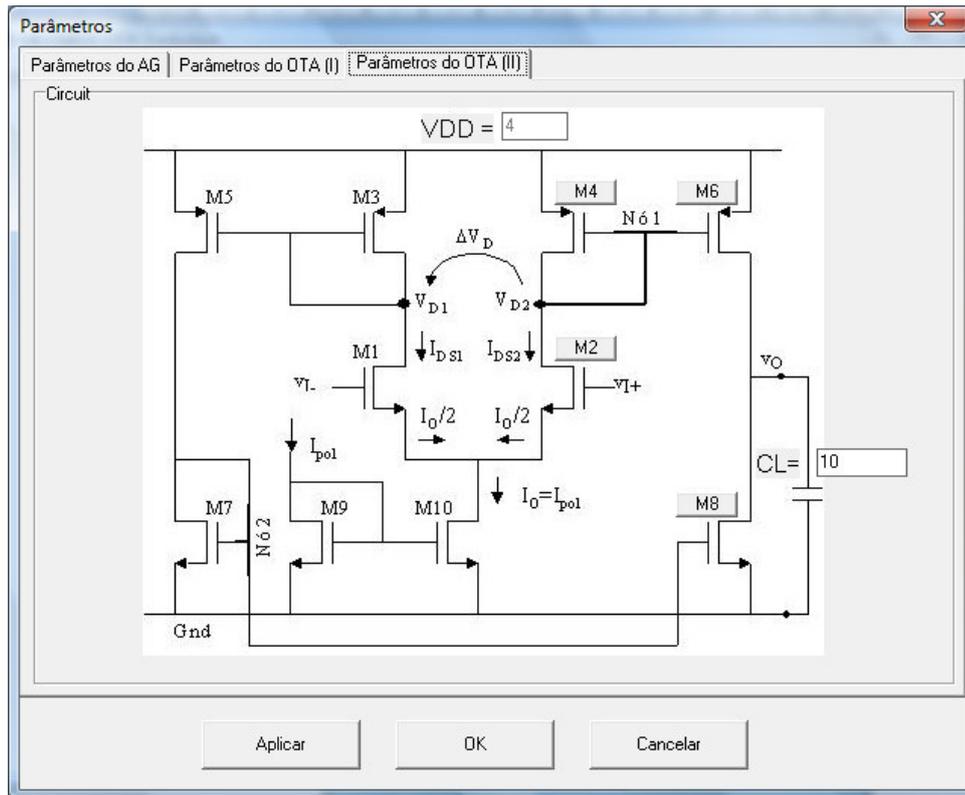


Figura 46 – Janela onde o projetista acessa a janela dos parâmetros das faixas W_{min} , W_{max} , L_{min} e L_{max} para cada transistor.

The screenshot shows a window titled 'Parâmetros Transistor M6'. The window has a close button (X) in the top right corner. The 'Cte p/ tensão Early (V/um):' field is set to 7. The 'Faixas para otimização' section contains four input fields: 'W min:' set to 1, 'W max:' set to 1000, 'L min:' set to 3, and 'L max:' set to 12. The window has 'OK' and 'Cancelar' buttons at the bottom.

Figura 47 – Janela onde o projetista determina as faixas W_{min} , W_{max} , L_{min} e L_{max} para o transistor selecionado na janela de parâmetros “Parâmetros do OTA (II)”.

```

ga_solucoes.txt - Bloco de notas
Arquivo  Editar  Formatar  Exibir  Ajuda
*** Avaliacao obtida: 99.999455
*** Ganho Av0 obtido: 56.041619
*** Freq. ft obtida: 92.933297 MHz
*** B: 1.000044
M2: gm/Ids=4.832203; W=793.100000; L=1.500000;
M4: W=450.500000; L=1.400000;
M6: W=965.400000; L=3.000000;
M8: W=0.000000; L=3.700000;
***

*** Avaliacao obtida: 99.844589
*** Ganho Av0 obtido: 56.711123
*** Freq. ft obtida: 91.649093 MHz
*** B: 1.000965
M2: gm/Ids=4.761046; W=781.400000; L=1.500000;
M4: W=847.300000; L=10.800000;
M6: W=267.000000; L=3.400000;
M8: W=0.000000; L=3.400000;
***

*** Avaliacao obtida: 99.998102
*** Ganho Av0 obtido: 55.931772
*** B: 1.000957
*** Soma W x L: 0.000000 um2
M2: gm/Ids=4.837947; W=582.300000; L=1.100000;
M4: W=759.900000; L=3.100000;
M6: W=809.700000; L=3.300000;
M8: W=0.000000; L=3.300000;
***

*** Avaliacao obtida: 99.998267
*** Ganho Av0 obtido: 56.065519
*** Freq. ft obtida: 92.972930 MHz

```

Figura 48 – Arquivo texto formatado com as soluções Q_{SOL} para as dimensões W e L dos transistores do OTA, gerados pelo *software* do AG.

ANEXO B – ARTIGOS DO AUTOR, PUBLICADOS EM CONGRESSOS