

ANÁLISE DO COMPRIMENTO EFETIVO DA ASSOCIAÇÃO ASSIMÉTRICA DE SOI nMOSFETs

Lucas Andrade Sobreira Santos¹, Michelly de Souza
Departamento de Engenharia Elétrica – Centro Universitário FEI
lucas-andrade2011@live.com, michelly@fei.edu.br

Resumo: Este projeto tem como objetivo o estudo do comprimento efetivo de canal da associação série assimétrica de transistores FD SOI através de simulações numéricas bidimensionais. Através da extração de variáveis internas, tais como concentração de elétrons, potencial e campo elétrico, será analisado o funcionamento da estrutura, buscando correlacionar o aumento do comprimento efetivo às características elétricas da estrutura.

1. Introdução

A tecnologia SOI tem se tornando uma importante alternativa para a contínua redução das dimensões enfrentadas pela tecnologia CMOS convencional, devido às melhorias propiciadas tais como redução nas capacitâncias de junção e maior mobilidade dos portadores na região do canal, assim minimizando ou retardando a ocorrência de efeitos parasitários indesejáveis, como as capacitâncias de junção entre fonte/dreno e substrato, ocorrência de efeitos de canal curto [1].

Uma alternativa utilizada para melhorar o desempenho analógico da tecnologia SOI é a utilização da configuração *self-cascode*, que consiste na associação série de dois transistores, na qual as portas são curto-circuitadas, desta forma operando como se fosse um único transistor [2]. Normalmente, estes dois transistores possuem a mesma concentração de dopantes na região do canal, tendo então a mesma tensão de limiar. A esta associação dá-se o nome de associação simétrica de transistores (S-SC). Considerando a mesma largura de canal para os dois transistores que formam esta estrutura, o comprimento efetivo de canal (L_{ef}) é a soma dos comprimentos destes.

Alguns trabalhos na literatura demonstram que caso a tensão de limiar do transistor próximo ao dreno da estrutura composta for reduzida, vantagens adicionais são obtidas, tais como aumento da transcondutância (g_m), menor condutância de saída e aumento da tensão de ruptura [3]. As curvas de g_m desta associação série assimétrica (A-SC) mostram que dopando os transistores com diferentes concentrações de dopantes na região de canal, o comprimento efetivo da associação de transistores tende ao comprimento de canal do transistor fortemente dopado, próximo a fonte da estrutura composta, quando o transistor está em saturação. Contudo com o aumento da tensão da porta (V_G), as concentrações de elétrons dos dois transistores se tornam semelhantes, e com isso o comprimento efetivo do canal se aproxima da soma dos comprimentos de canal dos dois transistores, porém sem que isto resulte na diminuição da corrente de dreno. Neste trabalho, é estudado, por meio de simulações numéricas, o comprimento de canal

efetivo da associação série assimétrica de transistores SOI nMOSFET em função das tensões aplicadas.

2. Associação Série de Transistores MOS

Na associação série assimétrica (A-SC) de transistores SOI, os transistores apresentam concentrações de dopantes diferentes na região de canal. O transistor próximo à fonte (M_S) apresenta concentração de dopantes com valores habitualmente utilizados em transistores SOI totalmente depletados convencionais, responsável por fixar a tensão de limiar. O transistor próximo ao dreno (M_D) apresenta a concentração de dopantes natural da lâmina, e é responsável por diminuir o campo elétrico [3], conforme apresentado esquematicamente na Figura 1. Nesta figura é apresentado o perfil transversal da associação série assimétrica de SOI nMOSFETs, indicando os eletrodos de porta (V_G), substrato (V_B), fonte (V_S) e dreno (V_D), as espessuras dos óxidos de porta (t_{oxf}) e enterrado (t_{oxb}) e da camada de silício (t_{Si}). L_S e L_D são os comprimentos de canal dos transistores individuais próximos à fonte e ao dreno, respectivamente.

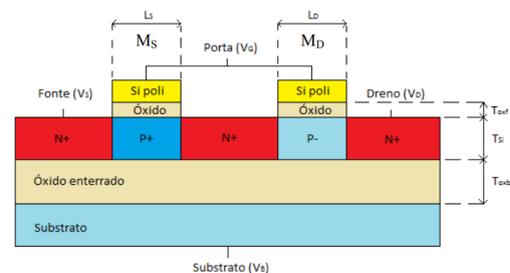


Figura 1 - Perfil da associação série assimétrica SOI nMOSFET (A-SC SOI nMOSFET).

3. Metodologia

A fim de verificar a variação do comprimento de canal com a polarização dos terminais da A-SC, foram realizadas simulações bidimensionais, utilizando o software Atlas (Simulador Bidimensional de Dispositivos) [4]. Foram simuladas associações simétrica e assimétrica de transistores com $L_S = L_D = 2\mu\text{m}$. Transistores uniformemente dopados com alta concentração de dopantes no canal também foram simulados para comparação. Os parâmetros tecnológicos utilizados na simulação são apresentados na Tabela 1.

Tabela 1 – Valores das constantes utilizadas.

Parâmetro	Valor
Espessura da camada de silício (T_{Si})	80 nm
Espessura do óxido de porta (T_{oxf})	31 nm
Espessura do óxido enterrado (T_{oxb})	400nm
Concentração de dopantes M_S (N_{AHD})	$6 \times 10^{16} \text{ cm}^{-3}$
Concentração de dopantes M_D (N_{ALD})	$1 \times 10^{15} \text{ cm}^{-3}$

4. Resultados e Discussão

As Figuras 2 e 3 apresentam a distribuição de potencial ao longo do comprimento da S-SC e A-SC, respectivamente, para $V_{DS}=50$ mV para vários V_{GS} . Na S-SC, que apresenta a mesma tensão de limiar para M_S e M_D , o potencial aplicado se distribui entre os dois transistores, apresentando níveis semelhantes nos dois transistores. Isto pode ser visto na Figura 4, que apresenta a tensão no nó intermediário, V_X . No caso da A-SC, para baixo valor de V_{GS} , a diferença entre os potenciais das duas regiões permite entender M_D como uma extensão da região de dreno, fazendo com que o comprimento efetivo da A-SC tenda ao comprimento de M_S . Neste caso, quase toda a tensão aplicada ao dreno chega ao transistor M_S , conforme visto na Figura 5. Quando V_{GS} aumenta, a distribuição de potencial tende à da S-SC.

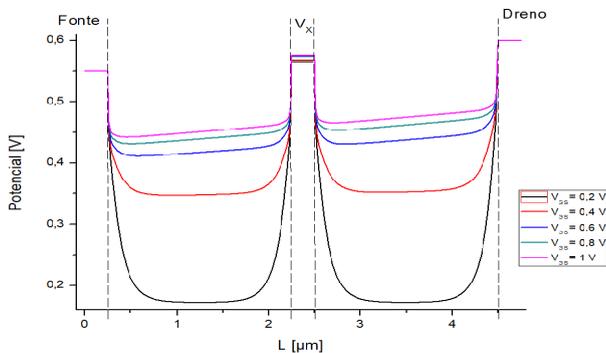


Figura 2 - Distribuição de potencial em função do comprimento da estrutura S-SC.

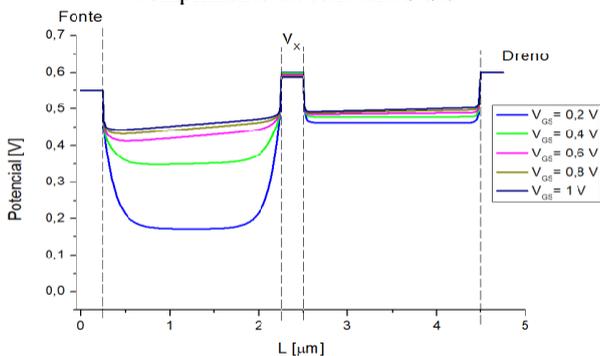


Figura 3 - Distribuição de potencial em função do comprimento da estrutura A-SC.

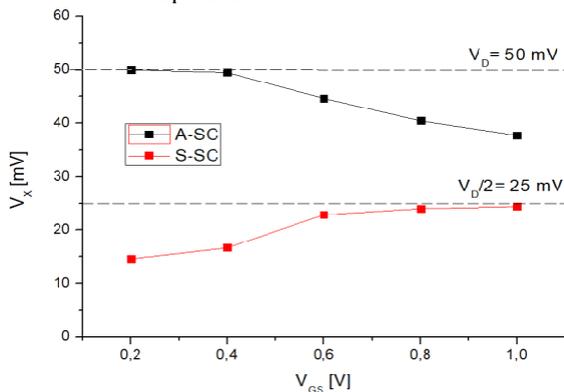


Figura 4 - Tensão V_X em função de V_{GS} para A-SC e S-SC com $V_D=50$ mV.

Para verificar a variação do comprimento efetivo de canal (L_{ef}), foram feitas simulações da corrente de dreno

(I_{DS}) em função da tensão aplicada à porta, para $V_{DS} = 50$ mV, para a S-SC, A-SC (com $L_S=L_D=2\mu m$) e diferentes transistores únicos, com comprimento de canal entre $2 \mu m$ e $4 \mu m$. Estas curvas são apresentadas na Figura 5. Nota-se que a S-SC apresenta I_{DS} praticamente idêntica à do transistor com $L=4\mu m$, que corresponde à soma de L_S e L_D . Por outro lado, a A-SC apresenta maior valor da I_{DS} do que S-SC, se aproximando à do transistor isolado mais curto para baixos valores de V_{GS} . Porém, aumentando V_{GS} a corrente sofre uma redução.

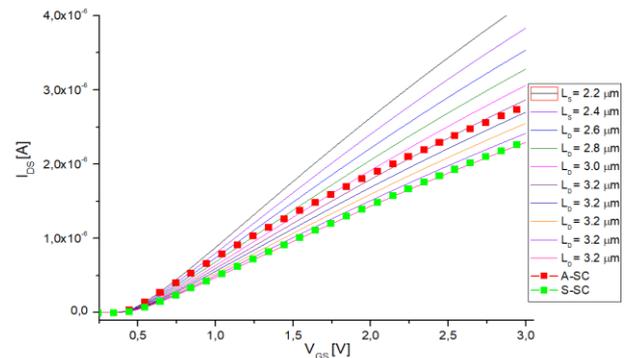


Figura 5 – Curvas I_{DS} x V_{GS} simulada para A-SC, S-SC e transistores isolados com diferentes valores de L .

A partir da intersecção entre a curva da A-SC e dos transistores isolados, foram obtidos os valores do comprimento efetivo de canal da A-SC em função de V_{GS} . Os resultados são apresentados na Figura 6 e demonstram que, conforme previsto, o aumento de V_{GS} promove o aumento do comprimento de canal efetivo da A-SC, enquanto na S-SC, $L_{ef} = L_S + L_D$.

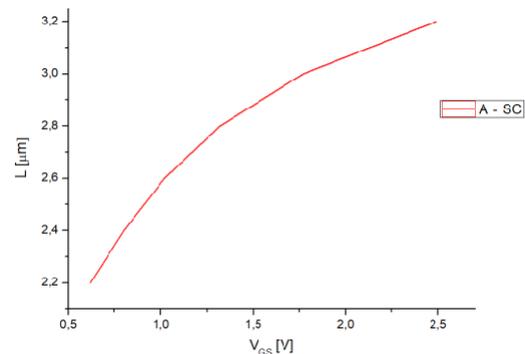


Figura 6 - Comprimento efetivo de canal da A-SC em função da tensão aplicada na porta.

5. Referências

- [1] J. P. Colinge, Silicon-On-Insulator Technology: Materials to VLSI. 3rd Ed. Massachusetts: Kluwer Academic Publishers, 2004.
- [2] C. Galup-Montoro et al, Series-Parallel Association of FET's for High Gain and High Frequency Applications, IEEE Journal of Solid-State Circuits, vol. 29, n. 9, 1094-1101, 1994.
- [3] M. de Souza et al. On the improvement of DC analog characteristics of FD SOI transistors by using asymmetric self-cascode configuration, Solid-State Electronics, vol. 117, 152-160, 2016.
- [4] "ATLAS User's Manual", Silvaco, 2017.

¹ Aluno de IC do Centro Universitário FEI. Projeto com vigência de 04/19 a 05/20.