

ESTUDO DA APLICAÇÃO DE TRANSISTORES SOI SEM JUNÇÕES PARA A DETECÇÃO DE PEQUENOS COMPRIMENTOS DE ONDA

Kélven Cleiton de Araujo Brandão¹, Rodrigo Trevisoli Doria²
^{1,2} Engenharia Elétrica, Centro Universitário FEI
 kelven.cleiton14@gmail.com; rtdoria@fei.edu.br

Resumo: Este projeto tem como objetivo analisar a aplicabilidade dos transistores SOI sem junções na detecção de pequenos comprimentos de onda, como azul e ultravioleta. Até o presente momento, esta análise ocorreu baseada em simulações numéricas bidimensionais do transistor, realizadas no Sentaurus Device, e demonstraram que, apesar da pequena espessura da camada de silício, estes dispositivos apresentam uma grande variação da corrente com a aplicação de luz, o que pode viabilizar sua aplicação como fotodetector.

1. Introdução

O transistor sem junções ou JNT (*Junctionless Nanowire Transistor*), fabricado em tecnologia SOI, foi desenvolvido com o objetivo de permitir um maior escalamento de transistores MOS convencionais, que funcionam em modo inversão. Estes últimos, apresentam junções PN entre as regiões de fonte/dreno e o canal do dispositivo, que podem se tornar de difícil fabricação em nós tecnológicos de última geração [1-3].

Diferentemente dos transistores convencionais, que conduzem corrente elétrica a partir da formação de uma camada de inversão de portadores junto ao óxido de porta, os JNTs conduzem em regime de depleção parcial/acumulação. Por esta razão, estes dispositivos possuem um perfil de dopantes constante desde a fonte até o dreno, sem que exista a formação de junções PN [4]. Na Figura 1, é ilustrado o esboço da seção transversal de um transistor modo inversão tipo N (A) e da seção transversal de um MOS sem junções (B), permitindo visualizar a diferença entre ambos.

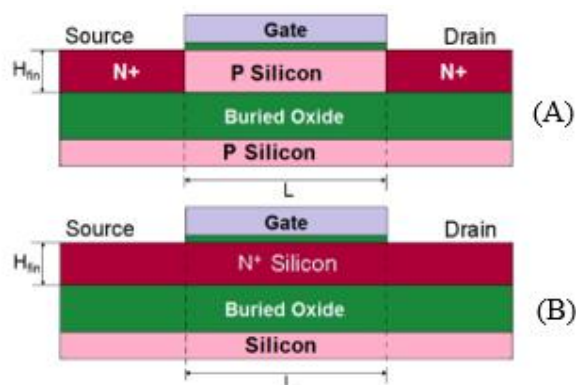


Figura 1 – Esboço da seção transversal de um transistor tipo N (A) e da seção transversal de um JNT (B).

O funcionamento dos transistores sem junções ocorre pela diferença de função trabalho entre porta e a

região de canal. Se um potencial nulo é aplicado à porta, estes dispositivos apresentam depleção em toda a região de silício do canal, impedindo a condução elétrica. Aumentando o potencial aplicado na porta de um transistor nMOS, a região de depleção começa a se reduzir, formando um canal de condução no corpo, próximo ao centro da camada de silício. Se o potencial de porta for aumentado ainda mais, a depleção se reduz, até atingir a tensão de faixa plana, onde ocorre a condução em toda a espessura do filme de silício. Para tensões de porta superiores à da faixa plana, é formada uma camada de acumulação de elétrons na região de canal junto às interfaces [5].

Assim, o modo de funcionamento dos JNTs, faz com que, para quaisquer valores de tensão de porta menores do que a tensão de limiar, toda a camada de silício da região ativa esteja completamente depletada, o que pode ser bastante benéfico para a utilização destes dispositivos como fotodetectores de pequenos comprimentos de onda, que são de grande importância nas mais variadas áreas da ciência, como, medicina, química e engenharias, para a identificação e quantificação de compostos químicos e biológicos [4].

2. Metodologia

Este trabalho foi dividido em três etapas, sendo que a primeira foi dividida em duas partes que consistiram no estudo bibliográfico básico de transistores MOS e o estudo bibliográfico específico de transistores sem junções. A etapa seguinte foi a realização de simulações numéricas bidimensionais do dispositivo sem a incidência da luz, realizada no software Sentaurus Device, com o intuito de extrair os principais parâmetros físicos e a curva característica I-V do dispositivo. A última etapa do projeto, a qual está em andamento, é a simulação bidimensional do transistor sem junção sob a influência da luz. Assim, nessa parte, tem-se variado alguns parâmetros, como comprimento de canal (L), intensidade da luz aplicada ao dispositivo (Intensity) e comprimento de onda, para verificar o comportamento do dispositivo com e sem a aplicação de luz.

3. Características do dispositivo

Utilizando o Sentaurus, foi elaborado um transistor SOI nMOS sem junções, no qual o silício apresenta uma concentração de dopantes na ordem de 10^{19} cm^{-3} nas regiões de fonte, dreno e canal, uma espessura da camada de silício igual à 10 nm e espessura da camada de óxido enterrado igual a 100 nm. Além disso, o comprimento de canal (L), um dos parâmetros que vai ser variado, é definido posteriormente no software.

Neste projeto, foram utilizados três valores diferentes de L , $5\ \mu\text{m}$, $10\ \mu\text{m}$ e $15\ \mu\text{m}$, para realizar os estudos. Na Figura 2, é exibido a estrutura do dispositivo gerada para $L=5\ \mu\text{m}$, onde (A) corresponde a estrutura completa e (B) corresponde a uma ampliação da estrutura.

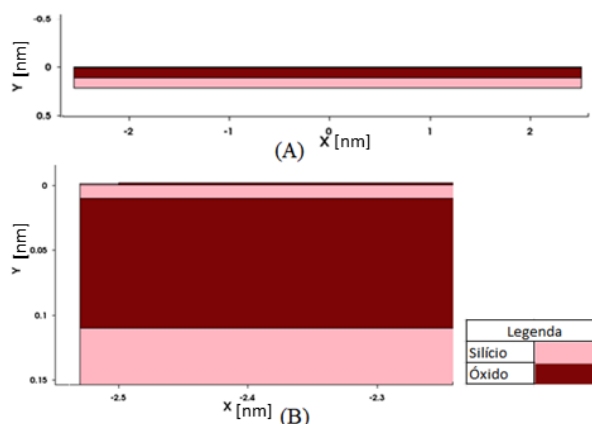


Figura 2 – Estrutura do transistor SOI nMOS sem junção para $L=5\ \mu\text{m}$.

4. Resultados

As primeiras simulações bidimensionais possibilitaram extrair os parâmetros físicos do dispositivo descrito anteriormente. Assim, aplicando um $V_{DS}=50\text{mV}$ foi levantada a curva I_D versus V_{GS} do dispositivo para um $L=5\ \mu\text{m}$, apresentada na Figura 3.

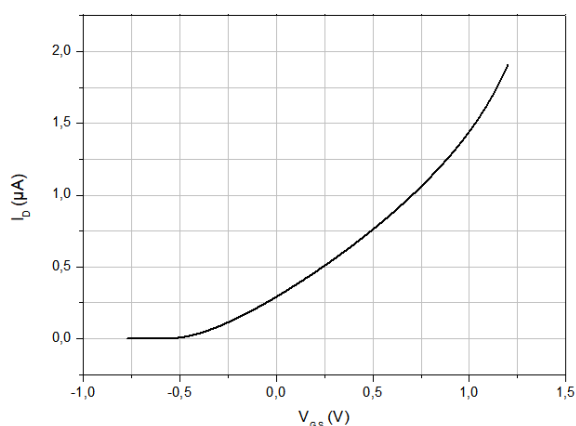


Figura 3 – Curva $I_D - V_{GS}$ do transistor SOI nMOS sem junção ($L=5\ \mu\text{m}$).

A partir dessa curva, aplicando o método da segunda derivada, foi possível obter a tensão de limiar, $V_{TH} = -0,49\ \text{V}$, e a tensão de faixa plana, $V_{FB}=1,18\ \text{V}$.

Na última etapa do projeto, o objetivo é detectar a incidência de luz no dispositivo. Para isso, foram feitas diversas simulações, variando alguns parâmetros e verificando se ocorreu essa detecção, a partir da comparação entre as curvas $I_D - V_{GS}$ sem e com a incidência de luz. A incidência de fótons de luz no dispositivo fornece energia aos portadores da região de depleção, gerando pares elétrons lacunas e resultando em um aumento da corrente elétrica, que pode ser mais bem observado para tensões de porta menores que a tensão de limiar. Assim, na Figura 4 é apresentada a comparação entre as curvas simuladas, sendo que, para gerar a curva sob a incidência de luz, foi configurado a

incidência de luz de comprimento de onda de $400\ \text{nm}$ e intensidade de $0,01\ \text{W/m}^2$, para um transistor com $L=10\ \mu\text{m}$.

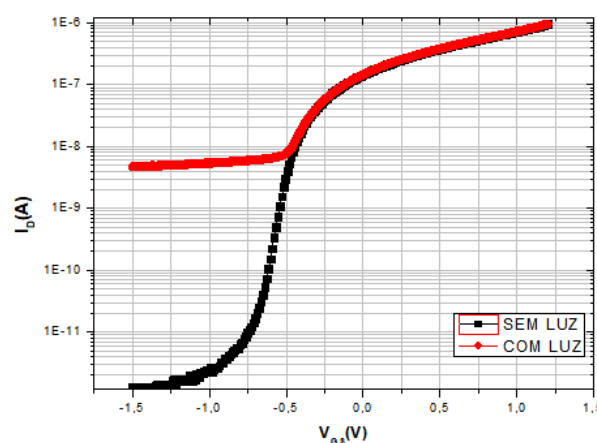


Figura 4 – Comparação das curvas características para o transistor com $L=10\ \mu\text{m}$.

5. Conclusões

Os resultados apresentados neste artigo são referentes à etapa dois (simulação bidimensional de transistores sem junções) e ao início da última etapa do projeto (simulação de dispositivos com a incidência de luz). Como mencionado anteriormente, para detectar a incidência de luz é necessário que a região ativa do silício esteja completamente depletada, e isso ocorre quando são aplicadas tensões à porta menores que V_{TH} . Assim, foi possível identificar que a incidência de luz resultou numa variação da corrente superior à três ordens de grandeza, para $V_{GS} \leq -1,0\ \text{V}$. Outro ponto relevante, é que a corrente gerada pela luz não é muito dependente de V_{GS} , por isso, tende a ficar constante. Por se tratar de uma estrutura nova e ser uma aplicação ainda não estudada, os resultados obtidos foram bastante satisfatórios.

6. Referências

- [1] J. P. Colinge, C.W. Lee, A. Afzalian *et al.*, Nanowire transistors without junctions, *Nature Nanotechnology*, vol. 5, nº 3, pp. 225-229, 2010.
- [2] J.P. Colinge, C.W. Lee, A. Afzalian *et al.*, SOI gated resistor: CMOS without junctions, 2009.
- [3] C.W. Lee *et al.*, Junctionless multigate field-effect transistor, *Applied Physics Letters*, 94, 2009.
- [4] O. Bulteel, “Silicon-on-Insulator Optoelectronic Components for Micropower Solar Energy Harvesting and Bio-Environmental Instrumentation”, Tese de doutorado apresentada à Université Catholique de Louvain, Bélgica, 2011.
- [5] J.P. Colinge, A. Kranti, R. Yan *et al.* “Junctionless Nanowire Transistor (JNT): Properties and design guidelines”, *Solid-State Electronics*, Vols. 65-66, pp. 33-37, 2011.

Agradecimentos

À instituição Centro Universitário FEI pela realização das medidas e empréstimo de equipamentos.

¹ Aluno de IC do Centro Universitário FEI. Projeto com vigência de 01/20 a 12/20.