

ESTUDO DOS MOSFETs IMPLEMENTADOS COM LEIAUTE DE PORTA ELIPSOIDAL OPERANDO COMO SENSOR DE ENERGIA LUMINOSA

*Sérgio Luiz França dos Santos, Orientador: Prof. Dr. Salvador Pinillos Gimenez.
Departamento de Engenharia Elétrica, Centro Universitário FEI.
sergiotm85@hotmail.com; sgimenez@fei.edu.br*

Resumo: O principal objetivo deste projeto de pesquisa de iniciação científica é o estudo dos MOSFETs implementados com geometria de porta elipsoidal (MOSFET do tipo Elipsoidal, ME) operando como sensores de energia luminosa. As principais figuras de mérito relativas aos foto-transistores serão estudadas e obtidas experimentalmente dos MOSFETs do tipo Elipsoidal e comparadas com a dos equivalentes convencionais, nos quais apresentam geometria de porta retangular (MOSFET do tipo convencional, MR), a fim de verificar a influência da forma geométrica de porta nas características elétricas dos MOSFETs, levando-se em conta a energia luminosa incidente sobre eles.

geometria de porta hexagonal (MOSFET do tipo Diamante) apresenta uma corrente de saturação de dreno duas vezes maior que a do equivalente convencional (MR). Portanto, a motivação deste projeto de pesquisa é estudar o comportamento dos principais parâmetros elétricos desses MOSFETs com estilos de leiaute diferenciados não convencionais operando como sensores de energia luminosa (foto-sensores). Além disso, serão estudadas as principais características de mérito dos foto-transistores, tais como a responsividade, corrente de dreno de escuro e a eficiência quântica [1-4].

1. Introdução

Atualmente os esforços em pesquisa e desenvolvimento (P&D) na nanoeletrônica estão focados nas melhorias dos circuitos integrados (CIs) através do uso de novos tipos de substratos, materiais, e isolantes visando a redução nas capacitâncias parasitárias e no aumento da mobilidade dos portadores moveis do canal [6-9]. Porém essas abordagens citadas acima envolvem altos investimentos de capital ou no aumento na área de silício utilizada, que muitas vezes pode inviabilizar a produção em massa desses circuitos integrados, pois a meta é sempre tentar baratear a produção e diminuir as dimensões dos circuitos integrados [9]. Outra maneira de se conseguir isso, que ainda é pouco explorada pelas indústrias de semicondutores e circuitos integrados, é a utilização de inovadores estilos de leiaute de porta para os MOSFETs. Esta técnica por simplesmente alterar a geometria das portas se mostra bastante interessante por apresentar custo zero [9]. Mudanças nos estilos de leiaute de porta dos MOSFETs resulta no aparecimento de novos efeitos, tais com o Efeito de Canto Longitudinal (Longitudinal Corner Effect, LCE) e o Efeito da Associação Paralela de MOSFETs com Diferentes Comprimentos de Canal (Parallel Connections of MOSFETs with Different Channel Length Effect, PAMDLE) [9-15]. A sobreposição desses dois efeitos atuando na estrutura do MOSFET tem a capacidade de potencializar as suas principais figuras de mérito (corrente de saturação, transcondutância, etc.). Estudos por simulações numéricas tridimensionais e por resultados experimentais mostram que um MOSFET com

2. Metodologia

2.1. Recursos humanos e materiais

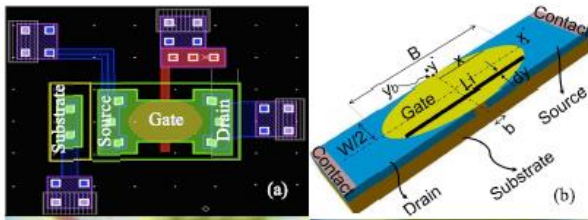
- Necessidade de apenas um aluno de iniciação científica
- Sala de caracterização elétrica do laboratório de Microeletrônica da FEI (Sistema de caracterização elétrica de dispositivos semicondutores da Keithley, fonte de luz, medidor de intensidade de luz, etc.);
- Sala de iniciação científica para a utilização do computador.

2.2. Métodos

- Estudo bibliográfico do MOSFET do tipo Elipsoidal;
- Estudo bibliográfico sobre os fototransistores MOSFETs;
- Estudo bibliográfico sobre as metodologias de caracterização elétrica das principais figuras de mérito dos fototransistores (tais como: corrente de escuro, responsividade, eficiência quântica).
- Caracterização elétrica das principais figuras de mérito (corrente de escuro e responsividade) dos fototransistores MOSFETs [do tipo Elipsoidal e dos seus respectivos convencionais equivalentes (geometria de porta retangular)];
- Estudo comparativo entre as principais figuras de mérito desses dispositivos estudados;

2. Ilustrações

Figuras 1 e 2 ilustram o leiaute do EM. (Fig. 1. a) Foto tridimensional do EM (Fig. 1. b) que será utilizado para realizar este projeto de pesquisa.



Fonte: [18].

Onde B é o comprimento máximo do canal, b o comprimento mínimo, W largura do canal, dy representa a lagura infinitesimal do canal.

3. Conclusões

Ainda não é possível fazer conclusões visto que não foram feitas medidas práticas e estudo de caracterização, porém no que se diz ao aspecto de estudo, o EM se mostra como um bom estilo alternativo, pois aumentou a corrente de dreno e, temos a expectativa que esse formato de porta por apresentar a combinação dos efeitos PAMDLE e LCE impulse as principais figuras de mérito de um fototransistor.

3. Referências

- [1] Russell, J. e Cohn, R., Photodetector, BookVika Publishing, 2013.
- [2] Nalwa, H. S., Photodetectors and Fiber Optics, eBook Kindle, 2012.
- [3] Nabet, B., Photodetectors: Materials, Devices and Applications, eBook Kindle, 2015.
- [4] Owens, R., Photodetectors: Devices and Applications, Larsen and Keller Education, 2017.
- [5] Sze, S. M., and Ng K. K., Physics of Semiconductor Devices, Wiley, 2006.
- [6] Gimenez, S. P., Diamond MOSFET: An innovative layout to improve performance of ICs. Solid-State Electronics. v.54, p.1690 - 1699, 2010.
- [7] Gimenez, S. P.; Renaux, C.; Leoni, R.D.; Flandre, D., Using diamond layout style to boost MOSFET frequency response of analogue IC, Electronics Letters, v.50, p.398 - 400, 2014.
- [8] Gimenez, S. P.; Neto, E. D.; Peruzzi, V. V.; Renaux, Christian; Flandre, D., A compact Diamond

MOSFET model accounting for the PAMDLE applicable down the 150 nm node, Electronics Letters, v.50, p.1618 - 1620, 2014.

[9] Gimenez, S. P.; Alati, D. M, Electrical behavior of the diamond layout style for MOSFETs in X-rays ionizing radiation environments, Microelectronic Engineering, v.148, p.85 - 90, 2015.

[10] Gimenez, S. P.; Galembeck, E. H. S.; Renaux, C.; Flandre, D., Diamond layout style impact on SOI MOSFET in high temperature environment. Microelectronics and Reliability, v.55, p.783/MR11492 - 788, 2015.

[11] Seixas, L. E.; Finco, S.; Silveira, M. A. G.; Medina, N.; Gimenez, S. P., Study of proton radiation effects among diamond and rectangular gate MOSFET layouts. Materials Research Express, v.4, p.015901, 2017.

[12] Seixas, L. E.; Gonzalez, O. L.; Souza, R.; Finco, S.; G., V. R.; Silva, G. A.; Gimenez, S. P., Improving MOSFETs' TID Tolerance through Diamond Layout Style. IEEE Transactions On Device and Materials Reliability, v.1, p. 593 - 595, 2017.

[13] Peruzzi, V. V.; Renaux, C.; Flandre, D.; Gimenez, S. P., Boosting the MOSFETs Matching by Using Diamond Layout Style. Journal of Integrated Circuits and Systems, v.12, p.33 - 41, 2017.

[14] Galembeck, E. H.S.; Renaux, C.; Flandre, D., FINCO, S.; Gimenez, S. P., Boosting the SOI MOSFET Electrical Performance by Using the Octagonal Layout Style in High Temperature Environment. IEEE Transactions on Device and Materials Reliability E, v.17, p.1 - 1, 2017.

[15] Gimenez, S. P.; Correia, M. M.; Neto, E. D.; Silva, C. R., An Innovative Ellipsoidal Layout Style to Further Boost the Electrical Performance of MOSFETs. IEEE Electron Device Letters, v.36, p.705 - 707, 2015.

Agradecimentos

À instituição Centro universitário FEI pela realização do projeto de pesquisa científica.