

CARACTERIZAÇÃO ELÉTRICA DE TRANSISTORES SOI nMOS COM DIFERENTES COMPRIMENTOS DE CANAL

Allan Oliveira Lopes, Michelly de Souza
Departamento de Engenharia Elétrica, Centro Universitário FEI
allan.olopes@hotmail.com, michelly@fei.edu.br

Resumo: Este trabalho apresenta um estudo de transistores SOI nMOS, com vistas às aplicações analógicas. São apresentados dados obtidos através da caracterização elétrica de transistores com diferentes comprimentos de canal. Além das curvas de corrente características e parâmetros elétricos básicos, são discutidos parâmetros analógicos dos transistores SOI.

1. Introdução

Os transistores MOS são fabricados em lâminas de silício de cerca de 800 μm de espessura, porém ocupam apenas uma fina camada superficial da lâmina. A interação entre a região ativa e o restante do substrato originam uma série de efeitos parasitários indesejáveis, tais como elevadas capacitâncias de junção, e o efeito tiristor parasitário, que são parâmetros-chaves para a confecção de circuitos digitais mais rápidos, são inerentes à estrutura CMOS [1].

A tecnologia SOI (*Silicon-On-Insulator*) surgiu como um caminho alternativo para a tecnologia CMOS convencional (*Bulk MOS*) na fabricação de circuitos integrados em elevada escala de integração, os ULSI (*Ultra Large Scale Integration*). Nesta tecnologia, os dispositivos são fabricados em uma camada de silício, que é separada do restante do substrato por um isolante. Esta presença da camada isolante permite uma isolamento dielétrica entre os dispositivos, minimizando, ou até mesmo suprimindo, efeitos parasitários decorrentes do escalamento das dimensões da tecnologia MOS convencional [2], o esquema básico do dispositivo é mostrado na Figura 1.

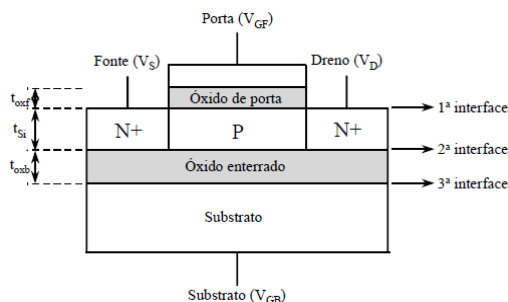


Figura 1 - Perfil transistor SOI nMOSFET.

2. Características dos Dispositivos

Os transistores SOI medidos neste trabalho foram fabricados na *Université catholique de Louvain*, na Bélgica e apresenta as seguintes características tecnológicas: $t_{\text{Si}}=80\text{nm}$, $t_{\text{oxf}}=31\text{nm}$ e $t_{\text{oxb}}=390\text{nm}$. Foram medidos transistores com comprimento de canal (L)

variando entre 0,75 μm e 10 μm , com largura (W) de 20 μm .

3. Parâmetros elétricos básicos

Inicialmente, foram medidas curvas $I_{\text{DS}} \times V_{\text{GS}}$, com $V_{\text{DS}} = 50\text{mV}$, apresentadas na Figura 2. Pode-se notar o aumento do nível de corrente que ocorre com a redução do comprimento de canal.

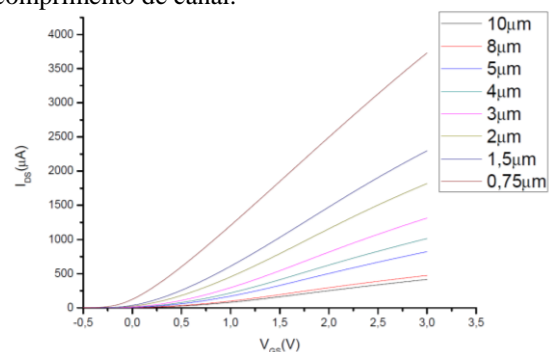


Figura 2 - Curvas $I_{\text{DS}} \times V_{\text{GS}}$ medidas com $V_{\text{DS}}=50\text{mV}$

A partir destas curvas, foram extraídos os valores de tensão de limiar (V_{TH}) e inclinação de sublimiar (S), apresentados no gráfico da Figura 3.

A extração da tensão de limiar foi realizada a partir da segunda derivada da corrente de dreno em relação à tensão de porta com baixo V_{DS} .

Observou-se que ao reduzir o comprimento de canal L , é necessário maior variação de tensão de porta, para o aumento de uma década de corrente próximo, além disso, nota-se uma diminuição da tensão V_{TH} , efeito decorrente da característica de canal curto [3].

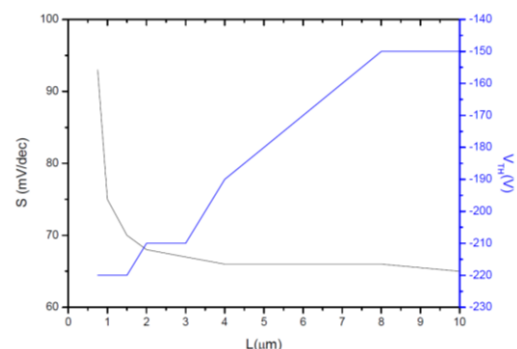


Figura 3 - Inclinação de sublimiar e tensões de limiar.

4. Parâmetros Analógicos

Com o objetivo de avaliar as características analógicas dos transistores, foram medidas as curvas $I_{\text{DS}} \times V_{\text{DS}}$ para vários níveis de tensão V_{GS} . Na Figura

4 são apresentadas as curvas dos transistores com $L=0,75$ e $10\mu\text{m}$, com $V_{GT}=V_{GS}-V_{TH}=200\text{mV}$, devido a diferença de características de condução, tais como V_{TH} menor, maiores transcondutâncias de porta e dreno e maior inclinação de sublimiar, no caso do menor L .

Notou-se com os resultados como o efeito Early se torna mais acentuado com a diminuição do comprimento de canal L .

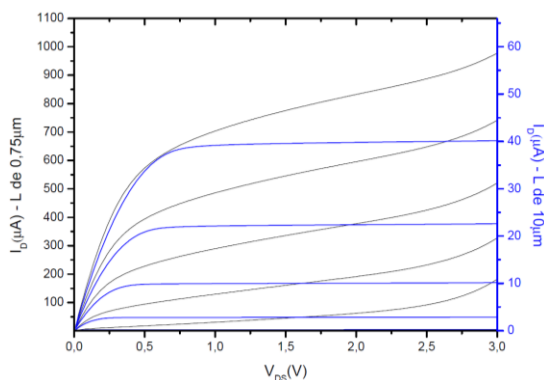


Figura 4 - Gráfico $I_{DS} \times V_{DS}$ para 10 e $0,75\mu\text{m}$ com $V_{GT}=200\text{mV}$.

Elaborou-se também um estudo sobre propriedades analógicas dos componentes. Foram extraídas as curvas de transcondutância (g_m) e condutância de dreno (g_D), apresentadas nas Figura 4 e 6. Notou-se que conforme o comprimento de canal diminui ambas as transcondutâncias aumentam, porém g_D apresenta um crescimento mais acentuado. Este aumento prejudica o ganho de tensão ($A_V=g_m/g_D$), conforme mostrado na Figura 6, que apresenta os valores de $A_V \times L$ extraídos com $V_{DS}=1,5\text{V}$ e $V_{GT}=200\text{mV}$.

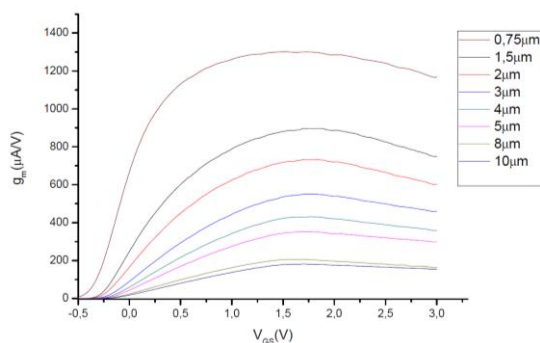


Figura 4 - Transcondutância medida com $V_{DS}=1,5\text{V}$.

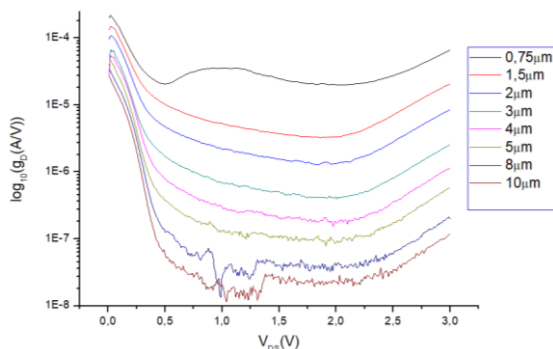


Figura 5 - Condutância de dreno medida com $V_{GT}=200\text{mV}$.

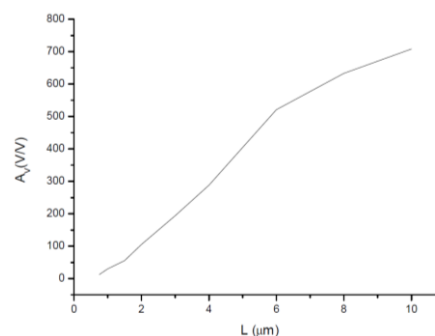


Figura 6 - Ganho de tensão A_V medido com $V_{DS}=1,5\text{V}$ e $V_{GT}=200\text{mV}$.

5. Conclusões

Os resultados apresentados mostram que conforme o comprimento de canal L do transistor diminui, mais se torna acentuado o efeito Early, este pode ser responsável por elevar o nível de corrente grandemente na região de saturação. Notou-se também a diminuição do V_{GS} necessário para que o transistor entrasse em condução.

6. Referências

- [1] COLINGE, J.P. Silicon-On-Insulator Technology: Materials to VLSI. 3rd Ed. Massachusetts: Kluwer Academic Publishers, 2004.
- [2] LERAY, J.L. et al. From substrate to VLSI: investigation of hardened SIMOX without epitaxy, for dose, dose rate and SEU phenomena. IEEE Transactions on Nuclear Science, vol.35, n.6, p.1355 – 1360, 1988.
- [3] VEERARAGHAVAN, S.; FOSSUM, J.G. A. Short-channel effects in SOI MOSFETs. IEEE Transactions on Electron Devices, v.36, n. 3, p. 522-528, 1989.
- [4] VEERARAGHAVAN, S.; FOSSUM, J.G. A physical short-channel model for the thinfilm SOI MOSFET applicable to device and circuit CAD. IEEE Transactions on Electron Devices, v.35, p. 1866-1875, 1988.

Agradecimentos

Ao CNPq, pela oportunidade, que permitiu a realização deste trabalho. Projeto com vigência de 09/17 a 08/18.

Ao Laboratório de microeletrônica do Centro Universitário FEI, por disponibilizar a infraestrutura necessária à realização de atividades de pesquisa.