

# Análise de Espelhos de Correntes Compostos por Transistores de Múltiplas Portas

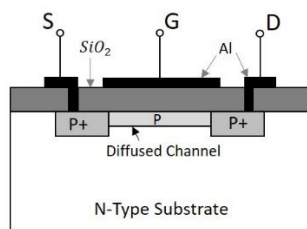
Guilherme Sorban Tolvay<sup>1</sup>, Rodrigo Trevisoli Doria<sup>2</sup>

<sup>1,2</sup> Departamento de Engenharia Elétrica - Centro Universitário da FEI  
guisorban@gmail.com; rtdoria@fei.edu.br

**Resumo:** Este trabalho tem como objetivo comparar o desempenho dos dispositivos MOS sem junções com transistores modo inversão equivalentes operando em espelhos de corrente. A análise foi feita utilizando simulações numéricas. São analisados parâmetros básicos como precisão de espalhamento e excursão de tensão. A análise dos dispositivos individualmente também foi utilizada a fim de se entender os resultados obtidos quando operando nos circuitos.

## 1. Introdução

Os MOSFETs (transistores de efeito de campo da tecnologia Metal-Óxido-Semicondutor - Metal-Oxide-Semiconductor Field Effect Transistors) são amplamente utilizados tanto em circuitos analógicos como digitais [1]. Os dispositivos têm passado por um contínuo processo de miniaturização com o objetivo de se aumentar o desempenho e a integração dos circuitos integrados. Entretanto, quando o comprimento de canal é reduzido, uma parcela das cargas na região de canal passa a ser controlada pelas regiões de fonte e dreno. Usualmente, os dispositivos fabricados são modo inversão, ou seja, as regiões de fonte/dreno possuem dopantes de tipo diferente do canal (Figura 1). Assim, os dispositivos apresentam junções p-n nas interfaces dreno/canal e fonte/canal que estão reversamente polarizadas durante a operação do dispositivo. São essas junções que controlam parte das cargas na região de canal, de forma que ocorre uma redução do controle da porta, resultando em efeitos indesejáveis chamados de efeitos de canal curto (Short-Channel-Effects – SCE) [2]. Tais efeitos podem causar uma barreira induzida pelo dreno (Drain Induced Barrier Lowering - DIBL) aumentando significativamente a corrente de estado desligado, como também uma redução da tensão de limiar. Objetivando-se reduzir a influência dos efeitos de canal curto, tecnologias como a Silício-Sobre-Isolante (SOI – Silicon-On-Insulator) e a de múltiplas portas foram desenvolvidas. [3]



Structure of P-channel MOSFET

Figura 1 – MOSFET

Na tecnologia Silício-Sobre-Isolante uma camada de óxido enterrado isola a região ativa da lâmina, onde os transistores são fabricados, do substrato que tem a função da sustentação mecânica, melhorando o acoplamento

capacitivo da estrutura MOS através da redução das capacitâncias parasitárias. Dessa forma, dispositivos fabricados nessa tecnologia apresentam melhores características elétricas em relação aos dispositivos convencionais (bulk) como aumento da mobilidade dos portadores no canal, menor ocorrência dos efeitos de canal curto e redução do campo elétrico horizontal. Embora menos susceptíveis aos efeitos de canal curto, os transistores SOI também sofrem desses efeitos em dimensões extremamente reduzidas.

Assim, visando aumentar o controle da porta sobre as cargas presentes na região de canal, foram propostos os transistores de múltiplas portas. Nesses dispositivos, o eletrodo de porta está presente em mais de um plano da camada de silício, aumentando o controle eletrostático. Tais transistores podem ser fabricados tanto em tecnologia bulk como na tecnologia Silício-Sobre-Isolante, possuindo nesta última as vantagens advindas da presença do óxido enterrado. Na Figura 2 é apresentado o perfil esquemático de um transistor de múltiplas portas

Visando simplificar o processo de fabricação de forma a evitar a complexidade da formação das regiões de fonte e dreno, foram propostos os transistores sem junções (Junctionless Nanowire Transistors - JNT). Estes dispositivos apresentam concentração de dopantes constante desde a fonte até o dreno. Os JNTs também possuem múltiplas portas e são fabricados na tecnologia Silício-Sobre-Isolante. [3]

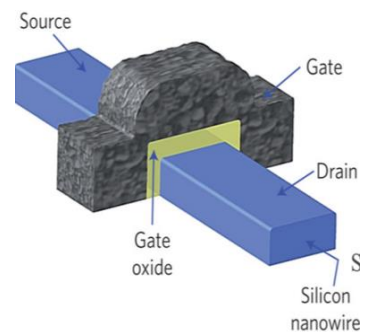


Figura 2 – Transistor de múltiplas portas.

Os transistores sem junções têm apresentado algumas vantagens em relação aos dispositivos modo inversão como menor ocorrência dos efeitos de canal curto e melhores características analógicas. Entretanto, os JNTs também possuem algumas desvantagens como menor mobilidade de baixo campo e maior resistência de acesso. Em geral, os estudos na literatura têm analisado o comportamento dos transistores sem junções a nível de dispositivos, mas pouco tem sido feito com relação à aplicação em circuitos. [3]

Espelhos de corrente são largamente utilizados em circuitos integrados analógicos visando copiar a corrente

de entrada ( $I_{d,in}$ ) para a saída ( $I_{d,out}$ ), mantendo esta constante independentemente da carga. São utilizados, por exemplo, como fonte de corrente para a polarização de amplificadores. A Figura 3 apresenta a representação esquemática de um espelho de corrente fonte comum.[2]

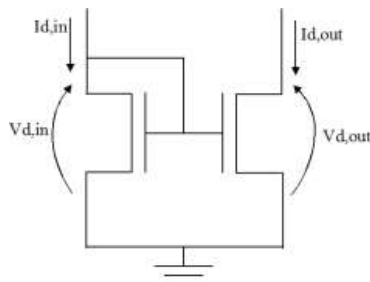


Figura 3 – Espelho de corrente de fonte comum

## 2. Metodologia

O estudo está sendo realizado através de simulações computacionais bidimensionais para a obtenção de curvas de corrente por tensão nos terminais do dispositivo. Para obter tais gráficos está sendo utilizado o software Sentaurus. Ao longo do trabalho tem-se variado diversos parâmetros físicos dos dispositivos, tais como largura e comprimento de canal, além da tensão de porta visando comparar os resultados entre MOSFET modo inversão e JNTs. A primeira etapa foi o estudo individual do MOSFET, seguindo as alterações de parâmetros propostas. A segunda etapa está sendo o estudo do MOSFET aplicado em um circuito de espelho de corrente de fonte comum.

## 3. Resultados

Os resultados da primeira etapa de simulações estão representados na figura 1. Nesta etapa, foi simulado um MOSFET para 100nm de comprimento e uma tensão de porta de  $V_G = -0.5V$  até  $1.2V$ .

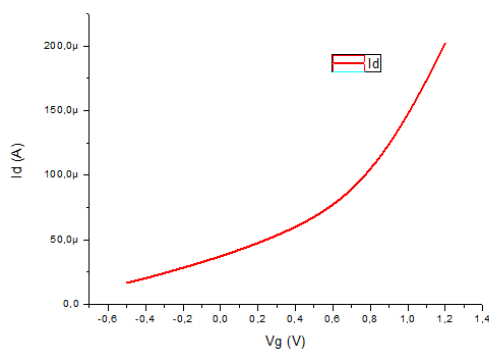


Figura 1 – Curva  $I_d \times V_g$  de um MOSFET de 100nm de comprimento para tensão de dreno de  $-0,5V$  até  $1,2V$ .

Seguindo a segunda etapa do estudo, utilizamos dois MOSFETs com 200nm de comprimento em um circuito de espelho de corrente. Desta vez, fixando uma tensão de dreno em  $V_d = 1,2V$  e variando a tensão de porta de  $V_g = 0V$  até  $V_g = 1,2V$ . Obtivemos a curva de corrente de saída pela corrente de entrada,  $I_{d0}/I_{d1}$ , mostrada na figura 2. A corrente em cada um dos dispositivos é apresentada na Figura 3. Desta maneira, pudemos observar que quanto mais a tensão de porta se aproxima

da tensão de dreno a relação entre a corrente de entrada e a corrente de saída ficam próximas de 1.

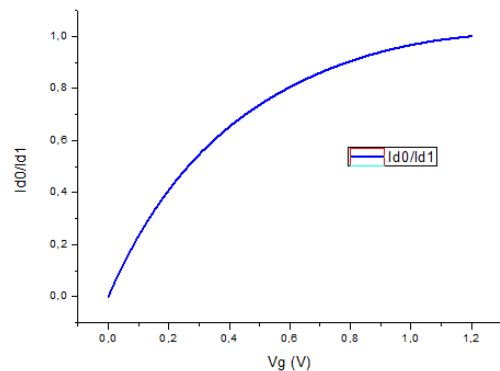


Figura 2 – Gráfico  $I_{d0}/I_{d1}$  utilizando dois MOSFETs idênticos com 200nm de comprimento.

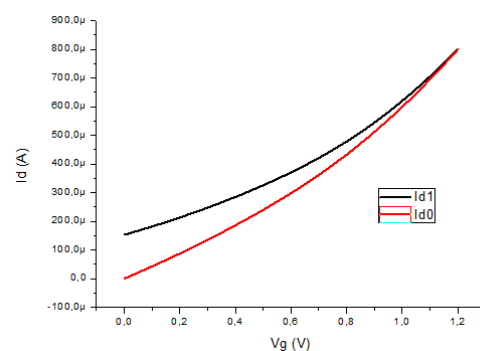


Figura 3 – Corrente de entrada ( $I_{d1}$ ) e Corrente de saída ( $I_{d0}$ ) em função de  $V_g$

## 4. Conclusões

Este trabalho tem como objetivo verificar o comportamento de transistores sem junções aplicados a espelhos de corrente, visando comparar seus resultados aos obtidos com transistores modo inversão de múltiplas portas através de simulações numéricas. Até o momento, foram efetuadas simulações de transistores modo inversão unitários, bem como operando em espelhos de corrente. Os resultados que obtivemos foram satisfatórios, bem próximos da teoria estudada nas bibliografias[1]. A curva de corrente de saída pela corrente de entrada mostra que, para os dispositivos estudados, a corrente é melhor espelhada para altos valores de  $V_g$ .

## 5. Referências

- [1] A.S. Sedra, K.C. Smith, Microeletrônica, 5. Ed.
- [2] J. A. Matino, M. A. Pavanello e P.B. Verdonck, Caracterização Elétrica de Tecnologia e Dispositivos MOS, pp 101-103, Pioneira Learning Thomson, 2003.
- [3] R.T. Doria, “Operação e Modelagem de transistors sem junções”, Tese de doutorado, USP, 2013.
- [4] Sentaurus Device, User’s Manual, 2016.

## Agradecimentos

Ao Centro Universitário da FEI pela realização das medidas ou empréstimo de equipamentos.

<sup>1</sup> Aluno de IC do CNPq. Projeto vigente de 01/18 a 12/18.