

# EFEITO DA POLARIZAÇÃO DO SUBSTRATO E DA TEMPERATURA EM TRANSISTORES SOI UTBB

Gabriel Prado de Lima<sup>1</sup>, Arianne Soares do Nascimento Pereira  
Departamento de Engenharia Elétrica  
Centro Universitário FEI  
gabriel-prado-lima@hotmail.com; ariannesoares@fei.edu.br

**Resumo:** O objetivo desse trabalho é analisar comparativamente o comportamento da inclinação de sublimiar e do fator de corpo de transistores SOI UTBB ao variar sua polarização de substrato em uma faixa de -2V a 2V e variando a temperatura de 300 a 425K.

Após as simulações, constatamos que o fator de corpo e a inclinação de sublimiar apresentam uma pior tendência com o aumento da temperatura e ficam mais significativos para polarizações negativas no substrato.

## 1. Introdução

Uma das formas de avaliar se um transistor MOS está sofrendo com os SCE é por meio da sua inclinação de sublimiar. A inclinação de sublimiar (S) é a forma de avaliar a variação da corrente de dreno com a tensão aplicada à porta e o seu valor depende do fator de corpo, que representa a dependência da tensão de limiar com a polarização do substrato [1]. A inclinação de sublimiar representa a variação de corrente com a tensão de porta na região abaixo do limiar, ou seja, como se dá a transição do estado desligado para o estado ligado. A inclinação de sublimiar pode ser determinada pelo inverso da variação da corrente de dreno em relação à tensão aplicada à porta ( $V_G$ ) na região de inversão fraca, conforme mostrado na equação (1) [1]

$$S = \frac{dVG}{d(\log IDS)} \quad (1)$$

O fator de corpo representa a dependência da tensão de limiar com a polarização do substrato. É descrito por associações de capacitâncias que variam de acordo com a tecnologia ou modo de funcionamento do transistor utilizado, considerando o comportamento mostrado na Figura 3, o fator de corpo em UTBBs pode ser descrito pela equação (2) [2]:

$$n_{UTBB} = 1 + \frac{tox + \frac{eox}{esi}(YMEAN)}{TBOX + \frac{eox}{esi}(tsi - YMEAN)} \quad (2)$$

onde  $Y_{MEAN}$  é a posição em  $t_{Si}$  onde está localizado o baricentro da carga  $Q_{Si}$  ou seja, onde ocorre a maior concentração de elétrons. Neste trabalho, propomos estudar o fator de corpo de transistores UTBB para a faixa de temperatura de 300 a 425K. Foram simulados transistores UTBB com comprimentos de canal de 60 nm e variando sua tensão de substrato em uma faixa de -2V a 2V.

## 2. Características das Simulações

A construção do dispositivo possui diversas etapas, desde a construção do código base feita pelo simulador até sua análise com o feito de temperatura. Todo o estudo utiliza as características construtivas iguais para o dispositivo, fixando a temperatura e o comprimento de canal e variando a tensão de substrato. Para obtenção dos resultados relacionados ao estudo, foi utilizado o simulador de dispositivos Atlas, da empresa SILVACO [3]. Dentro do simulador, as ferramentas utilizadas para descrição do

dispositivo e visualização dos resultados foram, respectivamente, DeckBuild e TonyPlot. A Tabela 2 apresenta as características dos transistores SOI UTBB simulados.

L (nm)	60
VDS (mV)	50
Tsi (nm)	7
Tox (nm)	1.3
Tbox (nm)	25
T (K)	300 a 425
VBS	-2,-1.5,-1,-0.5,0,0.5,1,1.5,2

Tabela 2 – Características dos dispositivos simulados.

## 3. Resultados Obtidos

Na figura 1 o fator de corpo apresenta uma relação direta com o efeito térmico da variação da temperatura e tensão de substrato, apresentando seus melhores valores na região negativa do substrato e, quanto mais positivo o valor de  $V_{BS}$  percebe-se o aumento do fator de corpo. A figura 2 apresenta a inclinação de sublimiar com variação da tensão de substrato, como está diretamente relacionada com o fator de corpo ela segue as mesmas tendências diretamente com o fator de corpo, conforme a equação (2).

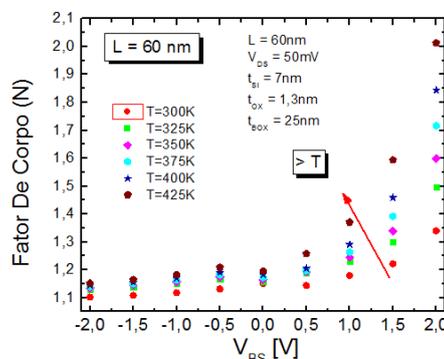


Figura 1 - Fator de corpo em função da polarização de substrato para diferentes temperaturas.

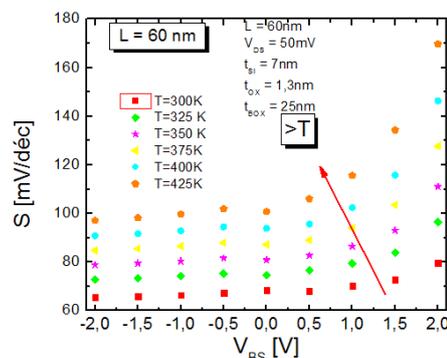


Figura 2 - Inclinação de sublimiar em função da polarização de substrato para diferentes temperaturas.

As figuras 3 a 6 mostram a densidade de corrente simulada na condição de limiar em temperatura ambiente para as tensões de substrato ( $V_{BS}$ ) da mais negativa (Figura 3) para a mais positiva (Figura 6). Conforme apresentado na Figura 2, os melhores resultados para a inclinação de sublimiar foram atingidos para as tensões de substrato mais negativas. Pela análise da densidade de corrente é possível observar que quanto mais próxima da primeira interface e mais concentrada, melhor a resposta do dispositivo, pois a porta passa a ter mais controle do fluxo de portadores na região ativa.

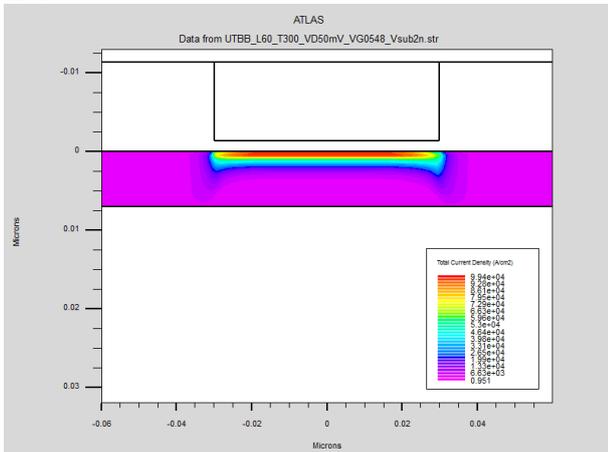


Figura 3 - Densidade de corrente para  $V_{BS} = -2V$ .

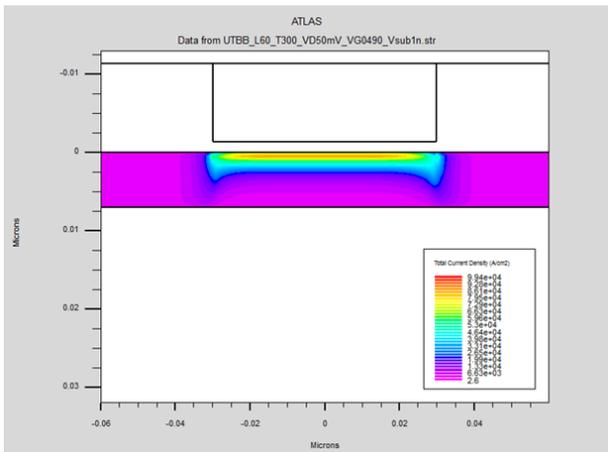


Figura 4 - Densidade de corrente para  $V_{BS} = -1V$ .

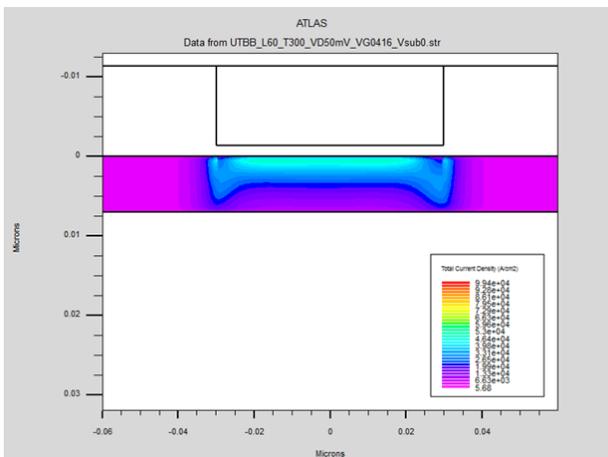


Figura 5 - Densidade de corrente para  $V_{BS} = 0V$ .

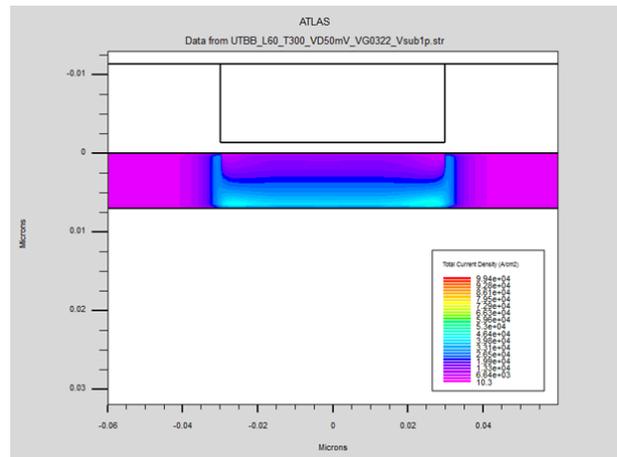


Figura 6 - Densidade de corrente para  $V_{BS} = 1V$ .

#### 4. Conclusões

Neste trabalho, foi analisado o comportamento da inclinação de sublimiar e do fator de corpo em transistores SOI UTBB em função da polarização do substrato para diferentes temperaturas. Foi observado que esses parâmetros pioram com o aumento da temperatura e melhoram para polarizações negativas no substrato. Pela análise da densidade de corrente notou-se que o melhor caso ocorreu quando os portadores estavam mais concentrados e mais próximos da primeira interface, pois a porta passa a ter mais controle do fluxo de portadores na região ativa.

#### 5. Referências

- [1]. SZE, S. M. Physics of Semiconductor Devices. New York: John Wiley & Sons, 1981.
- [2]. PLANES, N. et al. 28nm FDSOI technology platform for high-speed low-voltage digital applications. In: SYMPOSIUM ON VLSI TECHNOLOGY (VLSIT), 2012, Honolulu. Digest of Technical Papers Symposium on VLSI Technology. Piscataway: IEEE, 2012. p. 133 - 134.
- [3]. ATLAS User's Manual. Santa Clara: Silvaco, v. 5.16.3.R, 2010.
- [4]. M. S. Bhoir, Y. S. Chauhan and N. R. Mohapatra, Back-Gate Bias and Substrate Doping Influenced Substrate Effect in UTBB FD-SOI MOS Transistors: Analysis and Optimization Guidelines, IEEE Transactions on Electron Devices, 2019.

#### Agradecimentos

Ao Centro universitário FEI pela infraestrutura e suporte financeiro.

<sup>1</sup> Aluno de IC do Centro Universitário FEI PBIC101/ 18. Projeto com vigência de 08/18 a 07/19.