

SIMULAÇÃO TRIDIMENSIONAL DE NANOFIO MOSFET OPERANDO EM TEMPERATURAS CRIOGÊNICAS

João Victor Luz da Silveira¹, Marcelo Antonio Pavanello²
^{1,2}Departamento de Engenharia Elétrica, Centro Universitário FEI
 uniejossilveira@fei.edu.br, pavanello@fei.edu.br

Resumo: Este trabalho apresenta um estudo de simulação tridimensional TCAD de nanofio transistor MOS operando em temperaturas criogênicas. Diferentes parâmetros do MOSFET e fenômenos físicos foram considerados para validar as simulações. Os resultados para ambos os modelos de ionização de portadores apresentam diferenças mínimas para as variações de tensão de limiar e inclinação de sublimiar com a temperatura, enquanto a transcondutância máxima é reduzida com o modelo de ionização incompleta.

1. Introdução

A eletrônica passou por grandes avanços tecnológicos, como a criação dos transistores de efeito de campo na tecnologia Metal Óxido Semicondutor (MOSFET) e a miniaturização dos dispositivos. Em relação aos desenvolvimentos recentes, existe uma área emergente chamada computação quântica. Sua unidade básica de informação são os Qubits, que permanecem operacionais apenas em temperaturas criogênicas. Os Qubits também precisam de circuitos de controle e correção de erro, implementados na tecnologia CMOS. Portanto, torna-se necessário unir duas tecnologias computacionais em um único sistema. Nesse sentido, peculiaridades como a não linearidade da inclinação de sublimiar e os efeitos da ionização incompleta de portadores em temperaturas criogênicas precisam ser consideradas e estudadas.

Este trabalho visa realizar simulações numéricas tridimensionais de nanofio MOSFET operando em diferentes temperaturas (T) e com modelos de ionização de portadores completo ou incompleto, a fim de avaliar a coerência dos resultados. Para isso, diferentes parâmetros elétricos são analisados, como corrente dreno-fonte (I_{DS}), tensão de limiar (V_{TH}), transcondutância máxima ($g_{m,max}$) e inclinação de sublimiar (SS).

2. Metodologia

O dispositivo em estudo se trata de um nanofio transistor MOS tipo n, fabricado em substrato *Silicon-On-Insulator* (Ω -gate SOI MOSFET). Suas principais dimensões são comprimento de canal (L) de 100 nm, largura do *fin* (W_{FIN}) de 10 nm, altura do *fin* (H_{FIN}) de 10 nm e comprimento da extensão de fonte/dreno (L_{ext}) de 10 nm. Para todas as simulações foi utilizada tensão de dreno-fonte (V_{DS}) de 40 mV.

3. Resultados

A Figura 1 apresenta as curvas da corrente de dreno (I_{DS}) em função da tensão entre porta e fonte (V_{GS}), nas escalas linear e logarítmica, na faixa de temperaturas entre 35 K e 300 K e assumindo ionização completa de portadores em todas as temperaturas. A Figura 2

apresenta as mesmas curvas, porém na faixa de temperaturas entre 20 K e 300 K e ionização incompleta de portadores em todas as temperaturas.

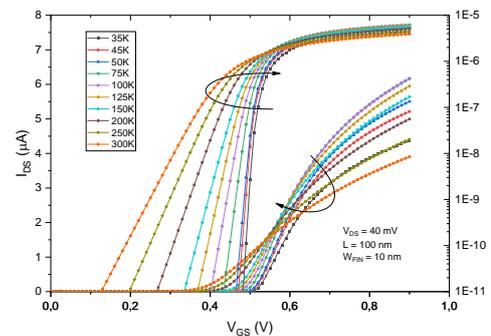


Figura 1 – Curvas de I_{DS} em função de V_{GS} simuladas com ionização completa.

Da Figura 1 é possível observar o ponto de *Zero Temperature Coefficient* (ZTC) aproximadamente em $V_{GS}=0,56V$ e $I_{DS}=1,68 \mu A$, onde o I_{DS} é independente da temperatura, para temperaturas até 75 K. Este ponto ocorre devido ao cancelamento mútuo dos efeitos da temperatura na mobilidade e na tensão limiar. Para temperaturas menores, as curvas de I_{DS} se afastam do ponto ZTC.

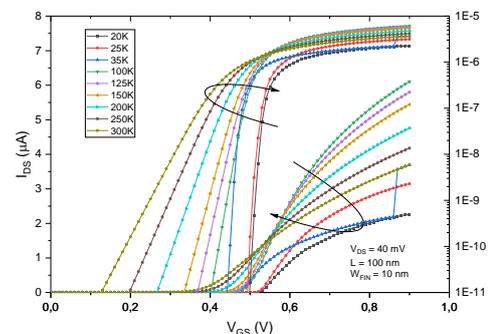


Figura 2 – Curvas de I_{DS} em função de V_{GS} simulado com ionização incompleta.

Da Figura 2 tem-se que o ponto ZTC ainda está presente para temperaturas até 100 K, aproximadamente em $V_{GS}=0,56V$ e $I_{DS}=1,61 \mu A$. No entanto, as curvas obtidas em temperaturas mais baixas também se afastam do ponto ZTC, com I_{DS} em 20 K, 25 K e 35 K menor que em 300 K. Isso indica que os parâmetros do modelo utilizado referentes à mobilidade de portadores precisam ser ajustados para simulações sob temperaturas extremamente baixas.

A Figura 3 mostra a inclinação de sublimiar (SS) em função de T para as duas situações de simulação anteriores. Os valores foram obtidos no ponto de mínimo

do inverso da derivada do logaritmo de I_{DS} por V_{GS} , com o transistor operando na região de sublimiar.

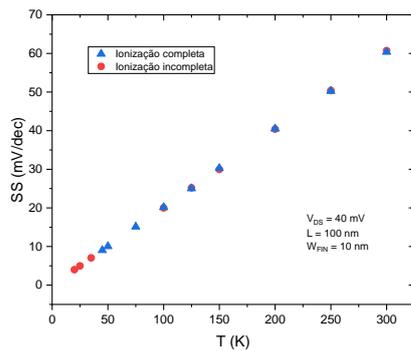


Figura 3 – Curvas de SS em função de T para ambas as simulações.

Os resultados da Figura 3 mostram uma diferença mínima entre as simulações, portanto uma baixa dependência de SS em termos do modelo de ionização. Porém, ao se aproximar de temperaturas mais baixas, próximas às criogênicas, o comportamento linear se mantém, o que não é esperado para essas condições. Espera-se que a relação de $\ln(10) \cdot k \cdot T / q$ se torne imprecisa com o aumento da densidade efetiva de armadilhas em temperaturas criogênicas [1].

A Figura 4 apresenta a tensão de limiar (V_{TH}) em função de T para as duas simulações. Os valores foram calculados pelo método da segunda derivada.

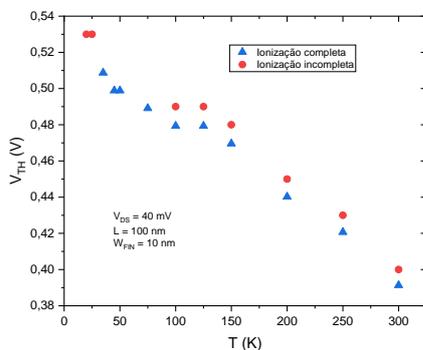


Figura 4 – Curvas de V_{TH} em função de T para ambas as simulações.

Os resultados da Figura 4 são consistentes com o potencial de Fermi e a influência da concentração intrínseca de portadores, mostrando uma correlação linear inversa entre V_{TH} e T. Além disso, há uma diferença mínima entre os valores, indicando pouca influência do modelo de ionização.

A Figura 5 apresenta $g_{m,max}$ em função de T para as duas simulações. Os valores foram obtidos como o máximo de dI_{DS}/dV_{GS} para cada temperatura.

A partir da Figura 5, pode-se observar comportamentos semelhantes entre as duas simulações. Dada a redução da temperatura, há o aumento inicial e queda de $g_{m,max}$ após 75 K. O aumento pode ser explicado pela redução do espalhamento de portadores [2], o que causa o aumento da mobilidade dos

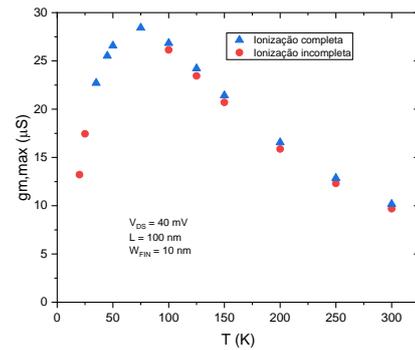


Figura 5 – Curvas de $g_{m,max}$ em função de T para ambas as simulações.

portadores. Distintamente, a redução é causada pelo aumento do campo elétrico que degrada a mobilidade devido ao espalhamento superficial [3].

Por outro lado, há uma diferença significativa entre $g_{m,max}$ para a temperatura de 35 K, que é a menor temperatura comum. Esse resultado é esperado, visto que a ionização incompleta de portadores é conhecida por impactar os parâmetros do MOSFET, e se torna mais significativa abaixo de temperaturas de 100 K, nas quais a energia térmica é insuficiente para causar a ionização completa dos portadores.

4. Conclusões

Este trabalho apresentou um estudo de simulações de nanofio MOSFET operando em temperaturas criogênicas, baixa tensão de dreno-fonte e utilizando os modelos padrões do simulador. As variações de tensão de limiar e inclinação sublimiar com temperatura são pouco sensíveis ao uso do modelo de ionização de portadores completo ou incompleto. Para temperaturas até 100 K, é possível identificar o ponto ZTC com ambos os modelos de ionização. A transcondutância máxima diminui com a ativação do modelo de ionização incompleta em toda a faixa de temperatura. Para temperaturas inferiores a 100 K, observa-se uma degradação considerável na transcondutância máxima, especialmente se o modelo de ionização incompleta de portadores for utilizado.

5. Referências

- [1] R. Trevisoli, R. T. Doria, M. de Souza, e M. A. Pavanello, "Extraction of the interface trap density energetic distribution in SOI Junctionless Nanowire Transistors", *Microelectronic Engineering*, vol. 147, p. 23–26, nov. 2015.
- [2] W. Clark, B. El-Kareh, R. Pires, S. Titcomb, e R. Anderson, "Low temperature CMOS-a brief review", *Components, Hybrids, and Manufacturing Technology*, *IEEE Transactions on*, vol. 15, p. 397–404, jul. 1992.
- [3] M. A. Pavanello, J. A. Martino, E. Simoen, and C. Claeys, "Cryogenic operation of FinFETs aiming at analog applications," *Cryogenics*, vol. 49, n. 11, pp. 590–594, Nov. 2009.

¹ Aluno de IC do Centro Universitário FEI. Projeto com vigência de 05/2022 a 04/2023.