

Extração de Parâmetros Elétricos de Transistores FD SOI MOSFETs

Lucas Santejo dos Santos¹, Michelly de Souza²
^{1,2} Centro universitário FEI
 lucassantejo@hotmail.com/michelly@fei.edu.br

Resumo: A tecnologia silício-sobre-isolante (SOI Silicon-on-insulator) totalmente depletada (FD fully depleted) trouxe soluções por apresentar vantagens sobre parâmetros elétricos comparados com *mosFET* convencional. Esses parâmetros serão estudados e extraídos nesse trabalho com transistores de canal N e de canal P da tecnologia SOI FD. Os parâmetros elétricos extraídos serão: tensão de limiar, inclinação de sublimiar, comprimento efetivo do canal, mobilidade elétrica e fator de degradação.

1. Introdução

A transistor MOS convencional, aquele que não tem isolante no substrato, é fabricado com centenas de micrometros de espessura de Silício. Entretanto, aproximadamente um micrometro realmente será utilizado para formação da camada de inversão [1]. Os 99% restantes do substrato interagem com a região ativa produzindo diversos fenômenos prejudiciais para o bom funcionamento do transistor, como o efeito tiristor parasitário e altas capacitâncias parasitárias.

Com a miniaturização dos transistores convencionais, efeitos como o de canal curto e outros, começaram a ser um grande problema. Para solucioná-los foi adotada a tecnologia SOI, onde é adicionado um segundo isolante entre a região ativa e o substrato, como mostrado na Figura 1. Essa separação além de reduzir os efeitos já mencionados, ela simplifica bastante o processo de fabricação, o que ajuda na sua produção em grande escala.

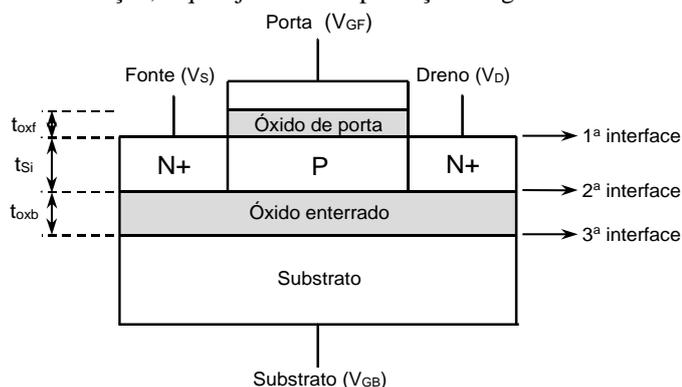


Figura 1 – Perfil transversal de transistores nMOSFET implementados em tecnologia MOS e SOI

2. Parâmetros Elétricos

O conhecimento dos parâmetros elétricos de um transistor é de suma importância para prever seu funcionamento. Transistores com diferentes parâmetros podem ter comportamentos distintos em um mesmo circuito, logo a importância do seu estudo. Além disso, conhecendo-os é possível prever como o transistor vai funcionar em diversas condições apresentadas.

A tensão de limiar é uma das primeiras medidas apresentadas durante o ensino de transistores MOSFET. O método utilizado para sua extração foi o de derivação da transcondutância ($gm=dI_{DS}/dV_{GS}$) [2], onde a tensão de limiar é definida como a tensão onde há a maior variação de gm, ou seja, o pico de tensão de (dgm/V_{GS})

A inclinação de sublimiar ($S=d(V_{GS})/d(\log I_{DS})$) é um parâmetro que auxilia no estudo da corrente de dreno. Ela mede a variação da porta necessária para uma alteração de uma década na corrente de dreno na região de sublimiar

O comprimento do canal (L_{ef}) é uma característica física que está sujeita a algumas imperfeições. Dificilmente o valor projetado para o canal será o seu valor real, podem existir perdas por imperfeições geradas no próprio processo de fabricação, por corrosão e/ou por difusão da porta e do dreno em sentido um ao outro. Para extração do comprimento efetivo, é necessário de uma família de transistores para que seja possível a obtenção da variação de comprimento (ΔL).

Sabendo que o comprimento efetivo é igual ao comprimento projetado (L_m) menos uma variação e que os parâmetros W , C_{ox} , V_{DS} e μ_n permanecerão constantes, alcança-se a Equação (1).

$$\frac{1}{gm_{max}} = \left(\frac{1}{WC_{ox}V_{DS}\mu_n} \right) (L_m - \Delta L) \quad (1)$$

A mobilidade elétrica (μ_n) é entendida como a velocidade média do elétron ou da lacuna, devido a um campo elétrico aplicado. Para extração da mobilidade, é obtido a curva da transcondutância em trípode dada pela Equação (2).

$$\mu_n = \frac{gm \cdot L_{ef}}{W \cdot C_{ox} \cdot V_{DS}} \quad (2)$$

Outro método que também utilizado é o YFunction [3]. Ele é um algoritmo de cálculos precisos para nano MOSFETs, levando em consideração diversos efeitos que foram desprezados pela análise apresentada anteriormente, dentre eles o efeito da resistência série.

O fator de degradação (θ) é o que define a perda de mobilidade elétrica devido ao aumento de campo elétrico transversal, a tensão de porta. Com o aumento da tensão, a rugosidade de porta começa a interferir cada vez mais na movimentação dos elétrons ou lacunas diminuindo a mobilidade. Essa interação é definida pela Equação (3).

$$\mu_n = \frac{\mu_0}{1 + \theta(V_{GS} - V_T)} \quad (3)$$

O efeito de canal curto acontece quando a região de depleção de fonte e dreno começam a interferir de forma significativa no canal. A porta do transistor MOSFET normalmente controla grande parte das cargas do canal, porém quando o comprimento do canal é muito pequeno, a região de depleção de dreno e fonte atrapalha nesse controle. Isso implica em alterações na tensão de limiar e inclinação de sublimiar, parâmetros muito importantes para a utilização do transistor.

3. Resultados

Ao extrair a tensão de limiar nota-se que o V_{th} do pMOS teve uma mudança de 0,2 V para canais de 0,75 e 1 μm mostrado no Gráfico 1 na Figura 2. Não foi possível medir o canal de 0,75 μm . Isso é um grande indicativo de uma possível formação de canal curto nesses transistores. No Gráfico 2 observa-se que no comprimento de 1 e 1,5 μm o pMOS obteve valores próximos a -750 mV/dec, confirmando a formação de canal curto.

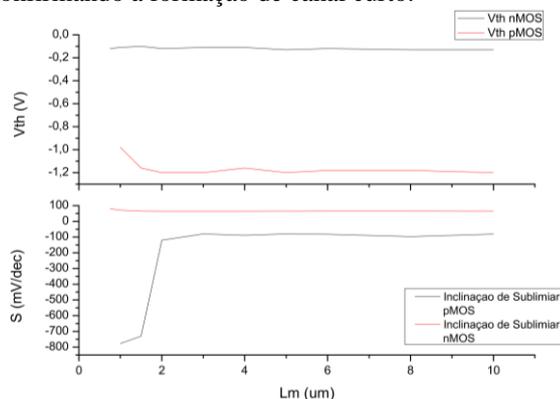


Figura 2 – Curva da tensão de limiar e inclinação de sublimiar em função do comprimento de máscara de porta

Para obter o comprimento efetivo foi utilizado a Equação (1) e extraído para o pMOS $\Delta L = 0,46827 \mu\text{m}$ e para o nMOS $\Delta L = 0,16737 \mu\text{m}$. O ΔL do pMOS é relativamente alto para os pequenos canais e um dos possíveis motivos para a formação do canal curto.

A extração da mobilidade elétrica foi feita pela Equação (2) e método *YFunction* que desconsidera a resistência série de dreno e fonte. Na Figura 3, repara-se que a diferença de mobilidade entre os métodos é maior para os pequenos comprimentos de canal, mostrando que a influência da resistência série na mobilidade é maior em menores comprimentos.

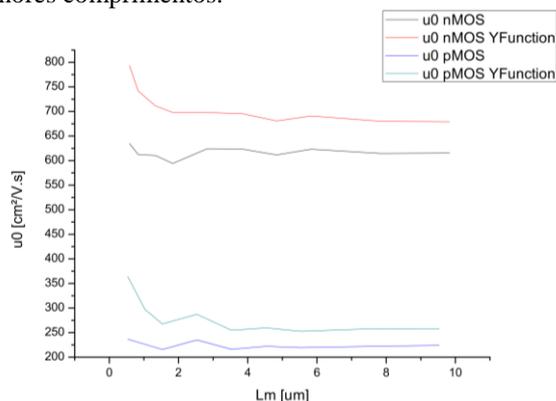


Figura 3 – Curva de mobilidade elétrica

Além da mobilidade elétrica dos pMOS estudados serem menores do que a mobilidade do nMOS, eles também possuem um maior fator de degradação. O que implica numa maior perda de mobilidade causada pela tensão de porta.

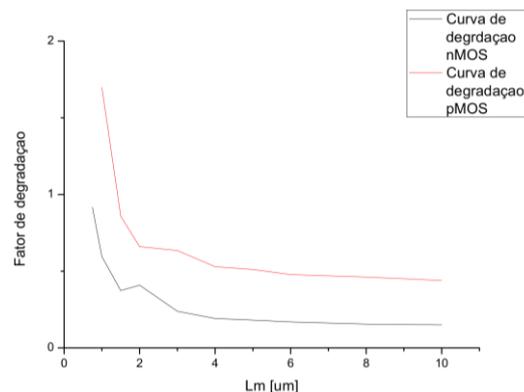


Figura 4 – Curva do fator de degradação

4. Conclusões

A variação do comprimento de canal do nMOS SOI FD implicou em diversas mudanças elétricas. Nota-se que em transistores com pequeno comprimento de canal, como o de 0,75 μm , há uma maior inclinação de sublimiar (81 mV/dec) comparado com os outros. Também vemos que o fator de degradação é muito mais alto, dizendo que a mobilidade em pequenos canais é afetada com o aumento de V_{GS} . Entretanto, não foi possível observar o efeito de canal curto nesses transistores. A tensão de limiar permaneceu aproximadamente constante para todos os diferentes comprimentos, o que mostra que a região de depleção de dreno e fonte ainda não é significativa em comparação com a região controlada pela porta.

Já no pMOS houve canal curto para os transistores de 0,75 μm , 1 μm e 1,5 μm . A tensão de limiar, inclinação de sublimiar e fator de degradação desses transistores foram muito alterados devido a esse fenômeno, sendo que o transistor 0,75 μm estava tão degradado que não foi possível a sua análise efetiva.

5. Referências

- [1] PAVANELLO, Marcelo Antonio. In: **Projeto, Fabricação e Caracterização Elétrica de uma Nova Estrutura para o SOI MOSFET**. São Paulo, 2000.
- [2] MARTINO, João Antonio; PAVANELLO, Marcelo Antonio; VERDONCK, Patrick Bernard. **Caracterização elétrica de tecnologia e dispositivos mos**. São Paulo: Pioneira, 2003.
- [3] FLEURY, D. et al. **New Y-Function-Based Methodology for Accurate Extraction of Electrical Parameters on Nano-Scaled MOSFETs**. Grenoble, 2008.

Agradecimentos

À instituição UCLouvain pela realização das medidas do nMOS / À instituição FEI e o Conselho Nacional de Desenvolvimento Científico (CNPq) pelo incentivo científico.

¹ Aluno de IC da CNPq. Projeto com vigência de 09/20 a 08/22. Processo: 122303/2020-2