

PROJETO E OTIMIZAÇÃO DE BLOCOS ANALÓGICOS UTILIZANDO-SE A FERRAMENTA iMTGSPICE

Rodrigo Dias Marcelino¹, Salvador Gimenez¹

¹ Departamento de engenharia elétrica, Centro universitário FEI

Rodrigodias.dias3@gmail.com, sgimenez@fei.edu.br

Resumo: O objetivo deste trabalho é analisar, projetar e otimizar de forma robusta um bloco analógico, especificamente um amplificador operacional de transcondutância (*Operational Transconductance Amplifier*, OTA). A implementação e o refinamento deste bloco analógico são feitos utilizando a ferramenta computacional iMTGSPICE, especializada na modelagem e na otimização de circuitos integrados CMOS (*Complementary Metal-Oxide-Semiconductor*) analógicos e de radiofrequência.

1. Introdução

Nos últimos anos, observou-se um crescimento exponencial da demanda por sistemas eletrônicos complexos de baixo custo, baixo ruído, baixa potência e baixa tensão em um único circuito integrado (CI). Estes sistemas, estão presentes em diversas áreas da engenharia como computação, comunicações, medicina, aeroespacial, automotiva etc. Esses sistemas geralmente incorporam circuitos digitais, analógicos, de rádio frequência, sensores e interfaces de entrada e saída [1]. No entanto, com a miniaturização das tecnologias Metal-Óxido-Semicondutor Complementar (*Complementary Metal-Oxide-Semiconductor*, CMOS), atingindo escalas inferiores a 130 nm, os processos de otimização de CIs CMOS digitais e analógicos tornam-se cada vez mais complexos, lentos, propensos a erros, e mais dependentes dos processos de fabricação e variáveis ambientais, tais como temperatura, radiação, entre outros [1]. Por isso, torna-se cada vez mais necessário o uso de ferramentas computacionais de apoio à criação e otimização destes sistemas eletrônicos.

O projeto de CIs digitais são atualmente assistidos por diversas ferramentas computacionais comerciais, chamadas de “Projeto Assistidos por Computador” (*Computer Aided Design*, CAD) ou também chamadas de “Automação de Projetos Eletrônicos” (*Electronic Design Automation*, EDA), tais como aquelas das empresas *Cadence* e *Mentor Graphics* [1]. Essas ferramentas promovem a automação e simplificação do processo de criação de projetos eletrônicos, resultando em uma redução significativa do tempo de desenvolvimento. Em contrapartida, existem poucas ferramentas profissionais de auxílio aos projetos de CIs CMOS analógicos, como por exemplo a ferramenta “WiCkeD” da MunEDA e as ferramentas da empresa “Solid Design” [1]. Mesmo que os CIs CMOS analógicos geralmente representam a menor fração (cerca de 20%) de um Sistema em um circuito integrado (*System on a Chip*, SoC), seus processos de otimização demandam a maior parte do tempo total do ciclo do projeto [1]. Esses procedimentos dependem fundamentalmente do conhecimento e da experiência do

projetista, dado que são sistemas multivariados e multiobjetivos, apresentando muitas combinações de variáveis de entrada a serem investigadas a fim de atender às diversas especificações exigidas [1].

Neste contexto, os algoritmos evolucionários de múltiplos objetivos (*Multi-Objective Evolutionary Algorithms*, MOEAs) na área de inteligência artificial são apropriados e utilizados com sucesso no processo de otimização de CIs CMOS analógicos [1]. Os MOEAs são classificados em três categorias [1]:

- I- **Priori:** Técnica que depende da definição das especificações de projeto, antes que o processo de otimização seja realizado. Essa abordagem usa uma função objetivo agregada, que converte um problema multiobjetivo e um único problema, produzindo soluções no final do processo de otimização que tentam alcançar o melhor compromisso entre vários objetivos de acordo com as preferências de projetista;
- II- **Posteriori:** Técnica que realiza um amplo processo de busca para fornecer ao projetista um conjunto de soluções com compensações distintas entre as especificações de projeto, usando o conceito de eficiência de Pareto. O projetista pode escolher as soluções de interesse após o término do processo de otimização;
- III- **Progressiva:** Técnica baseada na interação com o projetista, que pode definir progressivamente as especificações do projeto durante o processo de pesquisa. O projetista define as especificações ou as preferências em uma abordagem interativa para restringir o processo de busca em uma determinada região de interesse.

2. Revisão Bibliográfica

A. MOSFET

O princípio de funcionamento do Transistor de Efeito de Campo Metal-Óxido-Semicondutor (*Metal-Oxide-Semiconductor Field Effect Transistor*, MOSFET) baseia-se no controle do fluxo de corrente entre dois terminais (Dreno e Fonte) por meio de uma tensão aplicada a um terceiro terminal (Porta) [2].

O MOSFET é considerado um dos dispositivos eletrônicos mais cruciais para a implementação de CIs. Com o advento da tecnologia CMOS, permitiu a miniaturização dos CIs observados atualmente, resultando na ampliação exponencial da capacidade de processamento de informações [4].

B. Amplificador Operacional de Transcondutância (OTA)

Os amplificadores operacionais são blocos construtivos mais versáteis e largamente utilizados na

eletrônica analógica. Consistem em amplificadores diferenciais acoplados, apresentando alto ganho de tensão, alta impedância de entrada e baixa impedância de saída. Esses CIs CMOS são amplamente utilizados em blocos fundamentais da eletrônica tais como conversores digitais-analógicos, comparadores, entre outros [5].

A Figura 1 ilustra um Amplificador Operacional de Transcondutância (*Operational Transconductance Amplifier*, OTA) de um único estágio e uma única saída, que é um bloco construtivo analógico básico de grande importância para as aplicações de CIs CMOS analógicos, como amplificadores de ganho de tensão, comparador, circuito de recuperação de dados em dispositivos de identificação por radiofrequência (RF), osciladores controlados por tensão, transceptores ópticos e filtros [1].

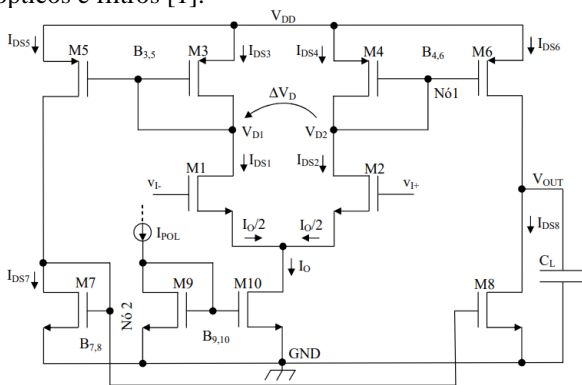


Figura 1 – Arquitetura do OTA CMOS de um único estágio e uma única saída.

Na Figura 1, M1, M2, M7, M8, M9 e M10 apresentam nMOSFETs, M3, M4, M5 e M6 apresentam pMOSFETs, V_{DD} é a tensão de alimentação do circuito, GND é o terminal de terra do circuito (potencial de referência 0V), v_{i+} e v_{i-} são as entradas diferenciais, onde v_{i+} representa o terminal da entrada não inversora e v_{i-} o terminal da entrada inversora e C_L representa uma carga capacitiva. I_{POL} é a fonte de corrente de referência e I_O é a corrente de saída do espelho de corrente formado por M9 e M10. Os pares M3-M5, M4-M6, M7-M8 e M9-M10 operam como espelhos de corrente. Os pares M1-M2, M3-M4, M5-M6 e M7-M8 são considerados casados (mesmas dimensões e características elétricas), entretanto M9 e M10 não são necessariamente considerados casados.

3. Metodologia

Tradicionalmente a metodologia de projeto de CIs analógicos se baseiam na resolução de seu circuito elétrico equivalente, utilizando modelos de pequenos sinais dos transistores ou curvas da transcondutância em função da corrente de dreno normalizada em relação as dimensões dos transistores. Esse tipo de solução necessita ser muito trabalhada, sendo necessário inúmeras interações entre o projetista e um simulador SPICE até que os objetivos sejam atingidos [6]. Para superar todos esses obstáculos, recentemente tem-se utilizado técnicas heurísticas de Inteligência Artificial (IA), tais como o salto do sapo embaralhado (*Shuffled*

Frog Leaping, SFL), algoritmo competitivo imperialista (*Imperialist competitive algorithm*, ICA), arrefecimento simulado (*Simulated Annealing*, SA), o Algoritmo Genético (*Genetic Algorithm*, GA), entre outros.

Para este estudo, será empregado a ferramenta EDA iMTGSPICE, desenvolvida no centro universitário FEI. Esta ferramenta integra diversos processos heurísticos de IA permitindo gerar diversas soluções robustas as variações ambientais e a processos de fabricação. Adicionalmente, a ferramenta permite monitorar o processo de evolução em tempo real. O projetista, baseado na sua experiência, pode interromper a qualquer momento o processo de otimização para reajustar as faixas de valores. Assim a inteligência humana auxilia a inteligência artificial na busca de soluções potenciais mais adequadas para o projeto.

4. Conclusões

Com base no referencial teórico discutido até este momento, pretende-se, em etapas futuras, desenvolver e aprimorar um amplificador operacional de transcondutância com o auxílio da ferramenta computacional iMTGSPICE. As estratégias para otimização incluirão a "análise de cantos" e a simulação "Monte Carlo", proporcionando uma abordagem robusta e abrangente no processo de aperfeiçoamento do dispositivo.

5. Referências

- [1] DE LIMA MORETO, R. A.; THOMAZ, C. E.; GIMENEZ, S. P. Gaussian Fitness Functions for Optimizing Analog CMOS Integrated Circuits. *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, v. 36, n. 10, p. 1620–1632, 2017.
- [2] SEDRA, Adel S.; SMITH, Kenneth C. *Microeletrônica*. 4 ed., São Paulo: Editora Makron Books, 2000.
- [3] ALLEN, Phillip E.; HOLBERG, Douglas R. *CMOS Analog Circuit Design*. New York: Oxford University Press, 2002. 775p.
- [4] MARTINO, João Antonio; PAVANELLO, Marcelo Antonio; VERDONCK, Patrick Bernard. *Caracterização Elétrica de Tecnologia e Dispositivos MOS*, São Paulo: Pioneira Thomson, Learning, 2003.
- [5] ZEBULUM, Ricardo Salem; PACHECO, Marco Aurélio C.; VELLASCO, Marley Maria B. R. *Evolutionary Electronics: Automatic Design of Electronic Circuits and Systems by Genetic Algorithms*. EUA: Editora CRC, 2002.
- [6] Silveira, Fernando, Flandre, Denis, Jespers, Paul G. A. A gm/ID Based Methodology for the Design of CMOS Analog Circuits and Its Application to the Synthesis of a Silicon-on-Insulator Micropower OTA. *IEEE Journal of Solid-State Circuits*, Vol. 31, No. 9, pp. 1314-1319, 1996.

¹ Aluno de IC do Centro Universitário FEI CNPq. Projeto com vigência de 05/2023 a 12/2023.