Impacto do Efeito de TID na Transcondutância de MOSFETs com diferentes Geometrias

Paulo Roberto Garcia Junior¹, Marcilei Guazzelli²

¹ Departamento de Engenharia Elétrica, FEI

² Departamento de Física, FEI

uniepajunior@fei.edu.br, marcilei@fei.edu.br

Resumo: Este estudo visa analisar os efeitos da Dose Total Ionizante (TID – *Total Ionizing Dose*) em transistores de potência com layouts convencionais de porta retangular e com *Layout* Fechado. Os Dispositivos são avaliados quanto a tolerância ais efeitos de TID quando expostos a uma dose total acumulada de 300 krad(Si) de raios X de 10 keV. Os resultados sugerem que a geometria não é um fator determinante na robustez dos transistores de potência, sendo que ambos apresentam efeitos similares no parâmetro de transcondutância.

1. Introdução

O Enclosed Layout Transistor (ELT) é um tipo específico de transistor MOS (Metal-oxido-semicondutor) de efeito de campo, que opera da mesma forma que um transistor MOS convencional, porém destaca-se pelo seu layout único, no qual as regiões de dreno ou fonte são totalmente envolvidas por poli silício. Essa configuração estrutural elimina o transistor parasita lateral, que em transistores convencionais surge na interface com o óxido de isolamento lateral, resultando em uma redução eficaz de parte da corrente de fuga [1].

A Figura 1 apresenta uma ilustração de uma estrutura ELT com isolamento adicional em torno do terminal de fonte (lado esquerdo), comparada com uma estrutura convencional de MOSFET (lado direito).

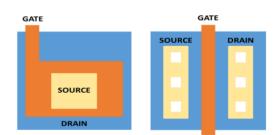


Figura 1 - ELT (lado esquerdo) e retangular (lado direito)

A radiação ionizante absorvida em dispositivos semicondutores pode alterar suas características, modificando os parâmetros elétricos e podendo inclusive levar à falha completa do componente [2]. Os efeitos da TID são resultantes do acúmulo de carga, principalmente nas regiões de óxido e nas interfaces entre óxido e silício [1,3-4], causado pela radiação ionizante que incide sobre os dispositivos. Como a estrutura ELT possui uma área de polis silício no dispositivo, reduzindo a área de óxido, ela é considerada menos suscetível a danos pela TID. Neste contexto, este trabalho analisa o comportamento do MOSFET ELT durante a exposição a doses de radiação ionizante, acumuladas até 300 krad(Si), com uma taxa de dose de 100 krad(Si)/h.

2. Material e metodologia

O grupo de designers do CTI (Centro de Tecnologia da Informação) forneceu dois circuitos integrados, cada um contendo cinco dispositivos P-MOSFET da tecnologia SOI-CMOS de 0,6 µm. Três desses dispositivos possuem layout retangular convencional, enquanto os outros dois adotam estruturas de layout ELT.

Para avaliar o comportamento dos dispositivos sob os efeitos da TID, eles foram caracterizados antes, durante e após a exposição ao feixe de raios-X. Foram adquiridas as curvas I-V em dois modos de polarização distintos, denominados MODO ON e MODO OFF.

Durante a irradiação no ON MODE, os dispositivos foram polarizados com VGS = -5 V e VDS = 0 V, enquanto no MODO OFF, todos os terminais foram aterrados. O procedimento de irradiação foi realizado utilizando um difratômetro Shimadzu XRD-6100, operando em uma taxa de dose de 100 krad(Si)/h. Cada circuito foi irradiado em um dos modos de polarização até acumular 300 krad(Si), seguida por uma semana de *Annealing* em Temperatura Ambiente (RTA: *Room Temperature Annealing*).

A caracterização elétrica I-V foi realizada usando o sistema portátil NI-PXIe-1062Q, sendo feitas medições antes, durante e após a exposição à irradiação. Durante a caracterização, a tensão entre os terminais Fonte-Dreno (V_{DS}) foi de -10,0 *mV*, aplicada em ambos os modos de irradiação, variando a tensão Gate-Fonte (V_{GS}) de 1,0 V a -5,0 V. As medidas foram feitas em intervalos de 20 minutos e medidas adicionais foram realizadas uma semana depois para analisar a recuperação após R.T.A.

Os dados extraídos foram submetidos a análise estatística e os resultados do estudo apresentarão uma comparação entre a média dos valores extraídos em cada layout em cada modo de irradiação.

3. Resultados

A Figura 2 apresenta curvas I_{DS} x V_{GS} do dispositivo retangular analisadas neste experimento durante o MODO ON. O comportamento apresentado na figura 2, foi verificado em todas as curvas analisadas.

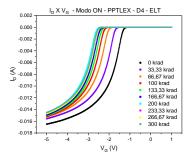


Figura 2 - I_{DS} x V_{GS} - Dispositivo Retangular

O parâmetro da transcondutância (gm), medido em Siemens (S) demonstra a efetividade da tensão de porta no controle da corrente do dreno. Para a extração deste parâmetro, foi utilizado o método da primeira derivada da curva primitiva $I_{DS} \times V_{GS}$, analisando o valor do pico da curva formada. Desta forma, os resultados apresentam a máxima transcondutância de cada dispositivo.

A figura 3 apresenta a comparação da máxima transcondutância para diferentes modos de polarização do dispositivo Retangular em função da dose acumulada. A figura 4 mostra a mesma comparação, porém para o dispositivo ELT.

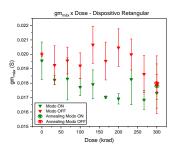


Figura 3 - $gm_{m\acute{a}x}$ para o dispositivo Retangular.

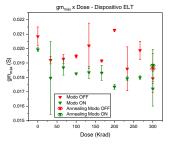


Figura 4 - $gm_{m\acute{a}x}$ para o dispositivo ELT.

A figura 5, compara o efeito da polarização do Modo ON para cada layout de transistor e por fim a figura 6, a mesma análise para o Modo OFF.

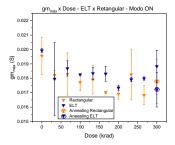


Figura 5 - Comparação do Modo ON para ambos os layouts.

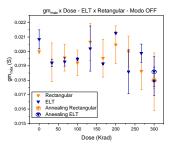


Figura 6 - Comparação do Modo OFF para ambos os layouts.

4. Resultados e Discussão

É possível perceber um deslocamento para a esquerda nas curvas I_{DS} x V_{GS} , o que indica a captura de cargas na área de óxido e interfaces, visto que este processo de irradiação aprisiona buracos [5].

Analisando o comportamento dos dispositivos em cada modo de polarização, é notório que o Modo ON apresentou valores maiores em relação ao Modo OFF, porém o aumento não é linear, uma vez que o valor decai em algumas doses, mostrando a diferença de cargas aprisionadas em diferentes e doses.

Comparando os diferentes layouts, observa-se que, durante o modo ON, os dispositivos apresentaram pouca variação na transcondutância, independentemente do layout. Além disso, os valores medidos estão, na maioria dos casos, dentro do desvio padrão do layout oposto, o que sugere uma baixa variação do parâmetro analisado, independentemente da tecnologia. O mesmo comportamento foi observado no modo OFF de polarização

Para os pontos de *Annealing*, ambos dispositivos apresentaram pouca variação deste parâmetro decorrido o tempo de uma semana, o que indica uma dificuldade dos dispositivos em recuperar as suas condições iniciais.

5. Referências

- [1] OLDHAM, T.R. "Total Ionizing Dose Effects in MOS oxides and Devices". IEEE Transactions on Nuclear Science v.50, p.483, 2003..
- [2] INIEWSKI, K., Radiation Effects in Semiconductors, Edited by Iniewski, K., CRC Press, 2011
- [3] L E Seixas Jr et al., "Study of proton radiation effects among diamond and rectangular gate MOSFET layouts", 2017 Mater. Res. Express 4 015901DOI 10.1088/2053-1591/4/1/015901
- [4] SILVEIRA, M. A. G, et al. "Electric field and temperature effects in irradiated MOSFETs." AIP Conference Proceedings v.1753, p.080004, 2016.
- [5] COLINGE, J. P.; COLINGE, C. A. Physics of Semiconductor Devices. [S.l.]: Springer US, 2007.
- [6] J.A. Martino, M.A. Pavanello, P.B. Verdonck. Caracterização Elétrica de Tecnologia e Dispositivos MOS. São Paulo: Thomson, 2003

Agradecimentos

Os autores agradecem o apoio financeiro das agências de financiamento. FAPESP, Brasil 2022/09131-0, 2018/25225-9, 2020/04867-2, 2019/07767-1, 2018/25225-9; CITAR: Proc. 01.12.0224.00; INCTFNA, Proc. 464898/2014-5; CNPq: 408800/2021-6, 301576/2022-0, 306360/2020-9.